



УНИВЕРЗИТЕТ У НОВОМ САДУ
ФАКУЛТЕТ ТЕХНИЧКИХ НАУКА У
НОВОМ САДУ



мр Слободан Симић

**ПРОЈЕКТОВАЊЕ, ИМПЛЕМЕНТАЦИЈА
И ОЦЕНА ПЕРФОРМАНСИ
КОМПРЕСИОНИХ РАДАРСКИХ
ФИЛТЕРА НА FRGA ПЛАТФОРМИ**

ДОКТОРСКА ДИСЕРТАЦИЈА

Нови Сад, 2013



УНИВЕРЗИТЕТ У НОВОМ САДУ • ФАКУЛТЕТ ТЕХНИЧКИХ НАУКА
21000 НОВИ САД, Трг Доситеја Обрадовића 6

КЉУЧНА ДОКУМЕНТАЦИЈСКА ИНФОРМАЦИЈА

Редни број, РБР :	
Идентификациони број, ИБР :	
Тип документације, ТД :	Монографска документација
Тип записа, ТЗ :	Текстуални штампани материјал
Врста рада, ВР :	Докторат
Аутор, АУ :	Мр Слободан Симић, дипл. инж.
Ментор, МН :	Проф. др Миодраг Темеринац
Наслов рада, НР :	Пројектовање, имплементација и оцена перформанси радарских компресионих филтера на FPGA платформи
Језик публикације, ЈП :	Српски
Језик извода, ЈИ :	Српски
Земља публикавања, ЗП :	Република Србија
Уже географско подручје, УГП :	Војводина
Година, ГО :	2013.
Издавач, ИЗ :	Ауторски репринт
Место и адреса, МА :	Нови Сад, Трг Доситеја Обрадовића 6
Физички опис рада, ФО : (поглавља/страна/ цитата/табела/слика/графика/прилога)	8 поглавља / 120 страна / 67 цитата / 8 табела / 50 слика
Научна област, НО :	Електротехничко и рачунарско инжењерство
Научна дисциплина, НД :	рачунарска техника, радарска техника
Предметна одредница/Кључне речи, ПО :	Дигитална компресија радарских сигнала, FPGA, чирп, комплементарне секвенце, доплеровска обрада, FFT
УДК	
Чува се, ЧУ :	У библиотеци Факултета техничких наука, у Новом Саду
Важна напомена, ВН :	
Извод, ИЗ :	Ова дисертација приказује истраживање применљивости комерцијалне FPGA технологије у специфичној области као што је компресија радарских импулса, доскоро резервисаној искључиво за апликационо оријентисани хардвер и хардверске шаблоне по наруџби. Основни допринос дисертације јесте дефинисање процедуре пројектовања и синтеза адаптивног компресионог радарског филтера на некој FPGA платформи. Будући да су хардверски ресурси ограничени, неопходно је правити компромис између супротстављених захтева за што већим бројем различитих типова сигнала, што већим динамичким опсегом и што већом брзином обраде.
Датум прихватања теме, ДП :	
Датум одбране, ДО :	
Чланови комисије, КО :	Председник: Др Владимир Ковачевић, професор емеритус
	Члан: Др Алекса Зејак, научни саветник
	Члан: Др Бојан Зрнић, ванредни професор
	Члан: Др Бранислав Тодоровић, виши научни сарадник
	Члан, ментор: Др Миодраг Темеринац, редовни професор

Потпис ментора



KEY WORDS DOCUMENTATION

Accession number, ANO :			
Identification number, INO :			
Document type, DT :	Monographic publication		
Type of record, TR :	Textual printed material		
Contents code, CC :	PhD thesis		
Author, AU :	Slobodan Simić, MSc		
Mentor, MN :	Prof. Miodrag Temerinac, PhD		
Title, TI :	Design, implementation and performance evaluation of radar compression filter on an FPGA platform		
Language of text, LT :	Serbian		
Language of abstract, LA :	Serbian		
Country of publication, CP :	Republic of Serbia		
Locality of publication, LP :	Vojvodina		
Publication year, PY :	2013		
Publisher, PB :	Author's reprint		
Publication place, PP :	Novi Sad, Dositeja Obradovića sq. 6		
Physical description, PD : (chapters/pages/ref./tables/pictures/graphs/appendixes)	8 chapters / 120 pages / 67 references / 8 tables / 50 pictures		
Scientific field, SF :	Electrical and computer engineering		
Scientific discipline, SD :	numerical computations, radar techniques		
Subject/Key words, S/KW :	Digital pulse compression, FPGA, chirp, complementary sequences, Doppler processing, FFT		
UC			
Holding data, HD :	The Library of Faculty of Technical Sciences, Novi Sad, Serbia		
Note, N :			
Abstract, AB :	This dissertation presents research on exploiting commercial FPGA technology in area recently reserved for special purpose hardware or special IP cores only. We designed one generalized compressor for various types of radar signals instead of several specialized. This design is characterized by three basic parameters: the signal bandwidth, which determines the speed of the system; the compression filter length, which depends on the TB product of the signal employed; and the number of dedicated multipliers and accumulators in selected FPGA chip. In this way, the final result is a module width reload coefficient capability, able to be adapted to the circumstances and necessities required by different sensorial systems.		
Accepted by the Scientific Board on, ASB :			
Defended on, DE :			
Defended Board, DB :	President:	Dr Vladimir Kovačević, profesor emeritus	Menthor's sign
	Member:	Dr Aleksa Zejak, naučni savetnik	
	Member:	Dr Bojan Zrnić, vanredni profesor	
	Member:	Dr Branislav Todorović, viši naučni saradnik	
	Member, Mentor:	Dr Miodrag Temerinac, redovni profesor	

Захвалница

Захваљујем свима који су ми помогли при реализацији ове дисертације или учинили да она буде боља и квалитетнија.

Изражавам захвалност ментору проф. др Миодрагу Темеринцу и члановима комисије – без њихових сугестија дисертација не би изгледала као што сада изгледа. Такође захваљујем на подршци колегама с Војне академије јер су створили позитивну атмосферу за истраживачки рад у подручју војних електронских система. Хвала колегама из тима за развој импулсно-доплеровских радара, који су помогли да се резултати истраживања из дисертације и практично употребе.

Посебно сам захвалан коментору др Алекси Зејаку који је руководио израдом ове дисертације, од настанка идеје до њене реализације.

Хвала Данијели и Александру на стрпљењу и љубави које су несебично уложили у наш заједнички успех.

Садржај

СПИСАК СЛИКА	i
СПИСАК ТАБЕЛА	iii
ОЗНАКЕ И СКРАЋЕНИЦЕ	iv
РЕЗИМЕ	vii
1. УВОД	1
1.1. Типична архитектура обраде радарског сигнала.....	1
1.2. Утицај дигиталне технологије на дизајн радарских система	6
1.3. Идентификација проблема и предлог решавања	12
1.4. Структура дисертације.....	14
2. FPGA ТЕХНОЛОГИЈА	16
2.1. Развој FPGA технологије	16
2.2. Структура савремених FPGA	19
2.3. Развој хардверских шаблона	22
3. КОМПРЕСИЈА ИМПУЛСА У РАДАРИМА	28
3.1. Модел радарског сигнала	28
3.2. Прилагођени филтер	32
3.3. Функција неодређености	35
3.4. Потискивање бочних лобова	43
4. ПРОЈЕКТОВАЊЕ АДАПТИВНОГ КОМПРЕСИОНОГ ФИЛТЕРА	47
4.1. Низови импулса с променљивим садржајем.....	49
4.1.1. Прилагођено филтрирање поворке импулса	50
4.1.2. Релизација филтера прилагођеног поворци импулса	55
4.2. Низови импулса с Голејевим комплементарним секвенцама.....	59
4.2.1. Постојећи методи синтезе сигнала	60
4.2.2. Предложени метод синтезе сигнала	63
5. ИМПЛЕМЕНТАЦИЈА ДИГИТАЛНОГ КОМПРЕСОРА	69
5.1. Прикупљање и организовање података у радарима.....	69
5.2. Архитектура адаптивног комп्रेसионог филтера	74
5.3. Имплементација компресора појединачних импулса	76
5.3.1. Архитектура компресора појединачних импулса.....	77
5.3.2. Пројектовање FIR филтера	78
5.3.3. Разматрање брзине и тачности.....	81
5.3.4. Разматрање заузећа хардверских ресурса.....	83
6. ОЦЕНА ПЕРФОРМАНСИ РЕАЛИЗОВАНИХ КОМПРЕСОРА	90
6.1. Резултати испитивања у лабораторијским условима	91
6.1.1. Верификација компресора	91
6.1.2. Верификација ADC, DDC, компресора и FFT.....	95
6.2. Експериментални резултати с полигонских испитивања	103
6.2.1. Лабораторијски модел импулно-доплеровског радара	104

6.2.2. Функционални модел радара ПР-15	107
7. ЗАКЉУЧАК.....	113
8. ЛИТЕРАТУРА.....	115

Списак слика

- Сл. 1-1. Редослед операција у типичном радарском процесору сигнала
- Сл. 1-2. Типични радарски пријемник
- Сл. 1-3. Директни дигитални пријемник
- Сл. 2-1. Архитектура Spartan 3А DSP фамилије FPGA
- Сл. 2-2. Предности и недостаци различитих типова хардверских шаблона
- Сл. 2-3. Еволуција хардверских шаблона
- Сл. 3-1. Примери уобичајених радарских импулса
- Сл. 3-2. Дефиниција прилагођеног филтера
- Сл. 3-3. Функције неодређености уобичајених радарских импулса у ширем опсегу
- Сл. 3-4. Функције неодређености уобичајених радарских импулса у ужем опсегу
- Сл. 3-5. Функције неодређености чирпа с различитим компресионим филтерима
- Сл. 4-1. Типови прилагођавања радара окружењу
- Сл. 4-2. Општи облик поворке импулса с променљивим садржајем
- Сл. 4-3. Пример сигнала с променљивим садржајем од импулса до импулса
- Сл. 4-4. Сигнал на излазу из филтера прилагођеног поворци импулса
- Сл. 4-5. Контурни приказ функције неодређености поворке импулса
- Сл. 4-6. Пресек функције неодређености дуж доплеровске осе
- Сл. 4-7. Режији рада импулсно-доплеровског радара на K_u опсегу
- Сл. 4-8. Реализација филтера прилагођеног поворци импулса
- Сл. 4-9. Расподела максималних бочних лобова дуж доплеровске осе
- Сл. 5-1. Општи модел прикупљања и организовања података у једном вишеканалном импулсном радару
- Сл. 5-2. Веза између базичних функција из домена обраде радарских сигнала и структуре података
- Сл. 5-3. Дводимензионална матрица која одговара једном каналу из тродимензионалне структуре података
- Сл. 5-4. Реализација филтера прилагођеног поворци импулса пројектованог за мерење даљине у једнозначној зони
- Сл. 5-5. Архитектура комплексног компресора
- Сл. 5-6. Директна реализација дигиталне конволуције
- Сл. 5-7. Архитектура FIR филтера с једним MAC елементом

- Сл. 5-8. Архитектура FIR филтера с више MAC елемената
- Сл. 5-9. Распоред DSP48A унутар XC3SD1800A FPGA
- Сл. 5-10. Хардверска ограничења при реализацији компресора приказана у T - B равни
- Сл. 6-1. Развојно окружење за Spartan 3A DSP FPGA
- Сл. 6-2. Начини верификације компресора
- Сл. 6-3. Функционална шема система за верификацију на FPGA платформи
- Сл. 6-4. Одзиви компресора бифазно модулисаних импулса
- Сл. 6-5. Одзиви компресора полифазно модулисаних импулса
- Сл. 6-6. Одзиви компресора линеарног чирпа с $TB=1000$
- Сл. 6-7. Одзиви компресора бифазно модулисаних импулса на екрану осцилоскопа
- Сл. 6-8. Функционална шема платформе за дигиталну синтезу и обраду радарских сигнала
- Сл. 6-9. Функционална шема аквизиционог система за дигиталну обраду радарских сигнала
- Сл. 6-10. Сигнали у карактеристичним тачкама ланца обраде
- Сл. 6-11. Реални и симулирани одзиви компресора бифазно модулисаних импулса
а) Баркерова секвенца дужине 13, б) M -секвенца дужине 31
- Сл. 6-12. Одзиви уопштеног прилагођеног филтера у даљина-Доплер равни
- Сл. 6-13. Концепт лабораторијског модела радара
- Сл. 6-14. Лабораторијски модел импулсно-доплеровског радара
- Сл. 6-15. Резултати добијени помоћу импулсно-доплеровског радара
- Сл. 6-16. Архитектура радара PR-15
- Сл. 6-17. Типична радарска слика у даљина-Доплер равни
- Сл. 6-18. Радарска слика након брисања клатера
- Сл. 6-19. Пресеци CAF на даљинама 3870 m и 3555 m
- Сл. 6-20. Синтетичка слика на радарском показивачу

Списак табела

Таб. 2-1. Три доба FPGA технологије

Таб. 2-2. Хардверски ресурси у *Xilinx*-овим фамилијама FPGA

Таб. 4-1. Излаз прилагођеног филтера при нултом кашњењу сигнала

Таб. 4-2. Садржај бафера из прилагођеног филтера

Таб. 4-3. Садржај бафера из прилагођеног филтера након поравнавања по времену

Таб. 4-4. Макросеквенце и комплементарне секвенце којима се минимизује PSL

Таб. 5-1. Параметри три карактеристична типа сигнала

Таб. 5-2. Резултати имплементације компресора на XC3SD1800A FPGA

Ознаке и скраћенице

Ознаке

B	ширина фреквенцијског опсега сигнала
T	трајање радарског импулса
T_r	период понављања импулса
T_c	трајање подимпулса (чипа)
E	енергија радарског сигнала
$s(t)$	комплексна овојница радарског сигнала на предаји
$a(t)$	амплитудска модулација сигнала носиоца
$\theta(t)$	фазна модулација сигнала носиоца
$g(t)$	импулс за уобличавање чипа
$h(t)$	импулсни одзив прилагођеног филтера
$r(t)$	комплексна овојница радарског сигнала на пријему
τ	кашњење
ω	Доплерова учестаност [rad/s]
f_D	Доплерова фреквенција [Hz]
$\chi_s(\tau, \nu)$	комплексна функција неодређености сигнала $s(t)$
$ \chi_s(\tau, \nu) $	функција неодређености сигнала $s(t)$
M	број импулса у поворци
$s_m(t)$	m -ти импулс у поворци
$h_m(t)$	импулсни одзив прилагођеног филтера m -том импулсу у поворци
$\mathbf{s}_m$	вектор с одбирцима m -тог импулса у поворци
$\mathbf{a}_n, \mathbf{b}_n$	секвенце из једног комплементарног пара секвенци
$\mathbf{q}$	макросеквенца
$\mathbf{C}^a$	вектор с одбирцима аутокорелационе функције секвенце $\mathbf{a}$
δ	вектор с одбирцима Кронекерове делтафункције
$A(l, \omega), B(l, \omega)$	дискретизоване функције неодређености секвенци $\mathbf{a}$ и $\mathbf{b}$
$w_q(\omega)$	спектар макросеквенце

Скраћенице

ASIC	<i>Application Specific Integrated Circuits</i>
FPGA	<i>Field Programmable Gate Array</i>
HDL	<i>Hardware Description Language</i>
VHDL	<i>VHSIC Hardware Description Language</i>
CLB	<i>Configurable Logic Block</i>
LUT	<i>Look-Up Tables</i>
IOB	<i>Input/Output Block</i>
DSP48A	<i>XtremeDSP Slice</i>
RAM	<i>Random Access Memory</i>
DCM	<i>Digital Clock Manager</i>
EDA	<i>Electronic Design Automation</i>
IPC	<i>Intellectual Property Core</i>
MAC	<i>Multiply and Accumulate</i>
SOC	<i>System on Chip</i>
PLD	<i>Programmable Logic Devices</i>
RF	<i>Radio Frequency</i>
IF	<i>Intermediate Frequency</i>
CW	<i>Continuous Wave</i>
SIR	<i>Signal to Interference Ratio</i>
UDP	<i>User Datagram Protocol</i>
PAR	<i>Place and Route</i>
DA	<i>Distributed Arithmetic</i>
FIR	<i>Finite Impulse Response</i>
SNR	<i>Signal to Noise Ratio</i>
AF	<i>Ambiguity Function</i>
CAF	<i>Cross Ambiguity Function</i>
PRI	<i>Pulse Repetition Interval</i>
PRF	<i>Pulse Repetition Frequency</i>
RLS	<i>Recursive Least Square</i>
IRLS	<i>Iterative RLS</i>
DIRLS	<i>Doppler Optimized IRLS</i>
HRR	<i>High Resolution Range</i>

SAR	<i>Synthetic Aperture Radar</i>
LPI	<i>Low Probability of Intercept</i>
LFM	<i>Linear Frequency Modulation</i>
PSL	<i>Peak Sidelobe Level</i>
DSP	<i>Digital Signal Processing</i>
ADC	<i>Analog to Digital Converter</i>
DAC	<i>Digital to Analog Converter</i>
DDC	<i>Digital Down Conversion</i>
FFT	<i>Fast Fourier transform</i>
ASK	<i>Amplitude Shift Keying</i>
BPSK,	<i>Binary Phase Shift Keying</i>
FSK	<i>Frequency Shift Keying</i>
DDS	<i>Direct Digital Synthesis</i>
SFDR	<i>Spur-Free Dynamic Range</i>

Резиме

Мотивација

У прошлости је за имплементацију радарских дигиталних процесора сигнала у реалном времену обично било неопходно направити наменске рачунаре, уз коришћење хиљада интегрисаних кола с високим перформансама. Пројектовање, израда и модификација ових уређаја били су врло напорни. Дигитална технологија напредовала је до тачке где постоји неколико начина реализације, па су програмирање ових процесора и, напokon, њихов развој и модификација лакши.

Појава FPGA (*Field Programmable Gate Array*) током 80-их најавила је револуцију у развоју система за дигиталну обраду сигнала у реалном времену. FPGA су интегрисана кола из групе програмабилних логичких кола (PLD, *Programmable Logic Devices*). То су интегрисана кола која крајњи корисник може конфигурисати (тј. програмирати) да би испунила захтеве који се тичу конкретне апликације. Густина паковања компонената у FPGA колима расла је од неколико хиљада логичких улаза до десетина милиона улаза у данашњим. Треба истаћи чињеницу да су се појавиле компаније које не продају само FPGA чипове на којима корисници имплементирају своје пројекте, већ производе и мноштво фундаменталних градивних компонената неопходних за креирање тих пројеката. Доступност овако широког, разноликог скупа библиотека функција (хардверски шаблони) и све моћнијих фамилија потпуно програмабилних FPGA (попут празног сликарског платна), пружила је неслућене могућности чак и малим пројектним тимовима. Чланови тима могу се потпуно посветити целокупном пројекту, с обзиром на то да се више не морају ослањати на специјалисте у одређеним областима, имајући поверење у шаблоне добијене од произвођача FPGA, које су већ тестирали и потврдили други корисници.

Ова дисертација приказује истраживање применљивости комерцијалне FPGA технологије у специфичној области као што је компресија радарских импулса, доскоро резервисаној искључиво за апликационо оријентисани хардвер и хардверске шаблоне по наруџби.

Допринос

Овом дисертацијом дат је допринос анализи утицаја развоја FPGA технологије на важан сегмент обраде радарских сигнала – компресију импулса. Допринос обухвата неколико аспеката:

Прво, то је систематизација постојећих начина компресије импулса, с тежиштем на низовима импулса с променљивим садржајем. Ова класа сигнала одликује се добром резолуцијом по даљини и по Доплеру, као и могућношћу синтезе сигнала с различитим типовима функције неодређености, што је кандидује за примену у новим, адаптивним радарским системима. Предложено је побољшање једног метода синтезе радарског сигнала на бази комплементарних секвенци.

Даље, дефинисана је процедура пројектовања и синтезе адаптивног компресионог радарског филтера на некој FPGA платформи. Будући да су хардверски ресурси ограничени, неопходно је правити компромис између супротстављених захтева за што већим бројем различитих типова сигнала, што већим динамичким опсегом и што већом брзином обраде.

Затим су различити модели компресионих филтера имплементирани на комерцијалној FPGA платформи. Неким моделима достигнуте су границе могућности хардвера који је био на располагању.

Испитане су перформансе реализованог модела радарског процесора с адаптивним компресионим филтером као језгром. Верификација је остварена на три нивоа. На првом, процесор је редукован на компресиони филтер. На основу слагања података добијених симулацијом и података добијених са излаза компресора, када су на његов улаз доведени подаци уписани у ROM меморију у самом FPGA чипу, потврђена је истоветност реализованог и пројектованог модела.

На другом нивоу модел процесора је проширен додавањем аналого-дигиталног конвертора и дигиталног конвертора фреквенције пре компресионог филтера, омогућено је квалитативно сагледавање утицаја ових блокова као и различитих нестабилности сигнала на компресију импулса.

На крају, перформансе процесора у реалним радарским системима оцењене су када је хардверски модел проширен тако што му је додат модул за доплеровску обраду након компресионог филтера. Перформансе имплементираних модела испитане су у лабораторији и на полигону.

1. Увод

Историја радара протеже се од раних дана модерне теорије електромагнетике. Године 1886. Херц је демонстрирао рефлектовање радио-таласа, а 1900. године Тесла је описао концепт електромагнетске детекције и мерења брзине у једном интервјуу. Током 1903. и 1904. немачки инжењер Хулсмајер експериментисао је с детектовањем брода помоћу радио-таласа. Развој радара убрзан је 30-их година, паралелно у више земаља: Немачкој, Француској, Совјетском Савезу, Великој Британији, Сједињеним Америчким Државама, Италији и Јапану. За време II светског рата настављен је интензиван развој нових микроталасних технологија и нових техника за обраду сигнала.

Тада су се појавиле и прве идеје о примени линеарне фреквенцијске модулације, односно концепт компресије импулса, али се из технолошких разлога нису могле реализовати. Током 50-их година рачунари су почели да се примењују као управљачки уређаји у радарским системима. У Беловим лабораторијама успешно се развијала техника компресије радарског импулса заснована на примени поменуте линеарне фреквенцијске модулације.

Након константног прогреса, предвиђеног Моровим законом, 80-их година дигиталне полупроводничке технологије већ конкуришу аналогним техникама примењеним у радарима. Од тада почиње дигитализација радара, најпре најспоријих делова, гледано са стране корисника (*back end*), уз константно побољшавање њихових перформанси. Ипак, с обзиром на захтевност обраде, све до касних 90-их компресија импулса је углавном реализована помоћу аналогних компонената.

1.1. Типична архитектура обраде радарског сигнала

Већина примена радара може се сврстати у *детекцију*, *праћење* или *снимање* (*imaging*). Фундаментални проблем у радарима је детекција објекта или физичке појаве. Притом се мора одлучити да ли сигнал на излазу из пријемника у датом тренутку представља ехо од рефлектујућег објекта или само шум.

Након што је објекат детектован, може бити значајно пратити његову позицију и брзину. Моностатички радар природно мере позицију у сферном координатном систему, с координатним почетком у фазном центру антене. Удаљеност R следи директно из времена τ_0 које је протекло од тренутка емисије до тренутка детекције. Углови азимута и елевација следе из оријентације антене. Брзина се процењује на основу Доплеровог помака у ехо сигналу. Доплеров помак даје само радијалну компоненту брзине, али се из серије мерења позиције и радијалне брзине може стећи представа о динамици циља у све три димензије.

Детекција и праћење обично су функције које се приписују радару, вероватно због тога што већину људи реч радар асоцира на кретање светлуцаве тачке по екрану показивача. Међутим, радар се све више користи за генерисање дводимензионалне слике неког простора, сличне фотографском снимку. Такав снимак може бити употребљен за надзор у обавештајне сврхе, за тополошко мапирање или за надгледање и анализу земаљских ресурса (усеви, ледени покривач, поплаве, сеча шума и слично). Иако радарски снимци не могу имати резолуцију као оптички снимци, радарима се, због врло малог слабљења електромагнетних таласа у микроталасном подручју даје предност кад треба снимати кроз облаке, маглу и падавине.

Квалитет радарског система процењује се кроз више различитих одлика, зависно од намене. Кад се анализирају перформансе детекције, фундаментални параметар је вероватноћа детекције P_d и вероватноћа лажног аларма P_{la} . Оствариве комбинације P_d и P_{la} одређене су статистикама сигнала и интерференције, а нарочито односом сигнал/интерференција (SIR, *Signal to Interference Ratio*). Кад у видном пољу радара постоји више циљева, у оцену перформанси морају се укључити и додатна разматрања резолуције и бочних лобова. На пример, ако два циља не могу бити раздвојена, биће регистровани као један објекат. Ако су бочни лобови високи, ехо од снажног рефлектора може маскирати ехо од њему блиског слабијег циља. Резолуција и бочни лобови по даљини одређени су радарским сигналом, док су они по углу одређени обликом дијаграма зрачења антене.

Приликом праћења, основна мера квалитета је тачност процене даљине, угла и брзине. Резолуција представља грубу границу тачности која, уз одговарајућу

обраду сигнала, коначно бива одређена SIR-ом [Rihaczek 96], [Cook 93], [Simić 98], [Zejak 99].

У радарском снимању мере квалитета су просторна резолуција и динамички опсег. Просторна резолуција одређује минималну величину објекта који се уочава на снимку, а тиме и сврху у коју тај снимак може бити употребљен. Снимак с резолуцијом $1 \text{ km} \times 1 \text{ km}$, примера ради, може бити користан у анализи земаљских ресурса али је неупотребљив за војне примене. Динамички опсег одређује контраст, а он такође доприноси количини информације која се може издвојити из снимка.

Дигитална обрада сигнала у радарима треба да побољша набројане мере квалитета. На пример, SIR може бити повећан интеграцијом импулса. Резолуција и SIR могу бити истовремено побољшани помоћу компресије импулса. Тачност мерења повећава се подизањем SIR и методима интерполације. Ниво бочних лобова може бити смањен раздешавањем пријемника и прозорским функцијама.

Обрада радарских сигнала углавном се заснива на техникама и концептима који се користе у осталим областима обраде сигнала, како у блиским областима као што су телекомуникације и сонари, тако и у веома удаљеним областима као што су обрада говора и слике. Линеарно филтрирање и статистичка теорија детекције су базични у фундаменталном задатку радара – детекцији. Фуријеова трансформација, имплементирана помоћу FFT технике (*Fast Fourier Transform*) свеprisутна је, од имплементације прилагођеног филтера методом брзе конволуције преко процене доплеровског спектра до формирања радарског снимка. Параметарске процене спектра и технике адаптивног филтрирања користе се за обликовање снопа зрачења [Dotlić 01] и поништавање ометања. Технике препознавања облика примењују се за раздвајање циља од клатера и идентификацију циљева.

Истовремено, обрада радарских сигнала има и специфичности по којима се разликује од осталих области обраде сигнала. Већина савремених радара су кохерентни. То значи да се информација о циљевима налази и у амплитуди и у фази, па је примљени сигнал, након демодулације, комплексан.

Радарски сигнали имају врло велики динамички опсег реда – од неколико десетина децибела – који у граничним ситуацијама достиже и 100 dB. Стога су разне врсте регулације појачања уобичајене, а потискивање бочних лобова је често

најбитнији део обраде како би се избегла појава да јаки сигнали маскирају слабе сигнале.

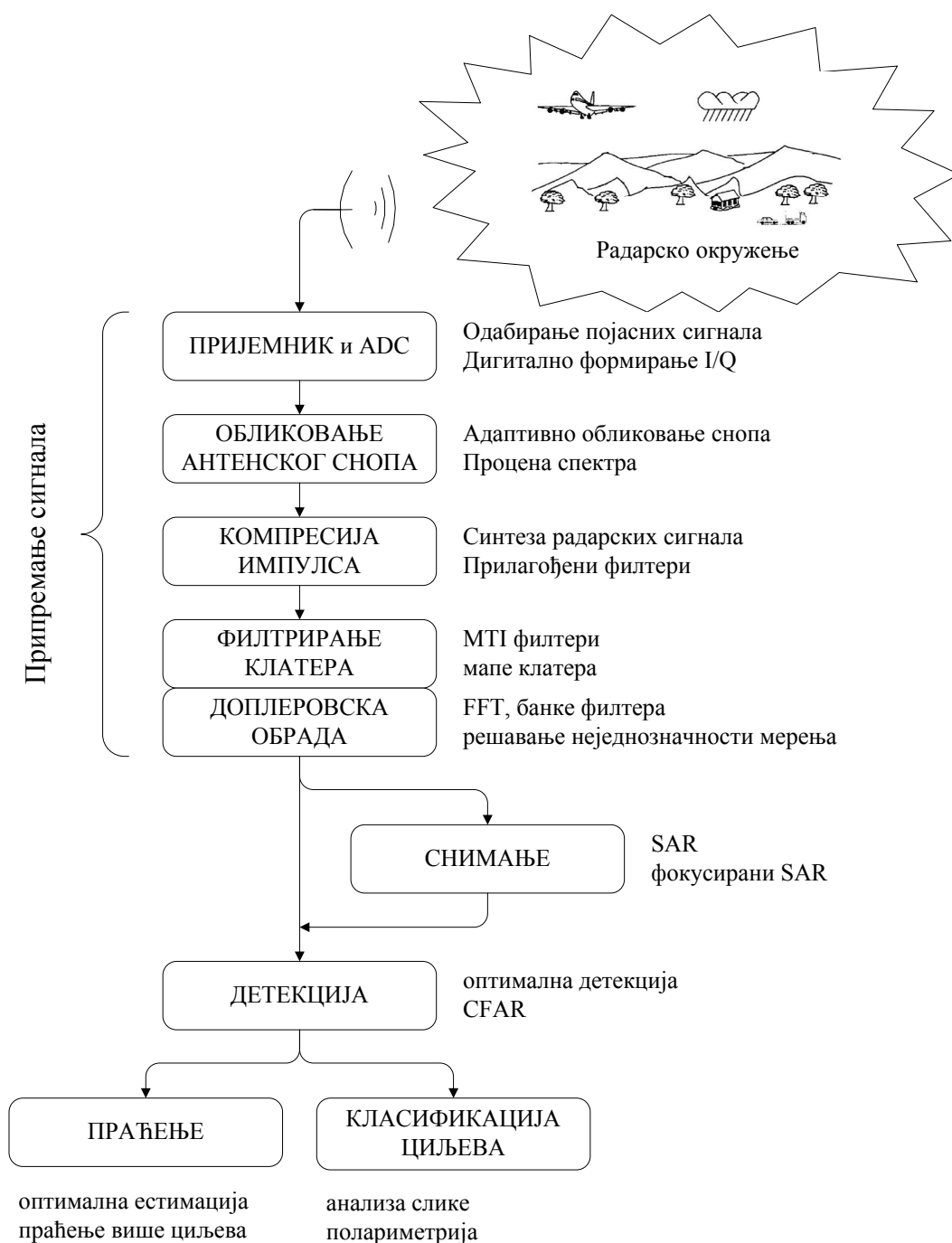
Будући да снага сигнала слаби с четвртим степеном растојања, SIR је врло често низак. На пример, SIR у тренутку детекције (након интеграције) највише је 10–20 dB, док је SIR при једном примљеном импулсу обично испод 0 dB, а код радара који раде с малом импулсном снагом и испод -20 dB.

Посебно је важна чињеница да су ширине фреквенцијских опсега код радарских сигнала знатно веће од ширина опсега сигнала у већини осталих примена дигиталне обраде сигнала. Тај опсег је обично реда неколико MHz а у неким радарима с високом резолуцијом (HRR, *High Resolution Range*) достиже вредност од неколико стотина MHz па чак и до 1 GHz. Ова чињеница има важне последице по дигиталну обраду сигнала. Потребни су врло брзи аналого-дигитални конвертори (ADC, *Analog to Digital Converter*). Тешкоће у реализацији добрих ADC-а на фреквенцијама реда MHz проузроковале су успорење увођења дигиталних техника у обраду радарских сигнала. Чак и данас, кад су дигиталне технике уобичајене у новим развојним пројектима, речи у радарима са широким опсегом су релативно кратке, од 8 до 12 бита, за разлику од 16 битних које су уобичајене у многим осталим областима.

У овој дисертацији концентрисали смо се на један сегмент у ланцу обраде радарског сигнала, а то је компресија импулса. Бројни су примери где је пројектовање компоненте која долази раније по редоследу, диктирано одликама компонената које је следе. Рецимо, познато је да прилагођени филтер максимизира SNR (*Signal to Noise Ratio*). Међутим, док се не размотри детектор (извођење статистичких расподела) који следи након прилагођеног филтера, није јасно зашто је важно максимизирати SNR. Стога је у овом делу укратко представљена архитектура обраде сигнала у једном типичном импулсном кохерентном радарском систему, како би се стекао увид у место и улогу компресије импулса у овој структури. Скицирамо ли ту велику слику од почетка до краја, сматрамо да ће се боље схватити значај поступака који чине предмет истраживања ове дисертације, као и међусобне везе компресије импулса с операцијама које јој претходе и с оним које је следе.

Слика 1-1 илуструје ланац обраде сигнала у једном типичном радарском процесору сигнала. Приказани редослед није јединствен нити су обухваћене све

могуће операције. Осим тога, место у ланцу где се сигнал дигитализује мења се од система до система. То може бити чак након операције филтрирање клатера, где се све претходне операције, укључујући и компресију импулса, обављају аналогно.



Сл. 1-1. Редослед операција у типичном радарском процесору сигнала

Операције из домена обраде радарских сигнала генерално могу бити груписане на следећи начин:

- припремање сигнала и потискивање интерференције,
- синтеза радарског снимка,
- детекција,
- обрада радарских података након детекције.

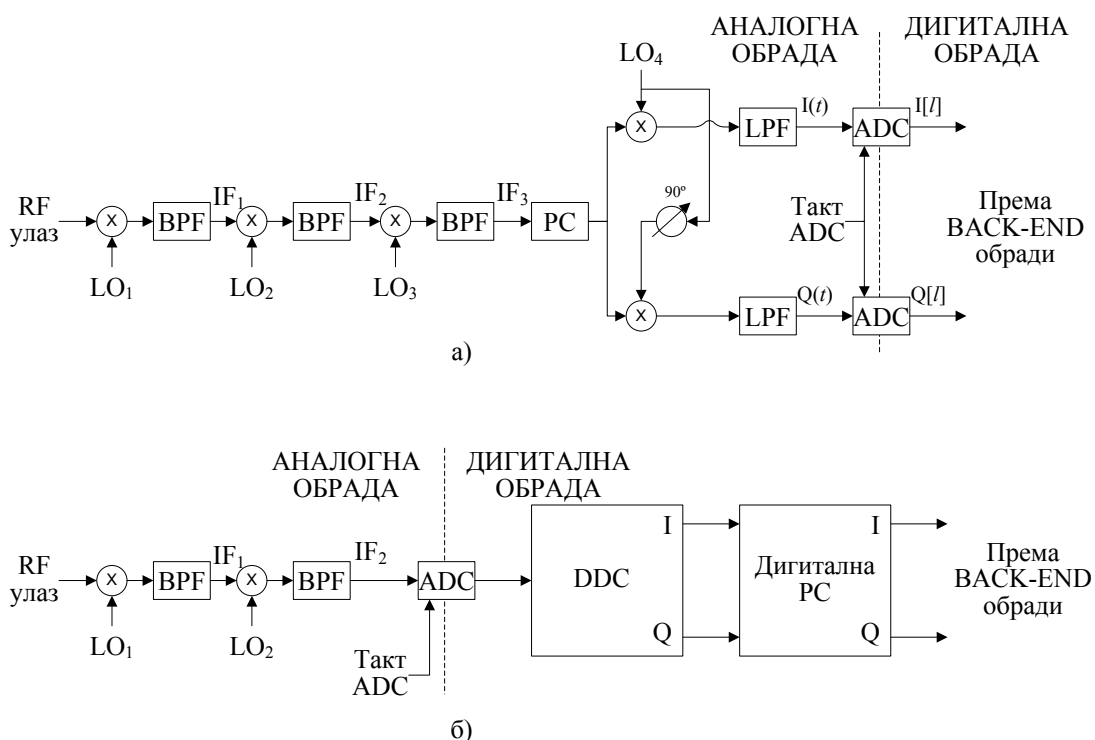
Наравно, у свим фазама морају бити узети у обзир физичке појаве из радарског окружења. Првих неколико блокова након антене, са слике 1-1, могу се окарактерисати као припремање сигнала. Сврха ових операција јесте да побољшају SIR пре реализације основног задатка радара који може бити детекција, мерење параметара или генерисање радарског снимка. Дакле, главни задатак овог дела обраде јесте да се што више очисти сигнал од разних врста интерференције. Компресија импулса детаљно је описана у трећем поглављу. Претходе јој дигитализација и спуштање сигнала у основни опсег, тј. формирање комплексне овојнице примљеног сигнала, а опционо и обликовање дијаграма усмерености радарске антене. То обично подразумева рад по више канала, којим се покривају различити делови простора. Након компресије импулса остварује се филтрирање клатера и доплеровска обрада. Обе операције представљају технике за побољшање детектабилности покретних циљева јер се њима потискује интерференција од клатерских одраза, на основу разлике у Доплеровом помаку у ехо сигналу.

1.2. Утицај дигиталне технологије на дизајн радарских система

Експоненцијални раст дигиталне технологије од 80-их, уз одговарајуће смањење цене, далекосежно је утицао на дизајн радарских система. Све више функција које су у радарима биле имплементиране на аналогном хардверу, почеле су да се извршавају дигитално, резултирајући побољшаним перформансама и већом флексибилношћу, а смањеним габаритима и ценом. Због усавршавања технологије ADC и DAC (*Digital to Analog Converter*) граница између аналогне и дигиталне обраде померала се (и даље се помера) све ближе антени.

На слици 1-2.а приказан је поједностављени блок дијаграм *front end* дела пријемника типичног радарског система пројектованог око 1990. године [Skolnik 01] и [Nathanson 91]. Важно је приметити да је у оваквом систему компресија импулса реализована аналогно. Такође, овај део пријема одвија се у неколико етапа аналогне конверзије фреквенције наниже, са циљем да се генерише двокомпонентни (I, Q) сигнал у основном опсегу, с довољно малом ширином у фреквенцијском домену како би ADC-и постигли да га дигитализују. Дигитализовани сигнал је потом увођен у дигиталне процесоре, ради доплеровске обраде и детекције.

На слици 1-2.б приказан је типичан дигитални пријемник *front end* дела радара. Сигнал с RF улаза обично се пропушта кроз један или два степена аналогне конверзије фреквенције наниже. Резултат ове операције је појасни сигнал, концентрисан у област око међуфреквенције (IF, *Intermediate Frequency*), који ADC узоркују директно. Аналогна конверзија фреквенције неопходна је због карактеристика ADC-а, који обично имају лошији SNR и SFDR (*Spur-Free Dynamic Range*) када су фреквенције сигнала на њиховим улазима високе.



Сл. 1-2. Типични радарски пријемник
а) пројектован 90-их
б) дигитални радарски пријемник

Дигитални конвертор фреквенције наниже (DDC, *Digital Down Conversion*) претвара узорке дигитализованог појасног сигнала у комплексну овојницу (сигнал у основном опсегу), ради пропуштања кроз дигитални компресор импулса, ка *back end* обради. Број битова квантизације употребљен за дигитализацију примљеног сигнала одређује максимални динамички опсег ADC-а. Дигиталном обрадом сигнала може се поправити динамички опсег, стабилност и свеукупне перформансе читавог радарског система. Притом се редукују димензије и цена, у односу на аналогни приступ.

У прошлости је за имплементацију радарских дигиталних процесора сигнала у реалном времену обично било неопходно сачинити наменске рачунаре, уз коришћење хиљада интегрисаних кола с високим перформансама [Purdy 74]. Пројектовање, израда и модификација ових уређаја били су врло напорни. Дигитална технологија напредовала је до тачке где постоји неколико начина реализације, па су програмирање ових процесора и, напokon, њихов развој и модификација, постали лакши.

Паралелне структуре процесора опште намене. У овој архитектури користи се више процесора опште намене који су повезани у комуникациону мрежу с великом брзином. У ову класу су укључени сервери с високим перформансама и архитектуре процесора специјалне намене (*embedded processors*). Сервери су типично истородни процесори, где су сви чворови за обраду идентични и повезани сабирницом с врло високим перформансама. Процесори специјалне намене обично су засебни рачунарски системи који садрже више процесора опште намене, реализовани на једној матичној плочи. Таква конфигурација омогућава флексибилност, јер подржава разнородну архитектуру, где мноштво различитих процесора специјалне намене и помоћних рачунарских плоча за везу с физичким окружењем (*interface*) може бити укључено у стандардну архитектуру. Добра страна ових архитектура с паралелним процесорима јесте то што се могу програмирати на језицима вишег нивоа, као што су C и C++. Из овог проистиче следећа предност: програмер може пројектовати систем а да притом не мора детаљно познавати хардвер. Такође, софтвер за овакву платформу може се релативно лако пренети на нову, чиме се поједностављује циклус занављања технологије. С друге стране, може бити тешко програмирати ове системе ради обраде сигнала у реалном времену.

Операције које се спроводе у току обраде морају се поделити између постојећих процесора, а резултати обраде морају се правилно сјединити ради обликовања коначног резултата. Највећи изазов у оваквим применама је остварење захтева по питању кашњења у систему, којим је одређено максимално трајање обраде. Следећи изазов с којим се суочавају ови процесорски системи у радарским применама јесте време извршавања ресета. У војним применама, када систем треба да буде ресетован како би се отклонио застој, систем треба да достигне потпуну оперативност у врло кратком временском интервалу. У вишепроцесорским системима типично је да поновно учитавање програма (*reboot*) из централног програмског складишта дуго траје, па тешко могу задовољити захтеве по питању ресета. Генерално гледано, ови процесори се користе за *non-real-time* или *near-real-time* обраду радарских података, као што је праћење циљева и приказ радарске слике. Од 90-их су почели да се користе и у *real-time* применама обраде сигнала. Могу бити повољне цене, али је њихова примена ограничена на системе с релативно уским фреквенцијским опсегом. Употреба у системима са широким спектром још увек је неприхватљиво скупа, с обзиром на то да је потребан велики број процесора. Међутим, како време одмиче, овакво стање се поправља, будући да све бржи процесори постају доступни.

Наменски пројектовани хардвер. Током 90-их системи за дигиталну обраду радарских сигнала у реалном времену израђивани су од дискретних логичких кола. Пројектовање, израда и модификација ових система били су врло напорни, али у то време они су били једина опција за остваривање захтеваних перформанси система. Многи системи су реализовани с апликационо оријентисаним интегрисаним колима (*ASIC, Application Specific Integrated Circuits*). То су интегрисана кола пројектована да одговарају специфичној намени. За разлику од стандардних компонената, функцију ASIC кола дефинише корисник. Употреба ASIC-а омогућила је смањење физичких димензија система за дигиталну обраду сигнала уз истовремено побољшање перформанси. Међутим, развој оваквих система био је (и још увек је) тежак и скуп, често је неопходно неколико итерација пре него што уређај постане потпуно оперативан. Ако би неки систем базиран на ASIC-у требало модификовати, онда би тај ASIC требало поново пројектовати, што би изискивало знатне трошкове. ASIC кола се производе по нарудби, у великим или малим серијама, што утиче на њихову цену. Типично, коришћење ASIC-а исплативо је кад је потребно произвести

десетине или стотине хиљада ових компонената, како би се трошкови развоја исплатили током животног циклуса компоненте. Овакав случај је реткост у радарским системима. Међутим, многи ASIC-и који се већ користе у индустрији комуникација, као што су дигитални конвертори фреквенције навише и наниже, могу бити употребљени и у радарским системима.

Када се 80-их година појавио FPGA најављена је револуција у развоју система за дигиталну обраду сигнала у реалном времену. FPGA су интегрисана кола из групе програмабилних логичких кола (PLD, *Programmable Logic Devices*). Њих може конфигурисати (тј. програмирати) крајњи корисник како би испунила захтеве који се тичу конкретне апликације. Структуру PLD кола чини фиксан скуп компонената какви су логички гејтови, или сложенији логички блокови, међусобно спојени програмабилним везама. Програмирајући те везе, крајњи корисник дефинише функцију кола, а једном програмирана функција може се мењати у потпуности или делимично. Поред тога, савремени FPGA садрже по неколико стотина, па чак и хиљада множака који могу радити с тактом реда 500 милиона операција у секунди, затим блокове меморије, микропроцесоре и линкове за серијску комуникацију који омогућују пренос података брзином реда неколико гигабита у секунди. Суштинска разлика од осталих типова ASIC кола јесте то што PLD коло програмира сам корисник, и стога је он потпуно независан од произвођача.

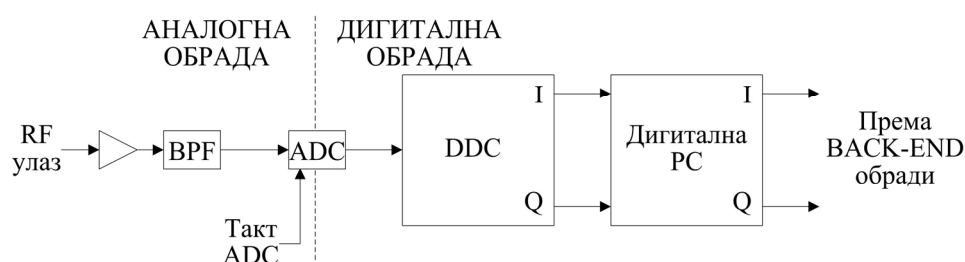
Електрична кола се обично пројектују на програмским језицима из класе HDL (*Hardware Description Language*), као што су VHDL (VHSIC Hardware Description Language) или *Verilog*. Друге софтверске алатке претварају овај опис хардвера на вишем нивоу у датотеку која се шаље ка FPGA и дефинише начин његове конфигурације. Типично, FPGA чува ову конфигурациону датотеку у привременој меморији чији садржај се брише када се искључи. Тиме је постигнуто да се овај уређај може репрограмирати практично неограничен број пута. FPGA чипови омогућују пројектанту да врло ефикасно осмисли сложене архитектуре за обраду сигнала. У сложеној примени процесори засновани на FPGA могу бити реда десет пута мањи и јефтинији него системи засновани на процесорима опште намене. Ово је могуће захваљујући чињеници да већина микропроцесора има само један или неколико елемената намењених обради сигнала (DSP процесори), док FPGA имају неупоредиво већи број програмабилних логичких елемената и множака.

Како би се FPGA оптимално употребио, треба искористити предности свих његових ресурса. То не подразумева само велики број логичких елемената, множача и блокова меморије, већ и брзину такта с којим ове компоненте могу да раде. Стога је обично потребно да пројектант потпуно познаје ресурсе који су му на располагању у FPGA, како би се максимално искористиле све предности ове технологије. Ово углавном значи да је теже пројектовати ефикасан систем обраде сигнала базиран на FPGA технологији него урадити исто помоћу процесора опште намене, где није потребно детаљно разумети архитектуру процесора. Такође, FPGA пројекти се праве за поједине фамилије чипова и притом се користе све предности ресурса те фамилије. Произвођачи хардвера константно уводе нове производе с новим и побољшаним могућностима. Током времена, уређаји застаревају и потребно их је зановити. Како се системи технолошки освежавају сваких неколико година, најчешће се старе серије чипова више не могу наћи на тржишту. У новим серијама обично су ресурси доступни кориснику измењени или се пак користи нова фамилија чипова, па је обично неопходно поновно пројектовање. С друге стране, уколико се користи софтвер за процесоре опште намене, може бити потребно само га поново превести како би се пренео на нови процесор.

Хибридни процесори. Иако делује примамљиво једноставно писати С код за имплементацију сложених процесора радарских сигнала, искуство из прве деценије 21. века показује да је то у многим системима неприхватљиво скупо или перформансе бивају значајно осиромашене. Иако стално повећање процесорске моћи стандардних процесора можда једног дана доведе до решења, засад су радарски процесори за најзахтевније примене обично хибриди апликационо оријентисаних процесора и стандардних програмабилних процесора. Процесори посебне намене, реализовани помоћу FPGA или ASIC технологије, обично се користе у *front end* деловима радарских процесора сигнала и обављају захтевне функције (велика брзина рада) као што су дигитална конверзија фреквенције и компресија импулса. На крају ланца обраде обично следе микропроцесори који обављају спорије функције, као што је детекција и праћење циљева. Примери су дати у [Sawyer 10] и [Rudin 03].

Место линије која раздваја аналогни и дигитални домен рада зависи од примене, али с временом, оно се константно помера ка *front end* делу система. Пошто произвођачи константно избацују на тржиште све брже и моћније ADC, DSP хардвер

и процесоре опште намене, *front end* радарског система све више ће се померати од аналогног ка дигиталном начину реализације. Када бржи ADC-и постану доступни, биће могуће остварити дигиталну обраду сигнала с већим фреквенцијама, уз адекватан SNR и SFDR, а системи ће бити пројектовани да узоркују директно RF сигнал, као што је приказано на слици 1.3. Тренутно, ADC технологија допушта директно узорковање RF сигнала, са знатно бољим перформансама, у HF и VHF опсезима. Без сумње, будуће компоненте ће обезбедити ове перформансе и на вишим RF опсезима.



Сл. 1-3. Директни дигитални пријемник

1.3. Идентификација проблема и предлог решавања

С обзиром на широк спектар сигнала и велики динамички опсег, у обради радарских сигнала уобичајен је велики проток података. Стога је често било неопходно пројектовати посебан хардвер у улози дигиталног процесора како би се постигла одговарајућа проточност. Проблем са остваривањем адекватне проточности резултирао је чињеницом да су алгоритми обраде сигнала у радарима бивали релативно једноставнији од техника обраде у сонарима, на пример. Тек у касним 90-им, остварење познатог Моровог предвиђања омогућило је довољну процесорску моћ за комерцијални хардвер којим ће се реализовати радарски алгоритми за широку намену.

Међутим, општи је утисак да алатке за развој хардвера на FPGA знатно касне за развојем технологије FPGA; то је детаљније разматрано у другом поглављу. Како није било брзих и поузданих језика за развој и синтезу, настало је тржиште хардверских шаблона различитих функционалних блокова (IPC, *Intellectual Property Cores*). Тиме је прилично смањен јаз између развоја и производње у FPGA

технологији. Омогућено је пројектовање прототипова хардвера у врло кратком року (*rapid prototyping*). Ови хардверски шаблони су главни производ индустрије аутоматизованог развоја хардвера (EDA, *Electronic Design Automation*).

Како је технологија напредовала, укрупњавали су се и блокови од којих се граде IPC-и, чиме је и њихов ниво апстрактности подизан, све ближе кориснику. То је довело до еволуције хардверских шаблона, а као резултат добијена је хијерархија основних градивних блокова. Прво су се развијале фамилије аритметичких функција у виду IPC-а намењених за имплементацију на FPGA и ASIC чиповима. Обиље резултата истраживања посвећених сложености и ефикасности реализације неких фундаменталних аритметичких операција, примењено је приликом развоја софистицираних IPC-а [Ercegovac 87], [Hwang 79], [Koren 93], [Schwarz 93], [Srinvas 92], [Takagi 85]. Реализације радарских компресора помоћу оваквих компонената разматране су у радовима [Andraka 98], [Andraka 99], [Moeller 99], [Fischman 05], [Hernandez 03] и [Alvarez 06].

С појавом сложенијих фамилија чипова, аритметичке компоненте су постајале градивни елементи за компоненте следећег хијерархијског нивоа по сложености, као што су банке филтера које садрже мноштво MAC (*Multiply and Accumulate*) блокова. То је довело до развоја шаблона фундаменталних операција обраде сигнала као што су FFT (*Fast Fourier Transform*) и DCT (*Discrete Cosine Transform*). Помало изненађује чињеница да се у литератури не може наћи детаљнији опис коришћења савремених комерцијалних FPGA кола у специфичној области као што је компресија импулса. Пример радарског компресора реализованог помоћу хардверских шаблона описан је у раду [Hernandez 08]. Аутори су разматрали сигнале с ширином спектра реда 10 MHz и TB производом реда 30. У [Simić 13] аутори су детаљно анализирали имплементацију радарског компресора на FPGA за шири скуп сигнала. У [Golubičić 13] представљена је реализација радарског компресора и DDC на FPGA. Примери хардверског шаблона (*Model 4954-440 GateFlow Pulse Compression IP Core*) дат је у [pentek], а пример реализованог радарског компресора на FPGA (*Digital pulse compression module CI F04/ CI F05 Compressor*) дат је у [rakon].

Узимајући у обзир наведено, у истраживању описаном у дисертацији пошли смо од сумарне хипотезе да су комерцијалне FPGA технологије, укључујући хардвер

и развојне алате, напредовале до тог нивоа да се могу успешно искористити у специфичној области као што је компресија радарских импулса, до скоро резервисаној искључиво за апликационо оријентисани хардвер и хардверске шаблоне по наруџби.

Рад на дисертацији обухватио је следеће методе:

- Систематично проучавање постојећих начина компресије импулса, с тежиштем на низовима импулса с променљивим садржајем.
- Анализу могућности модерних софтверских алата за дизајн хардвера и разматрање погодне методологије пројектовања и синтезе компресионог радарског филтера на некој FPGA платформи, при чему је неопходно правити компромис између супротстављених захтева за што већим бројем различитих типова сигнала, што већим динамичким опсегом и што већом брзином обраде, уз ограничене хардверске ресурсе.
- Имплементацију различитих модела компресионих филтера на комерцијалној FPGA платформи.
- Испитивање перформанси реализованог модела кроз проверу полазних хипотеза.

1.4. Структура дисертације

Ова дисертација организована је у седам поглавља.

У првом, уводном поглављу, приказани су образложење и структура теме и преглед основне литературе. Такође, дат је осврт и на место и улогу радарских компресора у целокупној обради радарских сигнала.

У другом поглављу укратко је наведена еволуција FPGA технологије од њеног настанка 80-их до данас, укључујући развој хардверских компонената и одговарајућих алатки. Тежиште је стављено на технологију једног од два актуелна лидера у овој области, *Xilinx*, с обзиром на то да су пројектовани компресори практично реализовани на чипу из Spartan 3A DSP фамилије.

У трећем поглављу изложене су теоретске основе компресије импулса.

У четвртном поглављу приказан је концепт адаптивног радарског компресора. С обзиром на програмабилност хардвера на којем је реализован компресиони филтер, могућност употребе радарских сигнала с променљивим садржајем подразумева се. Ово радару омогућује врло важно својство, а то је адаптација на окружење. У овом поглављу анализирана је и применљивост комплементарних секвенци у оваквом радару. Предложено је побољшање једног метода синтезе радарског сигнала на бази комплементарних секвенци.

У петом поглављу дефинисана је процедура пројектовања и синтезе компресионог радарског филтера на некој FPGA платформи. Будући да су хардверски ресурси ограничени, неопходно је правити компромис између супротстављених захтева за што већим бројем различитих типова сигнала, што већим динамичким опсегом и што већом брзином обраде.

Процедура се састоји од следећих корака:

- Детаљна анализа примене радара (детекција, праћење или снимање);
- Синтеза сигнала чија је функција неодређености најближа оптималној за наведену примену;
- Дефинисање вишедимензионалне структуре података (*datacube*) на које се примењују алгоритми дигиталне обраде сигнала;
- Формирање захтева за компресиони филтер. То су брзина пристизања и слања података (проток података), дозвољено кашњење које уноси обрада, потребна тачност;
- Пројектовање модела процесора радарског сигнала, с тежиштем на компресионом филтеру, на неком HDL језику, уз коришћење постојећих комерцијалних шаблона хардвера;
- Симулација понашања пројектованог модела.

У шестом поглављу демонстриране су могућности практично реализованих компресионих филтера. Истраживања су спроведена најпре у лабораторији, а затим су обављена полигонска испитивања у која је био укључен један функционални модел извиђачког радара за осматрање земљишта.

У седмом поглављу сумирани су најважнији закључци и правци даљих истраживања. У осмом поглављу наведена је коришћена литература.

2. FPGA технологија

FPGA су интегрисана кола из групе програмабилних логичких кола, која може конфигурисати (тј. програмирати) крајњи корисник да би се испунили захтеви који се тичу конкретне апликације. Савремени FPGA садрже по неколико стотина, па чак и хиљада множака који могу радити с тактом реда 500 милиона операција у секунди, затим блокове меморије, микропроцесоре и линкове за серијску комуникацију који омогућују пренос података брзином реда неколико гигабита у секунди. Суштинска разлика од осталих типова ASIC кола јесте чињеница да PLD коло програмира сам корисник, те је он стога сасвим независан од произвођача.

У овом поглављу представљен је развој ове технологије од њене појаве 80-их година до данас, као и најзначајније одлике FPGA хардвера и развојних алатки које су данас доступне на тржишту.

2. 1. Развој FPGA технологије

Концепт FPGA појавио се 1985. године са XC2064TM фамилијом произвођача *Xilinx*. Истовремено, компанија *Altera* такође је развијала програмабилна кола од којих ће касније настати EP1200 коло, првобитно PLD коло с високим степеном интеграције. Технологија компаније *Altera* заснивала се на 3- μ m CMOS EPROM технологији, што значи да се за брисање садржаја морало користити ултраљубичасто осветљење. *Xilinx*-ова технологија заснивала се на стандардној SRAM технологији и само је било неопходно EPROM коло ради смештања конфигурационог програма. Са сталним усавршавањем силицијумске технологије, транзистори су бивали све јефтинији и њихова употреба у PLD колима постала је исплатива. Био је то почетак трговине FPGA колима. Касније се појавио прилично велики број произвођача: *Xilinx*, *Altera*, *Actel*, *Lattice*, *Crosspoint*, *Algotronix*, *Prizm*, *Plessey*, *Toshiba*, *Mototola* и *IBM*. Тржиште је након тога знатно порасло. Наравно, дешавале су се и многе значајне промене, укључујући знатну рационализацију технологије. Многи понуђачи – *Crosspoint*, *Algotronix*, *Prizm*, *Plessey*, *Toshiba*, *Mototola* и *IBM* – нестали су с

тржишта. Смањен је број доступних фамилија, а SRAM технологија постала је доминантна, првенствено захваљујући најнижој цени. Тржиштем сада доминирају *Xilinx* и *Altera*. Што је још важније, FPGA-и су нарасли од једноставних, чисто логичких компонената, до сложених кола којим се може реализовати читав микрорачунарски систем у чипу (SoC, *System on Chip*), укључујући микропроцесоре, наменски DSP хардвер, меморије и брзе улазно-излазне компоненте. У 90-им разматрања потрошње енергије доспевају у жижу интересовања. Тада је FPGA технологија била у сенци, док је ASIC био заступљен у кључним областима тржишта масовне потрошње, где су биле потребне високе перформансе уз остварену енергетску ефикасност као што су, на пример, мобилне комуникације.

Еволуција FPGA технологије прегледно је дата у [Trimberger 07], а најважнији закључци сумирани су у табели 2-1. Аутор указује на три различита периода у развоју FPGA. Први је доба проналаска, кад су FPGA кола почела да се појављују и користе као компоненте система. У овом стадијуму развојни алати били су примитивни, али су пројектанти били задовољни кад су, баратајући с *look-up* табелема (LUT, *Look-up Table*) или с појединачним транзисторима, постизали одличне перформансе.

У раним 90-им десила се поменута рационализација технологија. Тада почиње доба експанзије. Габарити FPGA су почели да се примичу захтевима проблема постављаних пред њих. Сложеност пројектовања постаје кључни недостатак. Значи, више није било довољно да FPGA понуђач произведе само PAR (*Place and Route*) алате него је постало важно да пружи подршку целокупном току развоја система, базираном на HDL-у, и тако је настала EDA индустрија.

Последњи период у еволуцији јесте акумулација, када су FPGA постали хетерогени, тј. почели су да садрже микропроцесоре и веома брзе улазно/излазне линије. Структура савремених FPGA изложена је у одељку 2. 2.

Поред технолошке еволуције и бројни други чиниоци допринели су развоју FPGA. На пример, појављивање FPGA у улози DSP платформе убрзано је применом технике дистрибуиране аритметике (DA, *Distributed Arithmetic*), што је описано у радовима [Goslin 95], [Mayer-Baese 01]. DA је омогућила ефикасну имплементацију алгоритама из домена DSP на FPGA помоћу сабирача базираних на LUT. Тиме су

знатно побољшане перформансе неких DSP операција као што су FIR филтрирање с фиксним коефицијентима и трансформације попут FFT.

Док су ове технике показивале да FPGA могу дати врло ефикасна решења у DSP применама, морали су се утрошити месеци па и године напорног рада да би се достигле максималне могућности FPGA хардвера. Усложњавање FPGA хардвера током њиховог технолошког развоја продубљивало је јаз између могућности које су ови уређаји пружали и способности пројектаната да развијају ефикасна решења користећи расположиве алате. Та појава била је слична јазу између развоја и производње у ASIC индустрији. Наиме, процењено је да могућности развоја годишње расту за 25%, а могућности производње чипова за 60%, у складу с Моровим законом [Woods 08]. Сама специфичност имплементације на FPGA углавном није проблематична, јер пројектант не мора да се бави проблемима микрометарске природе, тј. паковањем транзистора у чипу. Једно од кључних питања постало је како испланирати DSP операције, тј. како их поделити на једноставније, повезати их и наћи им место у FPGA.

Таб. 2-1. Три доба FPGA технологије

Период	Доба	Напомена
1984–1991.	Проналазак	Могућности технологије су ограничене, односно FPGA-и су много мањи него што то захтевају проблеми који се пред њих постављају. Аутоматизација развоја је мање важна. Кључна је ефикасност архитектуре, односно максимално искоришћење ресурса.
1992–1999.	Експанзија	Габарити FPGA достижу захтеве проблема који се пред њих постављају. Поједностављење развоја постаје кључни проблем.
2000–2007.	Акумулација	Габарити FPGA премашују захтеве типичних проблема који се пред њих постављају. Капацитет логике ограничен је максималним протоком улазно/излазних линија

Следећа важна област били су језици за развој. Постојећи HDL-и, као што су VHDL и *Verilog* и њима одговарајући токови синтезе хардвера, били су добро разрађени. Међутим, корисници данас FPGA посматрају као комплетан микрорачунарски систем и трагају за решењима на системском нивоу. У почетку FPGA-и нису били превише сложени, тако да је до средине 90-их било уобичајено да пројектант сам распоређује компоненте које су резултат синтезе хардвера. Први значајни развојни алат био је намењен за аутоматско размештање и повезивање компонената (PAR, *Place and Route*); он је још увек важан у алатима за пројектовање и имплементацију хардвера. Међутим, константно постоји потреба за алаткама којима се може пројектовати хардвер на системском нивоу, како би се изашло у сусрет најновијим изазовима. Због тога су понуђачи FPGA почели све више да се укључују у развој алатки за пројектовање хардвера на системском нивоу. Примери су су DSP и SOPC *builder* код компаније *Altera* те *SystemGenerator* и *AccelDSPTM* код *Xilinx*-а. Општи је утисак да алати знатно касне за развојем технологије FPGA.

Пошто нема брзих и поузданих језика за развој и синтезу, настало је тржиште хардверских шаблона различитих функционалних блокова (IPC, *Intellectual Property Cores*). Овим је прилично смањен јаз између развоја и производње у FPGA технологији. Омогућено је пројектовање прототипова хардвера у врло кратком року (*rapid prototyping*). Детаљнији приказ ове врсте алатки дат је у одељку 3. 3.

2. 2. Структура савремених FPGA

Густина паковања компонената у FPGA колима расла је од неколико хиљада логичких улаза до десетина милиона улаза у данашњим. Доказана је предност имплементације дигиталне логике у овој програмабилној технологији над реализацијом у фиксној VLSI технологији. Предност се огледа у нижој цени кад се раде мале серије, у могућности репрограмирања и краћем циклусу развоја.

Савремена FPGA кола мењају се врло брзо, следећи Моров закон, кад је у питању брзина рада и густина паковања транзистора, укључујући успут све више функција. Иако се FPGA кола различитих произвођача, као што су *Xilinx*, *Altera*, *Actel*, *Lattice*, разликују по неким детаљима, сва она имају неке заједничке особине

по питању архитектуре, тј. садрже стандардне ресурсе унутар чипа. У овом делу дат је преглед ових ресурса (*primitive devices*) и њихових улога у синтези дигиталних система. Будући да смо пројектоване компресионе филтере имплементирали у FPGA чип из *Xilinx*-ове *Spartan 3A* DSP фамилије, детаљније ће бити представљене особености ресурса које садржи ова врста програмабилних кола.

Архитектура *Spartan 3A* DSP FPGA фамилије чипова састоји се од пет основних програмабилних функционалних елемената: DSP блокови, блокови RAM-а, конфигурабилни логички блокови, улазно-излазни блокови и елементи за дигитално управљање тактом [xilinx].

XtremeDSP™ DSP48A *slice* је подваријанта DSP48A *slice* који је део архитектуре моћнијих фамилија FPGA произвођача *Xilinx*, а садржи: множач 18×18-битни, 18-битни предсабирач, 48-битни постсабирач/акумулатор и каскадне линије за разне DSP примене. У чипу XC3SD1800A, који смо користили за верификацију, ових елемената има 84.

У блок RAM-а, у виду двоулазног меморијског блока капацитета 18 kbit (1024 × 18 bit) могу се смештати подаци. У чипу из поменуте фамилије ових блокова има 84, тако да укупни капацитет ове врсте меморије износи 1512 kbit.

Конфигурабилни логички блокови (CLBs, *Configurable Logic Blocks*) омогућују реализацију широког скупа логичких функција а могу да служе и за смештај података, као меморија.

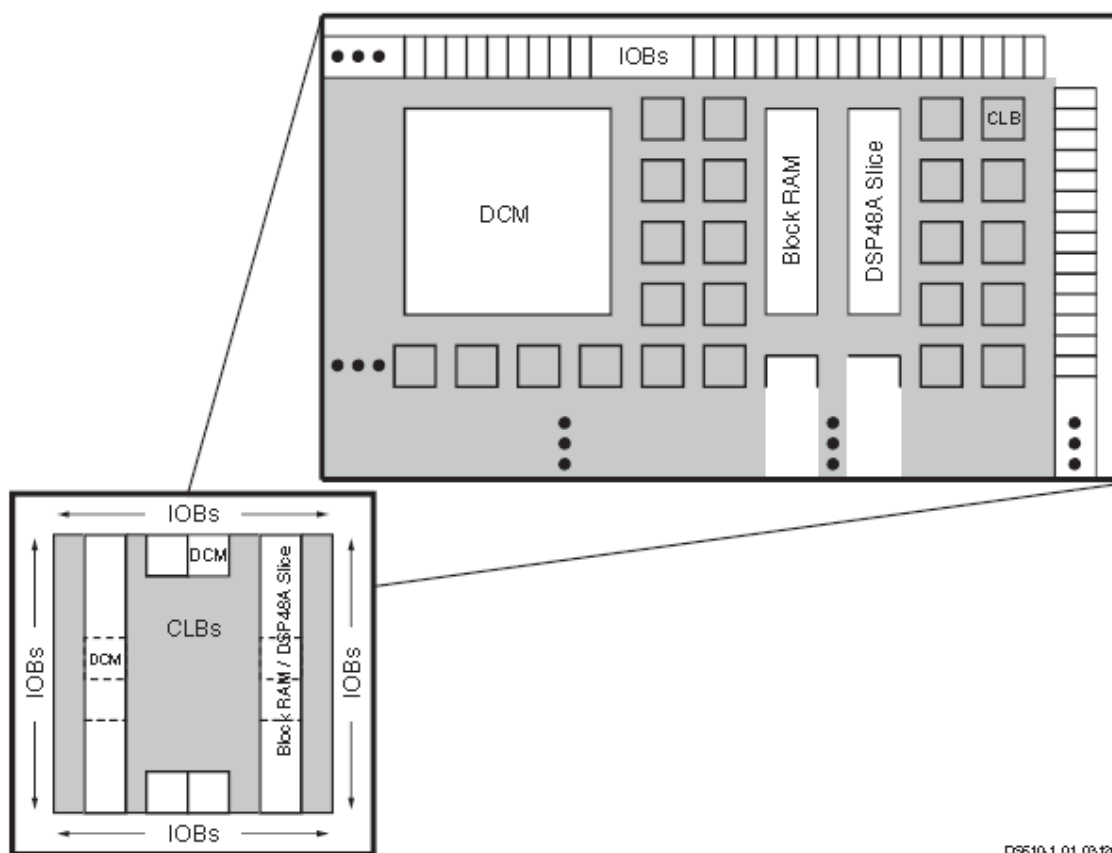
Улазно-излазни блокови (IOBs, *Input/Output Blocks*) омогућују бидирекциони ток података и 3-state операције. Подржавају различите стандардне типове сигнала, укључујући неколико диференцијалних стандарда.

Блокови за дигитално управљање тактом (DCMs, *Digital Clock Manager Blocks*) омогућују ауто-калибрацију такт сигнала, потпуно дигиталне изведбе расподеле, кашњења, множења, дељења и фазног померања такт сигнала.

Сви наведени елементи могу да раде с максималном брзином од 250 MHz у најјевтинијој варијанти чипа (*speed grade 4*). Распоред ових елемената унутар једног чипа из ове фамилије приказан је на слици 2-1. Двоструки прстен IOBs окружује матрице CLBs. Чип из фамилије XC3SD1800A има 4 колоне које садрже DSP48A. Сваком DSP48A придружен је један блок RAM-а. DCMs су смештени по два на срединама горњих и доњих ивица чипа и по два унутар две спољне колоне с

блоковима RAM-а и DSP48A, тако да их има укупно 8. Ову фамилију чипова одликује густа мрежа за међусобно повезивање свих 5 функционалних елемената. Сваком од ових елемената придружена је по једна прекидачка матрица која омогућује вишеструко повезивање.

Појава *Spartan 3A* DSP FPGA фамилије чипова може се сврстати у почетак доба акумулације, према табели 2-1. Чипови се израђују у 90 nm технологији. Најновије *Xilinx*-ове фамилије FPGA чипова израђују се у 28 nm технологији, а најављује се да ће се ускоро појавити чипови у 20 nm технологији. Осим што су „резбарени оштријим ножем“, чипови из нових генерација разликују се од претходних по томе што су почели да расту и у висину, тако да сада осим монолитних постоје и вишеслојни чипови, тј. тродимензионална интегрисана кола (3D IC). Прво чисто FPGA коло из ове класе било је *Virtex-7* 2000T, а прво вишеслојно хетерогено коло (SoC, *System on Chip*) било је *Virtex-7* H580T. Тренутно је у припреми 8. генерација класичних FPGA, и 2. генерација SoCs и 3D Ics.



Сл. 2-1. Архитектура Spartan 3A DSP фамилије FPGA

Таб. 2-2. Хардверски ресурси у *Xilinx*-овим фамилијама FPGA

Фамилија/ Ресурси	Artix-7	Kintex-7	Virtex-7	Virtex-6	Spartan-6	Spartan-3A DSP
<i>Logic Cells</i>	215,000	480,000	2,000,000	760,000	150,000	53,700
<i>Block RAM</i>	13Mb	34Mb	68Mb	38Mb	4.8Mb	2.3Mb
<i>DSP Slices</i>	740	1,920	3,600	2,016	180	126

У табели 2-2 дат је преглед максимално доступних ресурса у најновијим FPGA фамилијама 6. и 7. генерације чипова. Приказани су само они елементи архитектуре који се највише користе за дигиталну обради сигнала: логички блокови, блокови RAM-а и DSP елементи. Осталих елемената, DCM и IOB, обично има довољно, осим у специфичним применама, кад се захтева комуникација чип-окружење с високим перформансама. У оквиру Spartan-3A DSP фамилије из 3. генерације, максималне ресурсе садржи чип из серије XC3SD3400A и они су приказани у табели 2-2, ради поређења.

2. 3. Развој хардверских шаблона

У одељку 2. 1. поменута је употреба унапред припремљених шаблона функционалних блокова као једно од популарних решења за премошћавање јаза између пројектовања и производње. Ови шаблони се често сматрају и виртуелним колима (VC, *Virtual Circuits*). Назив IPC користи се у широком опсегу примена, од шаблона кола тачно дефинисане намене и технологије израде, преко кодова оптимизованих за програмабилне DSP или RISC процесоре до шаблона кола описаних у неком HDL-у. Сви IPC који се релизују у FPGA и ASIC технологији могу се сврстати у три категорије:

- фиксни IPC (*hard IPC*)
- фирмирани IPC (*firm IPC*)
- прилагодљиви IPC (*soft IPC*)

Фиксни IPC представљају шаблоне у виду отиска за силицијумску подлогу, док фирмирани IPC представљају шаблоне у виду листа повезивања основних елемената, које су прорачунате за тачно дефинисане технологије израде. Прилагодљиви IPC су шаблони кола описани у HDL-у, пројектовани тако да се могу остварити на примерцима хардвера из различитих фамилија. Такође, могу послужити у различите сврхе, прилагођавајући параметре IPC-а намени. Због тога се ова врста IPC-а често назива и *parametrizable* IPC. У DSP применама параметри као што су дужина филтера, број тачака у којима се израчунава нека трансформација или број битова квантизације могу бити програмабилни. Правилним избором ових параметара, који постају део кода током синтезе, може се постићи архитектура хардвера погодна за дату примену. Предности и недостаци различитих типова IPC-а илустровани су на сл. 2-2.

Прилагодљиви IPC-и омогућавају више флексибилности и након завршетка технолошког циклуса за који су првенствено пројектовани више се могу употребљавати и у новим фамилијама кола. Највећи недостатак огледа се у делу тестирања и верификације. Пошто морају бити тестирани посебно у свакој конфигурацији, то указују на смањену поузданост система базираног на њима, у фази развоја.

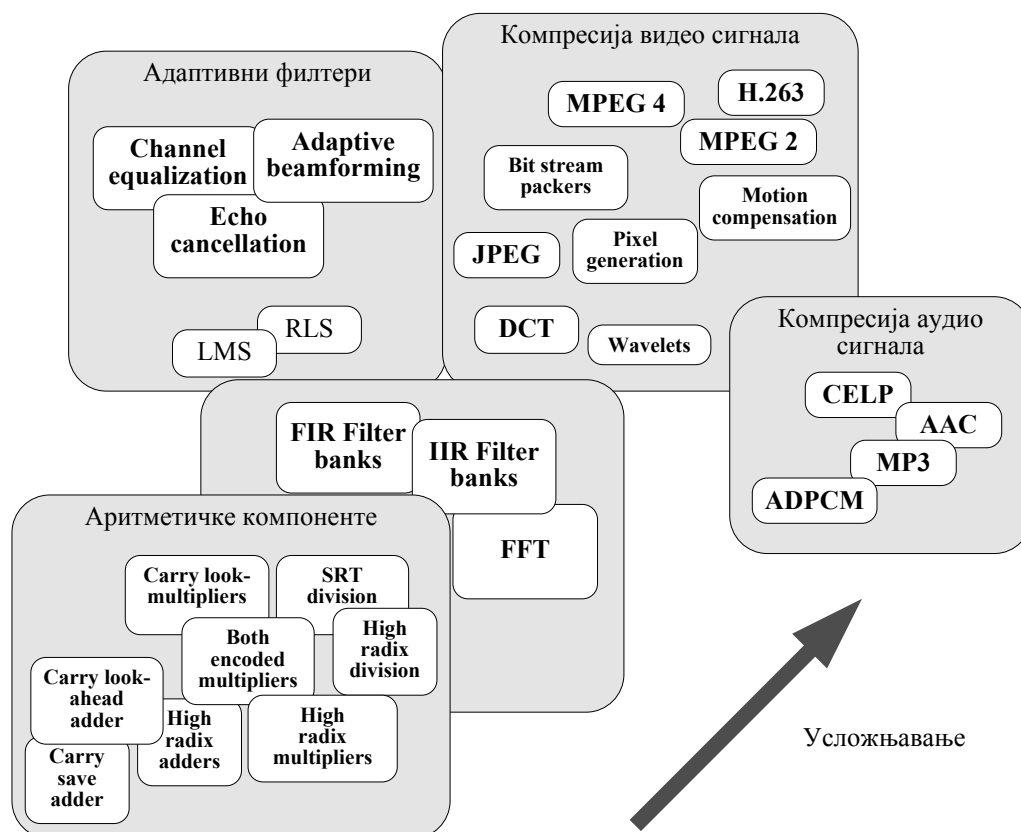


Сл. 2-2. Предности и недостаци различитих типова хардверских шаблона

Ових проблема нема при раду с фиксним IPC, као што је PowerPC у *Xilinx*-овим FPGA колима. Тачно дефинисана намена и технологија израде обезбеђују потпуну предвидивост понашања при извршавању различитих функција. Основна мана је значајно ограничена флексибилност, која је одређена архитектуром хардверске платформе. Иако им је структура строго дефинисана, извесни степен флексибилности може се постићи и у фирмираним и фиксним IPC-има. Наиме, помоћу интерних регистара може се омогућити мултиплексирање интерних кола неког IPC-а. То значи да пројектант може да мења конфигурацију а тиме и функционалност ових компонената. Ова особина позната је као реконфигурабилност и поклоњена јој је значајна пажња у области FPGA [Alaraje 05], [Sekanina 03]. У овом случају, параметри који одређују IPC називају се статичким. Сходно томе, параметри који одређују неки прилагодљиви IPC називају се динамички.

Многе компаније нуде као своје производе фиксне IPC-е из подручја дигиталне обраде сигнала који су уграђени у DSP процесоре. *Texas Instruments* (TI) и ARM су две врло успешне компаније које снабдевају тржиште и фамилијама чипова и библиотекама које садрже ове хардверске шаблоне. То значи да је од тих компанија могуће купити и физички остварен чип, и извесни скуп IPC-а од којих ће се направити свој чип, по жељи. Такође, основано је мноштво компанија које испоручују фирмиране или прилагодљиве IPC-е. Како је технологија напредовала, усложњавала се и грануларност блокова од којих се граде IPC-и, као што је описано у одељку 2.2, чиме је и њихов ниво апстрактности подизан све ближе кориснику. То је довело до еволуције хардверских шаблона, а као резултат добијена је хијерархија основних градивних блокова. Овде ће укратко бити представљена та еволуција.

У подручју ASIC технологије, фамилије библиотека основних компонената су еволуирале, па је у синтезу хардвера унет већи степен грануларности. На најнижем нивоу библиотеке су дефинисале логичке функције и регистре. Због укрупњавања, у библиотекама су се појавили специфични блокови, којима је могуће остварити функције као што је UART, *Ethernet*, USB контролер и слично. У међувремену у подручју дигиталне обраде сигнала, компаније као што је *Texas Instruments*, успешно су производиле софтверска решења намењена за имплементацију на сопственим чиповима. Паралелно, развијале су се фамилије аритметичких функција у виду IPC-а намењених за имплементацију на FPGA и ASIC чиповима.



Сл. 2-3. Еволуција хардверских шаблона

Сл. 2-3. приказује еволуцију ИРС-а, односно њихово усложњавање, при чему блокови нижег нивоа чине кључне делове блокова с вишим нивоом апстрактности, [Woods 08]. Скупом аритметичких компонената остварује се велики број фундаменталних математичких операција. До ових решења, различитих по сложености и ефикасности њихове имплементације, дошло се употребом бројних техника – поменимо *carrylook-ahead* и *high radix*.

С појавом сложенијих чипова на хоризонту, ове аритметичке компоненте су постајале градивни елементи за компоненте следећег хијерархијског нивоа по сложености, као што су банке филтера које садрже мноштво MAC (*Multiply and Accumulate*) блокова. То је довело до развоја фундаменталних операција обраде сигнала као што су FFT и DCT. Ово су примери матрично оријентисаних операција које изискују бројна понављања израчунавања па је њихова реализација помоћу софтвера неефикасна. Овде, оне могу бити реализоване помоћу великог броја градивних блокова базираних на MAC операцијама. За пројектанта хардвера врло

важна особина је скалабилност ИРС-а, што се односи на могућност прилагођавања његових димензија (потребни хардверски ресурси) конкретном чипу на којем се имплементира. С обзиром на тачно дефинисану структуру, ови ИРС-и обично скалабилни, што значи да се могу имплементирати на различитим фамилијама FPGA. Пројектант најчешће утиче на релативно мали број параметара којим дефинише коначну архитектуру компоненте, нпр. на дужину речи, начин заокруживања, број тачака израчунавања. Добра својства по питању скалабилности омогућују да пројекат развијен за једну примену може лако бити проширен како би се задовољили захтеви у широком скупу осталих примена.

И остали сложенији општи блокови развијени су помоћу основних аритметичких функција. Примери сложенијих филтера су адаптивни филтери имплементирани на бази LMS алгоритма или сложенијег RLS алгоритма. Поред наведеног, и сложеније математичке операције нашле су своје место међу хардверским шаблонима. Разне класе алгоритама за корекцију грешака приликом дигиталног преноса података, као и алгоритама из области криптографије, засноване на конволуцији високог реда, такође су успешно упаковане у хардверске шаблоне. ИРС-и су данас сазрели до нивоа да су потпуно способни за обављање системских функција, за шта су раније употребљавани бројни независни логички блокови или кола. С друге стране, и основни градивни блокови постају све сложенији. Један пример је DCT. Израда ИРС-а за DCT с високим перформансама била је врло важно подручје истраживања [Hunter 99]. А сада, иако је сам по себи сложена компонента, постао је кључни градивни део хардверских шаблона JPEG и MPEG алгоритама за компресију слике, који су засебни комерцијални ИРС производи.

Поменуте компаније које снабдевају тржиште чиповима схватиле су значај хардверских шаблона, јер се помоћу њих лакше пројектују дигитални системи на њиховим колима. Због тога су почеле да развијају сопствене IP библиотеке, али су брзо приметиле како би било боље успоставити везе с другим произвођачима. Обе стране имале би корист од те сарадње. Једни би имали корист од убирања прихода од својих ИРС-а, а други од шире потрошње њиховог хардвера јер би богатство понуде ИРС-а учинило развој атрактивнијим. Оба данашња главна произвођача FPGA имају активан IP програм, *Xilinx* у облику *Alliance* програма, а *Altera* у облику *Megafunctions Partners Alliance* програма. *Actel* има *CompanionCore Alliance*, а *Lattice*

има *ispLeverCORE™ Connection*. У свим случајевима компаније које развијају IPC-е морају задовољити бројне критеријуме како би постале чланице дотичних IP програма.

Развој нашег компресора базирали смо на *Xilinx*-овој фамилији чипова Spartan 3A DSP и одговарајућих IPC-а, *Xilinx FIR Compiler IP Core* и *Xilinx FFT Compiler Core*. Основна алатка за синтезу ових хардверских шаблона је *Xilinx Core Generator™* из развојног алата *Xilinx® Integrated Software Environment (ISE™) Design Suite*.

3. Компресија импулса у радарима

У овом делу дати су основни појмови и дефиниције из области компресије радарских импулса. Најпре је усвојен модел радарског сигнала, како на предаји, тако и на пријему. Затим је приказан осврт на прилагођено филтрирање, којим се максимизира SNR на његовом излазу, а уједно представља и основна техника компресије импулса. Представљена је и функција неодређености, важан алат за синтезу радарског сигнала и одговарајућег филтера. Објашњено је како се раздешавањем прилагођеног филтера могу знатно потиснути бочни лобови.

3.1. Модел радарског сигнала

Радар емитује талас чији је еквивалент сигнал $\bar{s}(t)$ с носиоцем на фреквенцији f_0 . Разматрамо типичну ситуацију у пракси, где је овај сигнал ускопојасан, па се може представити следећим моделом:

$$\bar{s}(t) = a(t) \sin[2\pi f_c t + \theta(t)] \quad (3.1)$$

Члан f_c у аргументу синусне функције представља радио фреквенцију (RF, *radio frequency*) тј. фреквенцију сигнала носиоца. Члан $a(t)$ представља амплитудску модулацију сигнала носиоца. У импулсним радарима ово је најчешће једноставна правоугаона функција која укључује и искључује предајни сигнал. Члан $\theta(t)$ моделује угаону модулацију сигнала носиоца. Ово може бити једноставна функција, константа која не зависи од времена или нека сложенија функција. Будући да се у пријемнику обавља демодулација помоћу два сигнала носиоца фазно померена за $\pi/2$ (I-Q демодулација), уобичајено је да се и сигнал на предаји моделује преко свог комплексног еквивалента:

$$\bar{s}(t) = a(t) e^{j[2\pi f_c t + \theta(t)]} \quad (3.2)$$

Део сигнала $\bar{s}(t)$ који не садржи носилац представља еквивалентни комплексни сигнал у основном опсегу након демодулације и назива се комплексна овојница:

$$s(t) = a(t)e^{j\theta(t)} \quad (3.3)$$

То је функција која описује амплитудну и угаону модулацију примењену на носилац. Надаље ћемо под термином радарски сигнал подразумевати комплексну овојницу. Радарски сигнали могу бити разврстани на више начина. Први би могао да буде подела на континуалне (CW, *Continuous Wave*) и импулсне. Понекад се среће и израз испрекидани CW (*Interrupted CW*). Импулсни сигнали могу бити дефинисани помоћу једног импулса или пак могу бити посматрани као низ импулса (*multipulse burst*). Оба типа радарских сигнала, импулсни и CW, могу бити разврстани на просте (нема модулације) и сложене (примењен је неки модулациони поступак). У другом случају модулација може бити унутаримпулсна (*intrapulse*) или од импулса до импулса (*interpulse*) или и једно и друго истовремено. Фазна модулација може бити бифазна или полифазна. Фреквенцијска модулација може бити линеарна или нелинеарна. Амплитудна унутаримпулсна модулација може бити примењена, али обично није јер је тада практична реализација предајника неефикасна.

Овде ћемо дефинисати модел једног радарског импулса, трајања T . Модел поворке импулса дефинисан је у четвртом поглављу. Пошто нећемо разматрати амплитудску модулацију унутар импулса, усвојићемо да је $a(t)=1$, за време трајања импулса а $a(t)=0$ иначе:

$$a(t) = \begin{cases} 1, & t \in [0, T] \\ 0, & t \notin [0, T] \end{cases} \quad (3.4)$$

У случају линеарне фреквенцијске модулације (LFM, *Linear Frequency Modulation*), фаза сигнала из (3.3) биће:

$$\theta(t) = \theta_0 + \frac{\pi B t^2}{T} \quad (3.5)$$

где је θ_0 константа (почетна фаза) а однос ширине спектра B и трајања импулса T одређује стрмину чирпа, B/T .

У случају дискретне фазне модулације (PSK, *Phase Shift Keying*), импулс је подељен на L подимпулса (чипова), трајања $T_c = T/L$. Фаза унутар сваког подимпулса одређена је вредношћу елемента кодне секвенце c_l и функције за уобличавање чипа $g(t)$:

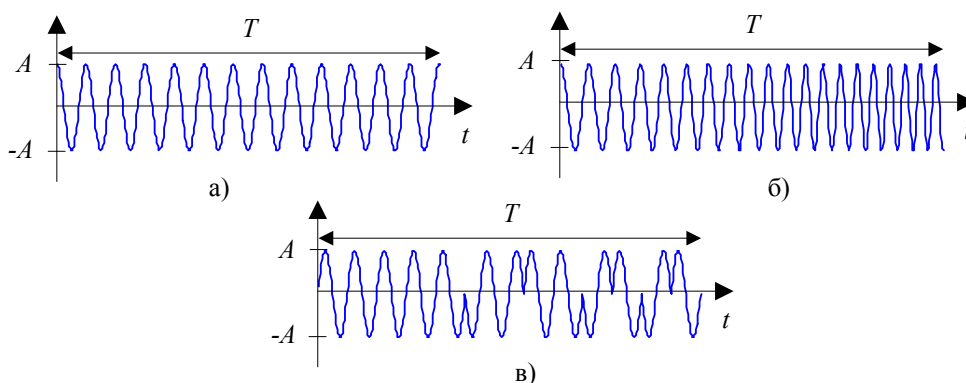
$$\theta(t) = \theta_0 + \Delta\theta \sum_{l=0}^{L-1} c_l g(t - lT_c) \quad (3.6)$$

где је $\Delta\theta$ фазни инкремент одређен степеном PSK, односно бројем дискретних стања по фази у којима се може наћи сигнал. Ако означимо овај број са P , биће:

$$\Delta\theta = \frac{2\pi}{P} \quad (3.7)$$

при чему је за $P=2$ модулација бифазна (BPSK, *Binary Phase Shift Keying*) а за $P=4$ модулација је квартернарна (QPSK, *Quarternary Phase Shift Keying*). Сходно степену модулације, и секвенце ће бити бинарне, квартернарне и слично. Према томе, $c_l \in \{0, \dots, P-1\}$ за $l=0, \dots, L-1$.

Ширина спектра радарског сигнала одређена је ширином спектра импулса за уобличавање чипа. У теоретским разматрањима, уобичајено је претпоставити да је то правоугли импулс трајања T_c , односно $g(t)=1$ за $t \in [0, T_c]$. То значи да је ширина спектра који заузима радарски сигнал $B=1/T_c$, апроксимативно. На сл. 3-1. приказана су три фундаментална типа импулса: прост импулс, чирп и бифазно модулисан импулс на основу Баркерове секвенце дужине 13. Како бисмо их касније упоредили, изабрани су следећи параметри: $T=13 \mu\text{s}$, $B=1 \text{ MHz}$, $T_c=1 \mu\text{s}$. Сигнал је транспонован у фреквенцијски опсег око $f_F=1 \text{ MHz}$.



Сл. 3-1. Примери уобичајених радарских импулса
 а) прост импулс,
 б) линеарно фреквенцијски модулисани импулс,
 в) бифазно кодирани импулс

Зарад дигиталне реализације компресије импулса, неопходно је дискретизовати радарски сигнал. У радарима, уобичајена је дискретизација с периодом инверзно пропорционалним ширини спектра сигнала, $T_s = 1/B$. Број узорака биће $L = T/T_s = TB$, односно TB производ чирп сигнала одређује дужину његове дигиталне верзије. Заменом $t = lT_s$, где је $l = 0, \dots, L-1$, добија се дискретна верзија фазе чирпа из (3.4):

$$\theta[l] = \theta_0 + \frac{\pi B l^2 T_s^2}{T} \quad (3.8)$$

Заменом $T_s = 1/B$ у (3.8) добија се:

$$\theta[l] = \theta_0 + \frac{\pi l^2}{TB} \quad (3.9)$$

Уз усвојену претпоставку о правоуглом импулсу за уобличавање чипа, дискретна верзија фазе фазно модулисаног импулса биће:

$$\theta[l] = \theta_0 + \Delta\theta c_l \quad (3.10)$$

Избор радарског сигнала директно одређује фундаменталне оцене перформанси радарског система или значајно доприноси. Пре свега, то су однос сигнал/шум (SNR, *Signal-to-noise ratio*), резолуција по даљини, резолуција по Доплеру (брзини), неједнозначност мерења даљине и брзине, бочни лобови по даљини и Доплеру, спрегнутост даљина-Доплер. Ове оцене су одређене карактеристикама радарског сигнала као што су трајање импулса, ширина заузетог фреквенцијског опсега B (*bandwidth*), амплитудна, фазна или фреквенцијска модулација.

Као пример, узмимо прост импулс трајања T секунди и амплитуде A волти. SNR је пропорционалан енергији сигнала A^2T која је производ његове снаге и трајања. Резолуција по даљини пропорционална је трајању сигнала и износи $cT/2$. Резолуција по доплеровској оси пропорционална је ширини заузетог фреквенцијског опсега, односно, обрнуто је пропорционална трајању сигнала. Закључујемо да је код сигнала овог типа изражена спрегнутост даљина-Доплер, па се њиме не могу постићи добре перформансе (пре свих резолуција) по даљини и по доплеровској оси истовремено.

3.2. Прилагођени филтер

У радарским системима вероватноћа детекције и вероватноћа лажног аларма повезују се с односом сигнал/шум. Стога је максимизирање SNR основни задатак филтрирања у пријемнику. Прилагођени филтер је по природи линеарни филтер чији је импулсни одзив одређен једним специфичним сигналом како би се добио максимални могући SNR на његовом излазу. На сл. 3-2. представљен је процес прилагођеног филтрирања:



Сл.3-2. Дефиниција прилагођеног филтера

Снага сигнала на излазу из прилагођеног филтера дата је изразом (3.11):

$$|s_o(t)|^2 = |h(t) * s(t)|^2 = \left| \frac{1}{2\pi} \int_{-\infty}^{\infty} H(\omega) S(\omega) e^{j\omega t} d\omega \right|^2 \quad (3.11)$$

где (*) означава операцију конволуција у временском домену, а остале ознаке су:

$s_o(t)$: сигнал на излазу из прилагођеног филтера;

$h(t)$: импулсни одзив прилагођеног филтера;

$s(t)$: сигнал на улазу у прилагођени филтер;

$H(\omega)$: Фуријеова трансформација сигнала $h(t)$;

$S(\omega)$: Фуријеова трансформација сигнала $s(t)$.

Спектрална густина снаге шума на улазу у филтер износи $N_0/2$ по 1 Hz, па је укупна снага шума на излазу из филтера $n_o(t)$ дата у (3.12):

$$n_o(t) = \frac{1}{2\pi} \frac{N_0}{2} \int_{-\infty}^{\infty} |H(\omega)|^2 d\omega \quad (3.12)$$

Однос сигнал/шум на излазу из филтера у неком тренутку t_0 дат је изразом (3.13)

$$SNR_{out} = \frac{|s_o(t_0)|^2}{n_o(t_0)} = \frac{\left| \int_{-\infty}^{\infty} H(\omega) S(\omega) e^{j\omega t_0} d\omega \right|^2}{\pi N_0 \int_{-\infty}^{\infty} |H(\omega)|^2 d\omega} \quad (3.14)$$

Уколико се примени позната Шварцова неједнакост на два комплексна сигнала, $H(\omega)$ и $S(\omega)$, максимални SNR_{out} добија се када је задовољен услов дефинисан у (3.15):

$$\begin{aligned} H(\omega) &= \alpha S^*(\omega) e^{-j\omega t_0} \\ h(t) &= \alpha s^*(t_0 - t) \end{aligned} \quad (3.15)$$

где је α произвољна комплексна константа. Уз коришћење познате Парсевалове једнакости, енергија E , сигнала $s(t)$ дата је изразом (3.16):

$$E = \int_{-\infty}^{\infty} |s(t)|^2 dt = \frac{1}{2\pi} \int_{-\infty}^{\infty} |S(\omega)|^2 d\omega \quad (3.16)$$

Заменом (3.16) у (3.14), уз задовољен услов (3.15), однос сигнал/шум на излазу из прилагођеног филтера може се изразити као:

$$SNR_{out} = \frac{\int_{-\infty}^{\infty} |S(\omega)|^2 d\omega}{\pi N_0} = \frac{2E}{N_0} \quad (3.17)$$

Резултат из (3.17) показује да максимални SNR који се може постићи зависи само од енергије сигнала с улаза, а не и од осталих детаља као што је нпр. модулација. Значи, два сигнала која имају једнаке енергије проузроковаће једнаке максималне SNR, остварене кроз сопствене прилагођене филтере. Такође, лако је показати да ће филтер дефинисан помоћу (3.15) осим за $s(t)$ бити прилагођен и за све његове закаснеле верзије $s(t-\tau)$. Ова једноставна чињеница указује на важан закључак: прилагођени филтер јединствен је за ехо сигнале који потичу од циљева на различитим удаљеностима од радара.

3.3. Функција неодређености

Кад је емитован талас чији је еквивалентни сигнал ускопојасан, као у изразу (3.1), комплексна овојница примљеног ехо сигнала, који потиче од тачкастог циља с кашњењем τ_0 и Доплеровим помаком ω_0 у [rad/s] биће:

$$r(t) = s(t - \tau_0) e^{j\omega_0 t} e^{j\phi} \quad (3.18)$$

где је $e^{j\phi}$ константан фазни помак сигнала носиоца услед кашњења τ_0 , $\phi = 2\pi f_c \tau_0$. Пошто су кашњење ехо сигнала и његов Доплеров помак у општем случају непознати, ради остваривања максималног SNR из (3.17), сигнал треба пропустити кроз филтер прилагођен закаснелом и доплеровски помереном емитованом сигналу, $s(t - \tau) e^{j\omega t}$, а не оригиналном емитованом сигналу $s(t)$. Стављајући $s(t - \tau) e^{j\omega t}$ уместо $s(t)$ у израз (3.15), добија се математички модел импулсног одзива овог уопшеног филтера, пројектованог да даје максималан сигнал на излазу у тренутку $t = t_0$, дат изразом (3.19):

$$h_{\tau, \omega}(t) = s^*(t_0 - t + \tau) e^{-j\omega(t_0 - t)} \quad (3.19)$$

Израз (3.19) представља генерализацију изрази (3.15), где је уведен још један степен слободе за примљени сигнал – Доплеров помак. За разлику од кашњења, Доплеров помак мења облик примљеног сигнала што се види из (3.18). Сада закључујемо да прилагођени филтер није јединствен за циљеве с различитим Доплеровим помацима, што као резултат даје импулсни одзив у виду функције две променљиве. Одзив прилагођеног филтера из (3.19) на сигнал из (3.18) представља конволуцију ових функција, а у тренутку $t = t_0$ дат је изразом (3.20):

$$O_{t_0}(\tau, \omega) = e^{-j\phi} \chi_s(\tau - \tau_0, \omega - \omega_0) \quad (3.20)$$

где је $\chi_s(\tau, \omega)$ комплексна функција неодређености (AF, *Ambiguity Function*) сигнала $s(t)$ дата изразом (3.21):

$$\chi_s(\tau, \omega) = \int_{-\infty}^{\infty} s(t) s^*(t - \tau) e^{-j\omega t} dt \quad (3.21)$$

Ова функција представља одзив уопштеног прилагођеног филтера из (3.19) на сигнал с нултим кашњењем и нултим Доплеровим помаком. Одзив овог филтера у општем случају, кад су кашњење и Доплеров помак произвољни, јесте транслирана AF уз константни фазни помак, што показује израз (3.20). То значи да се сва важна својства сигнала, по питању процене параметара и детекције, могу уочити из његове функције неодређености. Следећа значајна особина ове функције јесте то да њен пресек на некој Доплеровој учестаности ω_0 представља одзив филтера прилагођеног емитованом сигналу када је на његовом улазу сигнал с Доплеровим помаком ω_0 . То значи да се анализом ове функције може закључити у ком опсегу Доплерових учестаности као пријемни филтер има смисла искористити филтер прилагођен емитованом сигналу и с каквим перформансама по питању односа сигнал/шум, те резолуције и бочних лобова. Стога је ово веома важна функција како у радарској теорији (ради анализе постојећих и синтезе нових типова сигнала и филтера) тако и у радарској пракси (практичне реализације блокова детекције и процене параметара свде се на израчунавање AF).

Кад је више (K) тачкастих циљева с различитим радарским површинама, удаљеностима и брзинама, ехо сигнал ће бити суперпозиција појединачних ехо сигнала с амплитудама α_k , фазним помацима ϕ_k , кашњењима τ_k и Доплеровим помацима ω_k . Одзив прилагођеног филтера на овакав ехо сигнал биће:

$$O(\tau, \omega) = \sum_{k=1}^K e^{j\phi_k} \alpha_k \chi_s(\tau - \tau_k, \omega - \omega_k) \quad (3.22)$$

У пракси се овај одзив добија помоћу банке филтера, при чему сваки филтер из банке покрива одређени опсег Доплерових фреквенција. То значи да је потребно

имати више филтера с различитим импулсним одзивима, што је овај начин чинило незграпним, поготово у време када су за реализацију филтера на располагању биле само аналогне компоненте. Ово филтрирање у временском домену названо је *компресија импулса*, јер се импулси трајања T с улаза у филтер претварају у уже импулсе трајања $T_c = T/L$ на његовом излазу. С обзиром на то да се идентичан поступак може применити и на различите врсте низова импулса, као и на континуалне модулисане радарске сигнале, често се среће општији израз, *компресија радарских сигнала*. Основни градивни елементи оваквог система су компресори појединачних импулса.

Намеће се практично питање: да ли се и под којим условима ово дводимензионално прилагођено филтрирање може раздвојити на два независна, по времену и по Доплеру? Тада се не би морала користити банка филтера, већ само један компресиони филтер, уз доплеровску обраду сигнала с његовог излаза. У теорији је показано да је то могуће, по цену незнатног одступања од оптималног случаја, када су радарски сигнали *доплеровски толерантни*, о чему ће бити више речи у на крају овог одељка. Тада је могуће реализовати једноставнији „скоро прилагођени“ филтер јединствен за циљеве с различитим Доплеровим помацима у датом опсегу, уз извесне прихватљиве губитке по питању SNR. Након тога примењује се доплеровска обрада (FFT) над секвенцама из свих бинова даљине. У [Levanon 04] показано је да FFT прилично добро компензује фазни помак који уноси Доплер, тако да се остварује кохерентна интеграција.

Сигнал након компресије и доплеровске обраде, у виду матрице, често се назива унакрсна функција неодређености (CAF, *Cross Ambiguity Function*), јер је сигнал на улазу у компресор другачији од послатог, за који је филтер прилагођен. Израчунавање CAF назива се и *мапирање*, јер подсећа на исцртавање мапе, ред по ред, па се CAF назива и даљина-доплеровском мапом (*Range Doppler Map*). Ова функција је корисна из више разлога. Наиме, према CAF се процењују параметри неопходни за детекцију, праћење и снимање. На основу позиције главног лоба процењује се кашњење τ_0 и Доплеров помак ω_0 . Енергија примљеног сигнала следи из амплитуде главног лоба $|O_{i_0}(\tau, \omega)|$. Бочни лобови представљају дистрибуцију енергије интерференције коју генерише сам начин обраде, познату под називом

сопствени клатер. На основу процењених вредности (естимација) доноси се одлука о постојању циља (детекција). Када је на располагању један импулс, главни лоб АФ је широк по Доплеру, па је процена ω_0 практично неупотребљива.

Естимација параметара и детекција помоћу САФ често се користи и у електронском извиђању, где због некооперативности предајника и пријемника фреквенција сигнала носиоца никада није позната, па се њена вредност процењује управо помоћу САФ. Најважније особине АФ су следеће:

$$|\chi_s(\tau, \omega)| \leq |\chi_s(0, 0)| = E \quad (3.23)$$

$$\frac{1}{2\pi} \int_{-\infty}^{\infty} \int_{-\infty}^{\infty} |\chi_s(\tau, \omega)|^2 d\tau d\omega = E^2 \quad (3.24)$$

$$|\chi_s(\tau, \omega)| = |\chi_s(-\tau, -\omega)| \quad (3.25)$$

Израз (3.23) показује да АФ има максималну вредност у координатном почетку и да је она једнака енергији сигнала. Израз (3.24) показује да је запремина испод функције неодређености константна и, такође, одређена енергијом сигнала. Ово је нарочито важно приликом синтезе сигнала и код раздешавања компресионог филтера. Израз (3.25) показује да је АФ централносиметрична функција.

Поставља се логично питање каква би требало да буде идеална функција неодређености? Одговор није јединствен и зависи од намене радарског система. Када је најважнији циљ постићи добру резолуцију и по даљини и по Доплеру, тада је оптимална АФ *thumbtack* типа, која се одликује једним централним пиком, док је остатак енергије униформно разливен по даљина-Доплер равни. Узан централни пик значи добру резолуцију и по даљини и по Доплеру. Пошто нема других пикова значи да нема неједнозначности ни по даљини нити по Доплеру. Униформни „плато“ значи да су бочни лобови ниски и уједначени, што минимизује ефекат маскирања слабих одраза бочним лобовима јачих радарских циљева. Све ове особине представљају предност када је радарски систем намењен за високорезолуциона мерења даљине и брзине циљева (нпр. радар у функцији праћења циљева) или за радарско мапирање терена.

Међутим, уколико сигнал с оваквом АФ употребимо за реализацију осматрачке функције, тј. детекцију циљева чије брзине нису познате, Доплерови помаци ће онемогућити њихову детекцију због слабих сигнала на излазу из прилагођеног филтера. Стога је за реализацију пријемника потребна банка филтера, прилагођених појединачним Доплеровим помацима, што може бити непрактично уколико је опсег очекиваних Доплерових помака широк. Зато, ако је главни циљ једноставност пријемника и добра резолуција по даљини, радарски сигнал који треба да буде употребљен ваља да буде толерантнији на доплеровско раздешавање. То значи да функција неодређености уместо централног пика треба да има константан главни лоб дуж доплеровске осе, док бочни лобови треба да су уједначени и што нижи, тј. да функција неодређености практично не зависи од Доплереове фреквенције. Ова особина назива се у литератури доплеровска инваријантност.

У теорији је показано да сигнал који би могао имати један прилагођени филтер за циљеве с било којим брзинама има облик [Rihaczek 96], [Cook 93]:

$$s(t) = a(t) \cos \left[\frac{2\pi f_c^2 T}{B} \ln \left(1 - \frac{Bt}{f_c T} \right) \right] \quad (3.26)$$

где је $a(t)$ правоугли импулс трајања T , f_c је фреквенција сигнала носиоца а B је ширина спектра сигнала. Диференцирањем фазе сигнала из (3.26) добија се зависност фреквенције од времена дата изразом (3.27):

$$\frac{1}{2\pi} \frac{d}{dt} \left\{ \frac{2\pi f_c^2 T}{B} \ln \left(1 - \frac{Bt}{f_c T} \right) \right\} = \frac{2\pi f_c^2 T}{f_c T - Bt} \quad (3.27)$$

Уочава се обрнута пропорционалност фреквенције и времена, односно својеврсна хиперболичка фреквенцијска модулације. Кад се развије логаритам из (3.26) у ред у околини $t=0$, добија се апроксимација сигнала $s(t)$ дата изразом (3.28):

$$s(t) = a(t) \cos \left(2\pi f_c t + \frac{\pi B t^2}{T} + \frac{2\pi B^2 t^3}{3 f_c T^2} + \dots \right) \quad (3.28)$$

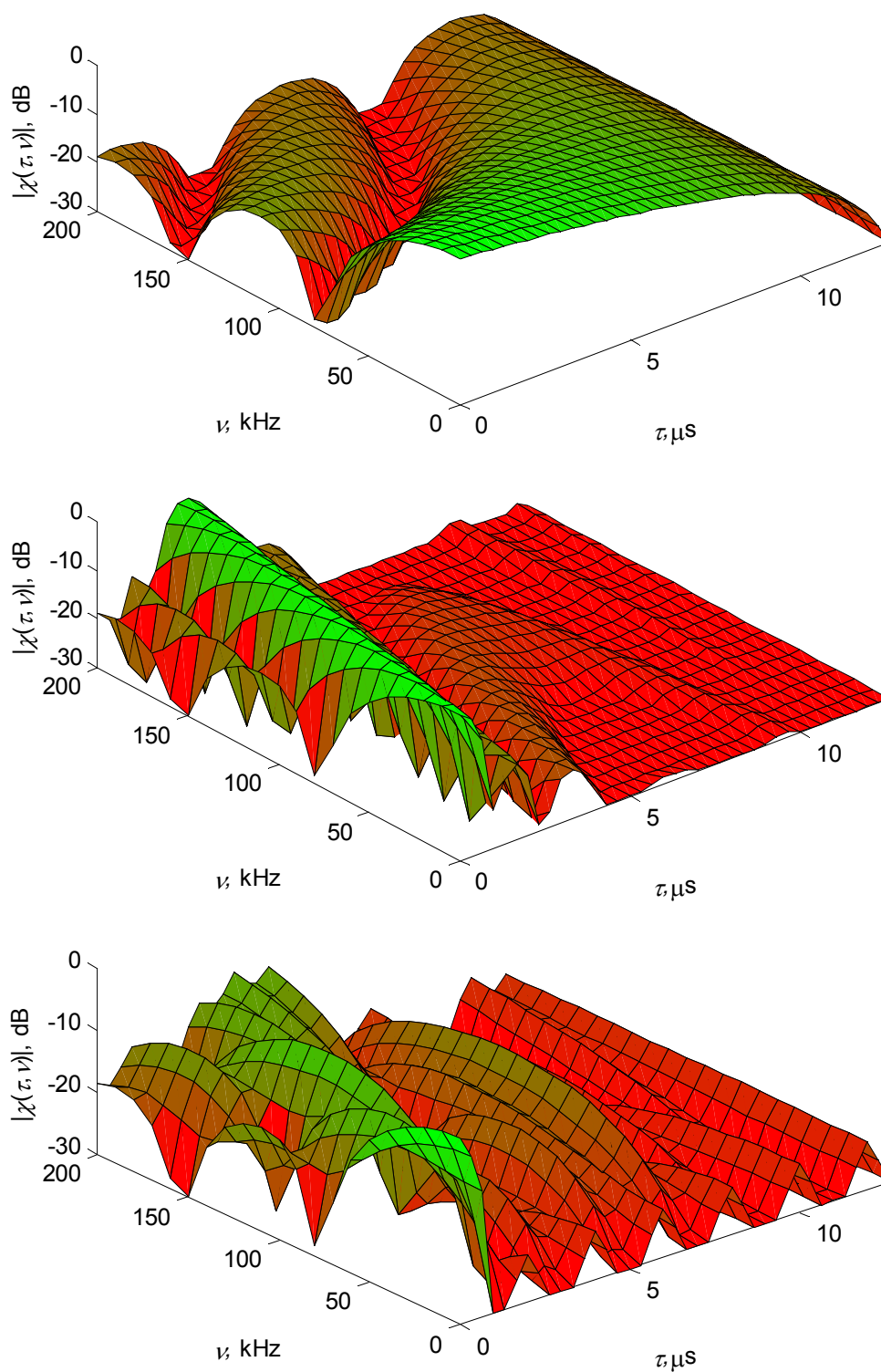
Први члан представља сигнал носилац. Узимањем само првог члана после носиоца, добија се линеарно фреквенцијски модулисани сигнал чија је фаза дата у (3.4).

На слици 3-3. дате су функције неодређености три типа импулса приказаних на слици 3-1. Наведени су делови АФ у опсегу Доплерових фреквенција, $[0, 200]$ kHz, у првом квадранту даљина-Доплер равни, како би се уочили и пресеци дуж обе осе. Уочљив је оштар главни пик дуж временске осе код модулисаних импулса, док је одзив филтера широк код простог импулса, што оправдава термин *компресија импулса*. Бочни лобови код импулса бифазно модулисаног помоћу Баркерове секвенце су уједначени. Приметно је да је пресек дуж доплеровске осе истоветан у сва три случаја – захваљујући чињеници да сви импулси имају амплитуду 1, тј. $s(t)s^*(t)=1$, што заменом у (3.21) даје:

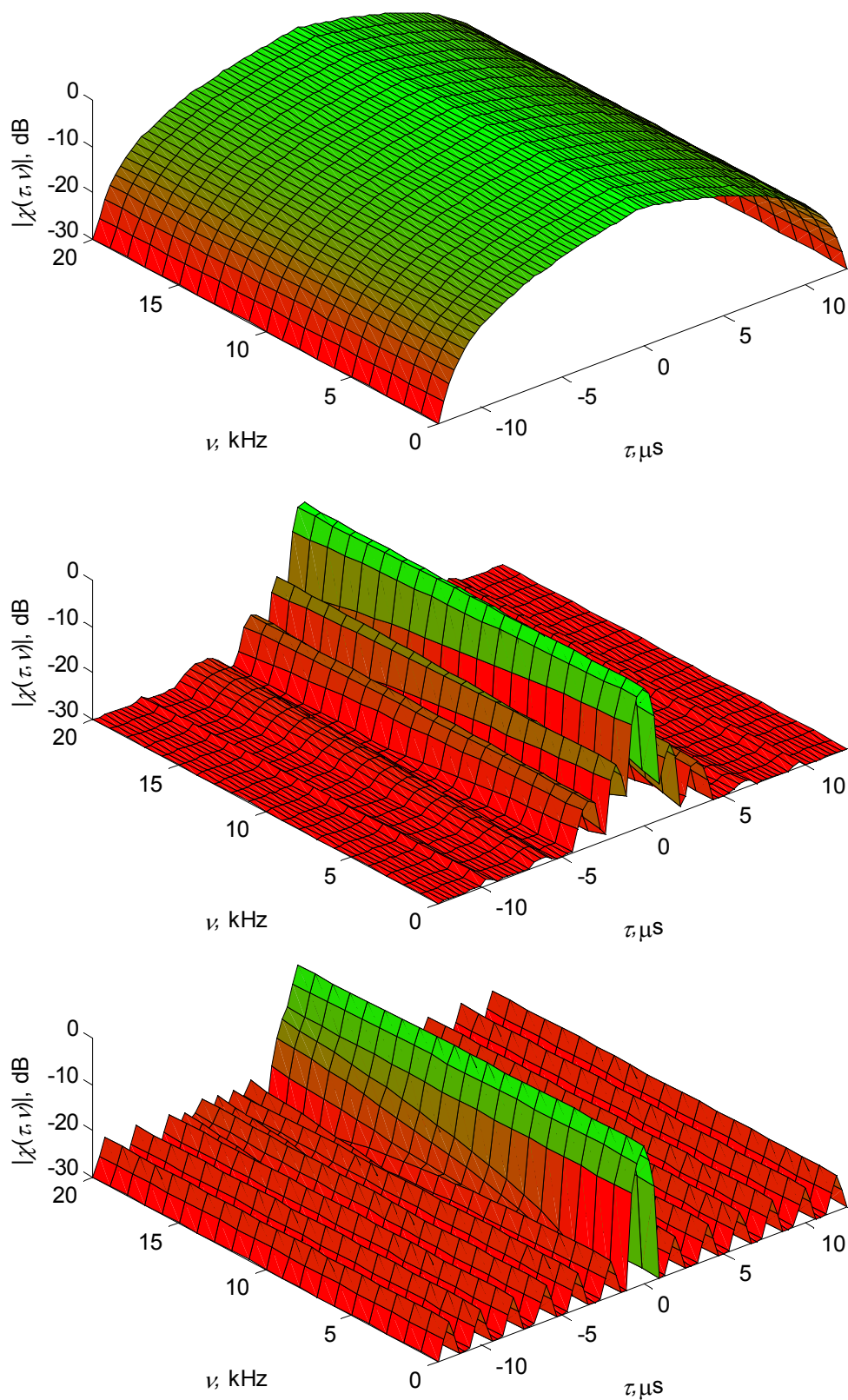
$$|\chi_s(0, \omega)| = \frac{T}{2} \left| \frac{\sin(\omega T / 2)}{\omega T / 2} \right| \quad (3.29)$$

где је T трајање импулса. Дакле, сви радарски импулси који нису амплитудски модулисани имају истоветан пресек АФ дуж доплеровске осе, а то је функција облика $|\sin(x)/x|$ дата изразом (3.29). У случају простог импулса и импулса модулисаног Баркером секвенцом, ову функцију можемо сматрати зависношћу главног лоба АФ од Доплере фреквенције. Видимо да ова вредност пада на нулу за $\omega=2\pi/T$.

Код чирпа, примећујемо да се главни лоб помера удесно, не опадајући тако брзо као у претходним случајевима. Ово је последица својства чирпа да представља апроксимацију идеалног доплеровски инваријантног сигнала дефинисаног у (3.26). Захваљујући овој особини, чирп је незаобилазан у системима где се користе дугачки импулси на предаји. Међутим, цена се плаћа зависношћу позиције максимума сигнала од Доплере фреквенције. Наиме, два циља, на једнакој удаљености а с различитим брзинама, изазваће различита кашњења пикова у сигналу на излазу из компресора, те се може јавити грешка у мерењу даљине до циља или мерење бива компликовано.



Сл. 3-3. Функције неодређености уобичајених радарских импулса у ширем опсегу
а) прост импулс, б) чирп, в) бифазно модулисан



Сл. 3-4. Функције неодређености уобичајених радарских импулса у ужем опсегу
а) прост импулс, б) чирп, в) бифазно модулисан

У пракси се доплеровска инваријантност може постићи само у одређеном опсегу фреквенција, па се ова особина назива доплеровска толерантност. Важна последица ове особине јесте то да се унутар опсега толеранције функција неодређености може апроксимирати аутокорељационом функцијом. Ради илустрације, на слици 3-4. приказане су функције неодређености сигнала из претходног примера у ужем опсегу Доплерових фреквенција, $[0, 20]$ kHz. Примећујемо да се одзив простог импулса у овом интервалу најмање променио. Ни АФ модулисаних сигнала није се значајно променила, мада је промена приметна код бифазно модулисаног импулса.

3.4. Потискивање бочних лобова

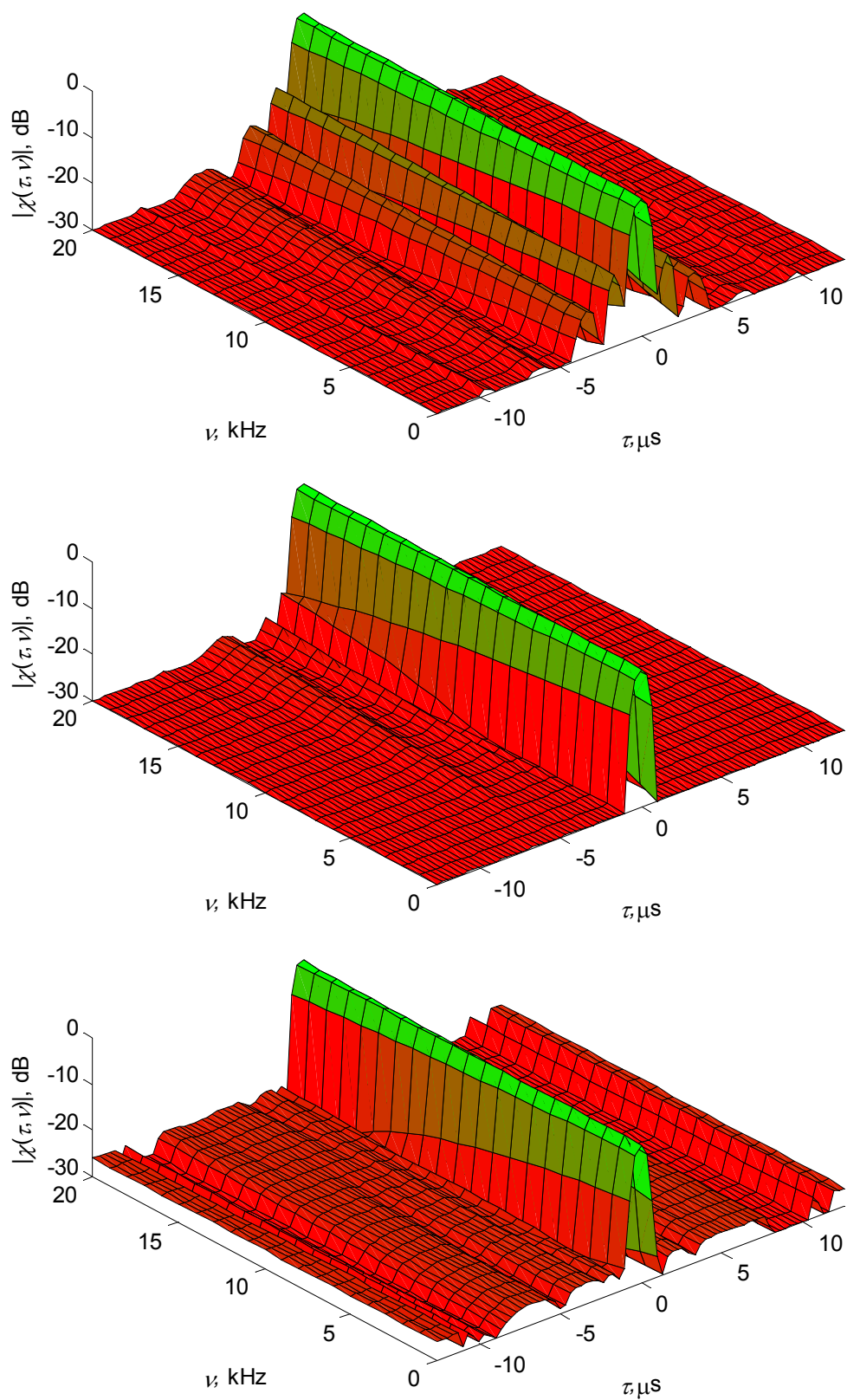
Компресиони филтер може бити прилагођен емитованом сигналу (*matching*), што значи да ће он бити оптималан (по питању SNR) само за ехо сигнал с нултим Доплеровим помаком, а лошији иначе. Међутим, као што је разматрано у уводном поглављу, оствариве комбинације P_d и P_{la} одређене су статистикама сигнала и интерференције. Термички шум је само један део интерференције, који је доминантан кад постоји усамљени циљ. Кад у видном пољу радара има више циљева, у оцену перформанси морају се укључити и додатна разматрања о резолуцији и бочним лобовима. На пример, ако два циља не могу бити раздвојена, биће регистровани као један објекат. Уколико су бочни лобови високи, ехо од снажног рефлектора може маскирати ехо од њему блиског слабијег циља. Стога се бочни лобови морају сматрати делом интерференције (често доминантним) коју уноси сам поступак компресије, па се често називају сопственим клатером. Дакле, у општем случају потребно је минимализовати SIR, а прилагођени филтер није оптимизован за то. Што се тиче облика сигнала на излазу (појава бочних лобова), показује се да прилагођени филтер у већини случајева даје лоше резултате. Појава бочних лобова представља основни недостатак компресије импулса, а њихово потискивање постало је основни проблем у овој области обраде сигнала.

Основни начин за потискивање бочних лобова базира се на раздешавању пријемника (*mismatching*), како би се укупне перформансе компресора поправиле и

уједначиле на читавом опсегу очекиваних Доплерових фреквенција (минимизирање SIR-a). То значи да једнакост (3.15) није задовољена, те се на излазу раздешеног филтера не постиже максимални SNR. Међутим, уколико се правилно прорачуна коефицијенат филтера, добитак који се постиже у потискивању бочних лобова може бити знатан, уз невелик губитак SNR. Зато, ако интерференцију посматрамо као збир термичког шума и сопственог клатера, раздешеним филтером се може постићи знатно бољи SIR него прилагођеним филтером.

Различити методи раздешавања филтера могу се грубо сврстати у две категорије. У прву спадају алгоритми којим се потискује максимална вредност бочних лобова (PSL, *Peak Sidelobe Level*). У другу групу спадају они који потискују средњеквадратну вредност бочних лобова. Раздешени пријемници из прве групе називају се MX филтери, а они из друге групе – LS филтери. У раду [Рајајић 89] предложен је IRLS (*Iterative Reweighed Least Square*) алгоритам за потискивање бочних лобова. У чланку [Zejak 91] наведени метод је генерализован на опсег Доплерових фреквенција и назван DIRLS (*Doppler IRLS*). Ови филтери комбинују добре особине MX и LS филтера, значајно поједностављују процедуру пројектовања и, што је још важније, могу се применити на све типове радарских импулса, укључујући оне с техником фреквенцијског скакања, што је наведено у [Симић 97]. У [Петровић 98] описан је метод за пројектовање раздешеног филтера при ограничењима у вези с овојницом радарског импулса. У [Зрнић 98] и [Зрнић 99] предложена је процедура за пројектовање филтера којом се потискује сопствени клатер помоћу модификованог RLS алгоритма. Овај метод може се применити како на реалне, тако и на комплексне секвенце.

Потискивање бочних лобова је још увек нерешив проблем у општем случају. Нове технике предложене су у [Blunt 03], [Gerlach 07] и [Lane 06]. Адаптивни приступ примењен је у [Candan 10], [Haykin 02], [Blunt 04] и [Blunt 06]. Потискивање бочних лобова је у основи обраде нових типова радарских сигнала попут предложених у [Flores 03].



Сл. 3-5. Функције неодређености чирпа с различитим компресионим филтерима
а) прилагођени филтер, б) раздешен IRLS, в) раздешен DIRLS.

На слици 3-5. приказане су функције неодређености чирпа с параметрима као у претходним примерима, али с различитим компресионим филтерима. На слици 3-5. а) приказана је AF кад је прилагођени филтер у улози компресора. На слици 3-5. б) приказана је AF кад је компресор пројектован IRLS методом. Уочава се знатно потискивање бочних лобова у области нулте Доплерове фреквенције, док су они у области око 20 kHz мање потиснути. На слици 3-5. в) приказана је AF кад је компресор пројектован DIRLS алгоритмом. Уочавамо подизање PSL у односу на IRLS у околини нултог Доплеровог помака, али је потискивање бочних лобова боље у области већих вредности Доплерових фреквенција. Најважнији резултат јесте да су бочни лобови уједначени на читавом опсегу Доплерових фреквенција [0, 20] kHz, чиме је остварена доплеровска толерантност.

4. Пројектовање адаптивног компресионог филтера

Савремени радари су вишенаменски и раде у динамичном електромагнетском окружењу. Као пример узмемо један радар за осматрање циљева на земљишту. Овај радар треба да обавља различите функције:

- Осматрање, што подразумева детекцију више циљева, на различитим даљинама, с различитим Доплеровим помацама, при различитом распореду извора клатера;
- Праћење једног циља, кад постоји јак клатер и други циљеви који ометају овај процес;
- Детекцију споропокретних циљева с малим одразом, уз постојање јаког клатера;
- Мапирање клатера;
- Класификацију циљева.

Врло јак земаљски клатер, због рефлексije по главном снопу дијаграма зрачења антене, представља важну разлику између радара који осматрају циљеве и појаве на земљишту (било да је платформа која носи радар у ваздуху или на земљи) и радара који осматрају циљеве и појаве у ваздуху. Дакле, код првих радара нема дела зоне осматрања без клатера, а извори клатера су стохастично распоређени, с различитим статистикама по азимуту и по даљини. Из овога произлазе захтеви за различитим типовима сигнала или пак различитим начинима обраде сигнала у пријемнику. У литератури се радар који поседује одређену способност прилагођавања окружењу назива адаптивним.

У овом поглављу изложена је идеја адаптивног радара с тежиштем на његовом извршном елементу – компресору. На слици 4-1. приказана је класификација адаптивних радарских система према месту где се адаптација остварује [Наукин 02]. Ми смо се фокусирали на адаптацију на предаји, [Kirubakaran 03]. То подразумева да се предајни сигнал мења у складу с резултатима мерења у пријемнику, добијених на основу одзива окружења на емитовани сигнал. Као што се са слике види, постоје две основне класе овог типа адаптације. У првом случају, рачунски једноставнијем, на основу резултата мерења у пријемнику бира се најбоља

конфигурација сигнал/обрада из унапред припремљене базе. У другом, рачунски захтевнијем случају, на основу резултата мерења у пријемнику прорачунава се, односно синтетише, сигнал оптимизован за тренутно окружење. Постоје и преклапања између ова два начина адаптације, када су типови сигнала унапред дефинисани, а у реалном времену прорачунавају се само њихови параметри. С обзиром на тему дисертације, и поступност приликом пројектовања новог радара описаног у одељку 6. 2, тежиште смо ставили на метод избора сигнала из унапред задатог скупа. Стога је било неопходно одабрати конфигурације сигнал/обрада подесне за различите функције радара, дефинисане на почетку овог поглавља.

Одлучили смо се за два система компресије, заснована на емисији и обради поворке импулса с променљивим садржајем. Први је погодан за осматрачку функцију [Budišin 87], док други даје добре резултате како приликом праћења, тако и при детекцији споропокретних циљева с малим одразом, уз постојање јаког клатера [Pezeshki 08] и [Suvorova 07].



Сл. 4-1. Типови прилагођавања радара окружењу

Поред тога, уведен је нов поступак компресије импулса, генерализацијом ова два метода. Показује се да низови импулса имају знатно бољу резолуцију по Доплеру него појединачни импулси, али и то да су знатно осетљивији на Доплеров помак. То значи да је за покривање скупа очекиваних Доплерових фреквенција потребна банка компресионих филтера. Ако су појединачни импулси доплеровски толерантни, постоји алтернативни начин реализације, који подразумева класичну компресију свих појединачних импулса и доплеровску обраду након тога.

4.1. Низови импулса с променљивим садржајем

У радарским системима је врло тешко издвојити информацију о циљевима из једног импулса. Како би се превазишао овај проблем, користи се низ импулса, а информација се издваја здруженом обрадом свих. Од тога да ли су импулси кохерентни или некохерентни, зависи који је метод примењен у обради. Осим тога, модулација/кодирање импулса може бити исто у свим импулсима или сваки импулс може бити модулисан/кодиран различито. То значи да прилагођени филтер који би се користио кад су сви импулси модулисани/кодирани различито, треба да буде прилагођен читавом низу импулса.

При класичном приступу подразумева се да су сви импулси у поворци идентични. У том случају обрада се састоји од компресије свих импулса из поворке помоћу једног компресора и доплеровске обраде сигнала након тога. Особине по времену (резолуције по даљини, бочни лобови) могу се уочити анализом функције неодређености једног импулса из поворке. Особине по фреквенцији (резолуција по Доплеру) уочавамо анализом примењеног начина доплеровске обраде (FFT, банка филтера). Међутим, читава поворка импулса уопштено се може посматрати као један сложен сигнал $s(t)$. Анализом функције неодређености овог сигнала могу се уочити све његове важне особине.

4.1.1. Прилагођено филтрирање поворке импулса

Математички модел поворке импулса једнаког трајања дат је изразом (4.1):

$$s(t) = \sum_{m=0}^{M-1} s_m(t), \quad s_m(t) = \begin{cases} \neq 0, & mT_r \leq t \leq mT_r + T_p \\ = 0, & \text{за остале } t \end{cases} \quad (4.1)$$

где је

$s(t)$: емитовани таласни облик у виду поворке импулса;

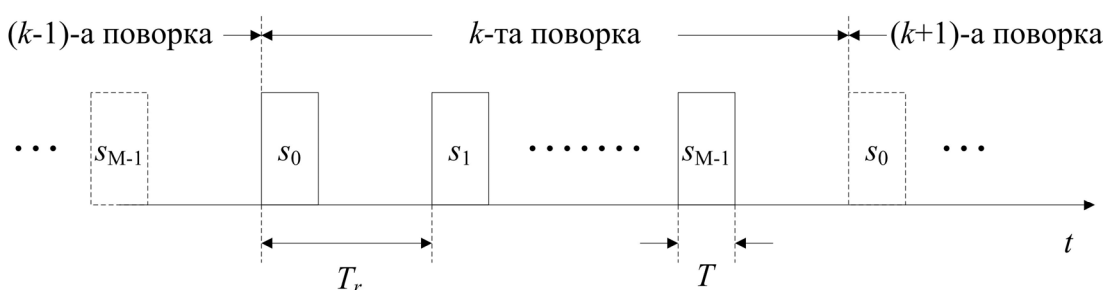
$s_m(t)$: m -ти импулс у поворци;

M : број импулса у поворци;

T_r : период понављања импулса, PRI;

T : трајање једног импулса из поворке.

Генерално, таласни облик базиран на поворци импулса, приказан на слици 4-2, периодичан је, с периодом MT_r .



Сл. 4-2. Општи облик поворке импулса с променљивим садржајем

На основу општег облика прилагођеног филтера, датог изразом (3.15) уз $\alpha=1$ и $t_0=0$, може се извести модел филтера прилагођеног поворци импулса, дат изразом (4.2):

$$h(t) = s^*(-t) = \sum_{m=0}^{M-1} h_m(t) = \sum_{m=0}^{M-1} s_{M-1-m}^*((M-1)T_r + T - t)$$

$$h_m(t) = \begin{cases} \neq 0, & (M-1-m)T_r \leq t \leq (M-1-m)T_r + T \\ = 0, & \text{за остало } t \end{cases} \quad (4.2)$$

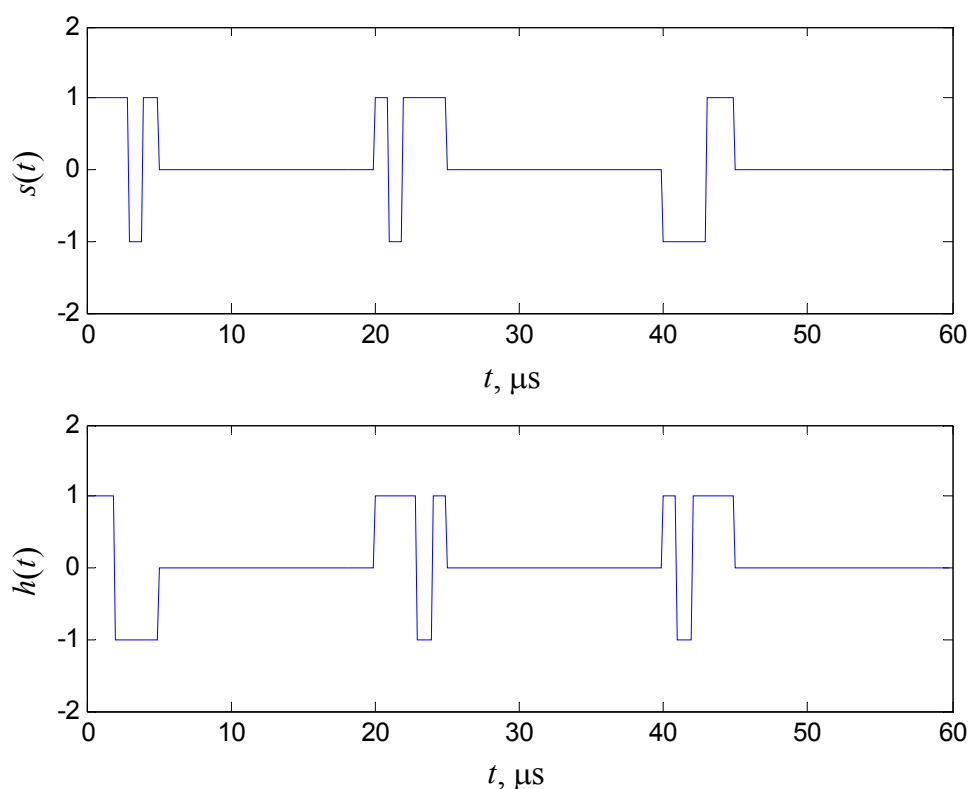
при чему је:

$h(t)$: филтер прилагођен поворци импулса;

$h_m(t)$: филтер прилагођен m -том импулсу у поворци.

Инвертовање поворке импулса по временској оси изазива инвертовање редоследа импулса у поворци и инвертовање самих импулса, као што је представљено у изразу (4.2) и на сл. 4-3. На овој слици дат је један низ импулса, с трајањем подимпулса (чипа) од $T_c=1\text{ }\mu\text{s}$, трајањем импулса од $T=5\text{ }\mu\text{s}$ и PRI-јем од $T_r=20\text{ }\mu\text{s}$.

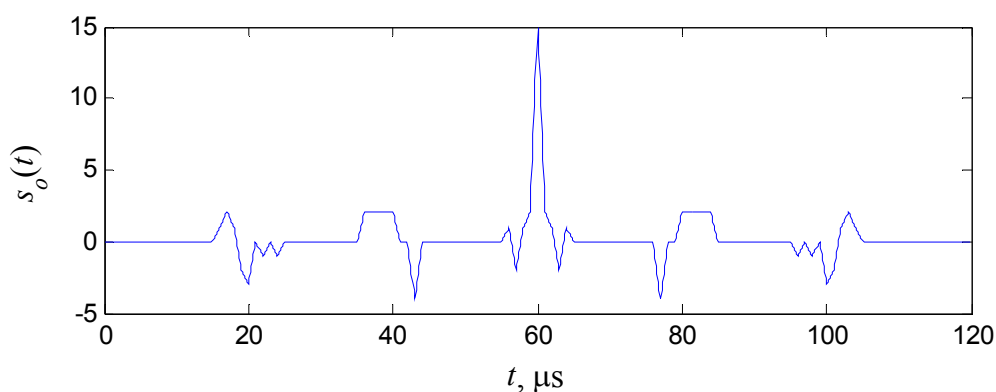
Одзив прилагођеног филтера на сигнал са сл. 4-3. дат је на сл. 4-4. Уочљив је узан главни пик, што обезбеђује добру резолуцију по даљини. Осим тога, постоје и реплике главног пика (*recurrent peaks*) дуж временске осе (оса даљине), с периодом једнаким PRI. Ове реплике могу проузроковати лажне аларме, па се у литератури срећу под називом рекурентни пикови и квазипикови по даљини (*recurrent peaks, range aliases*). Дужина зоне једнозначног мерења по овој оси једнака је PRI-у.



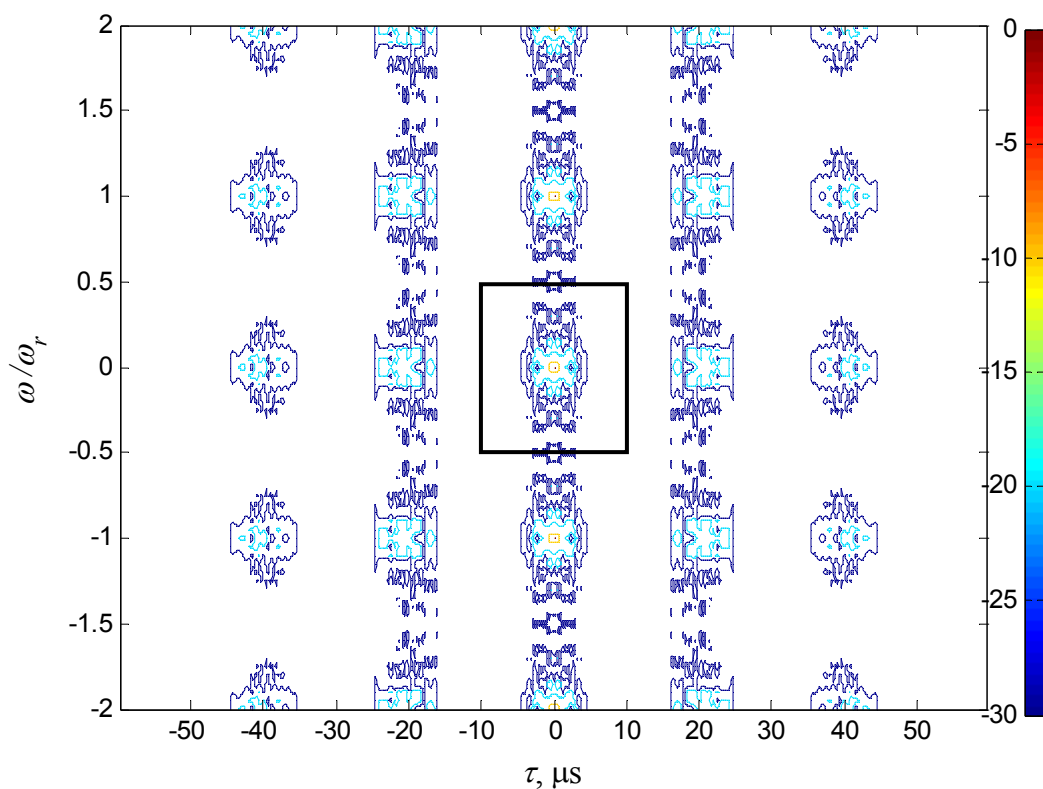
Сл. 4-3. Пример сигнала с променљивим садржајем од импулса до импулса

а) амплитуда сигнала

б) амплитуда импулсног одзива прилагођеног филтера



Сл. 4-4. Сигнал на излазу из филтера прилагођеног поворци импулса



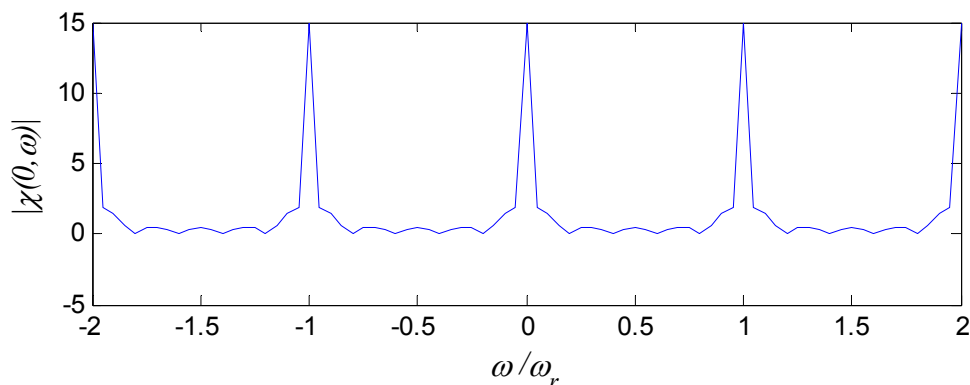
Сл. 4-5. Контурни приказ функције неодређености поворке импулса

Контурни приказ функција неодређености сигнала са слике 4-3. дат је на слици 4-5. Поред извесне периодичности по оси даљине, најављене у одзиву прилагођеног филтера, уочава се периодичност, односно појава квазипикова и по доплеровској оси, с периодом једнаким PRF (на слици је $\omega_r = 2\pi f_r$). Главни пик добија се у координатном почетку, док су квазипикови с координатама $(\tau = pT_r, \omega = q\omega_r)$ где

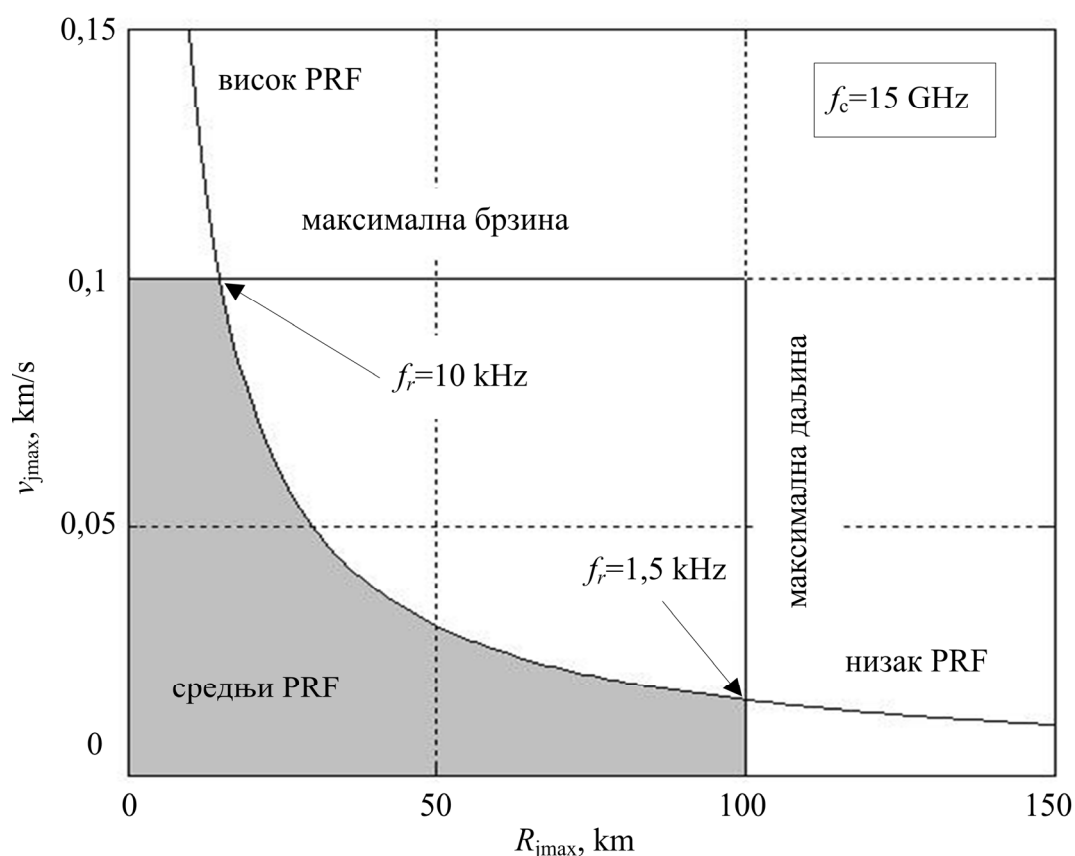
су p и q цели бројеви и $(p,q) \neq (0,0)$. Можемо рећи да је читава даљина-Доплер раван подељена на зоне вишезначног мерења даљине и Доплеровог помака, с квазипиковима у центрима. Област око главног пика, уоквирени део на слици 4.5, представља зону једнозначног мерења даљине и Доплеровог помака, коју ћемо надаље звати зона једнозначности. Њена ширина по оси даљине је PRI, а по Доплеровој оси PRF. Како је производ њених димензија једнак јединици, ова зона се понекад назива и јединичном зоном [Rihaczek 96], [Cook 93].

На слици 4-6. приказан је пресек ове функције неодређености дуж Доплере осе, за $\tau=0$, односно зависност главног пика од Доплере фреквенције. Видимо да је он узан дуж ове осе, што обезбеђује добру резолуцију по брзини. Заједно с добром резолуцијом по даљини, побољшава се и осетљивост пријемника, с обзиром на филтрирање шума по обе димензије. С друге стране, ово значи да ће чак и мали Доплерови помаци, унутар једнозначне зоне, онемогућити детекцију, знатно слабећи одзив на излазу прилагођеног филтера.

Закључујемо да мерење радаром, на бази пакета импулса, може бити неједнозначно по даљини, по Доплеру или и једно и друго истовремено. Импулсно-доплеровски радар су типичан пример радара који често ради у оваквом режиму. Посебно, модерни аеро-радар овог типа раде с врло различитим захтевима по питању ширине мерног подручја као и резолуције по даљини и брзини. Пакети импулса су шаролики, а уобичајена је употреба простих импулса, LFM, и Баркерових бифазних секвенци. Како би се задовољили различити захтеви, PRF се креће од неколико стотина херца до 100 kHz и више.



Сл. 4-6. Пресек функције неодређености дуж Доплере осе



Сл. 4-7. Режији рада импулсно-доплеровског радара на Ку опсегу

Рад оваквих радара обично се сврстава у један од три режима, у зависности од типа неједнозначности. Кажемо да ће радар радити у режиму с ниским PRF-ом, ако је PRF довољно низак да је мерење даљине једнозначно, а тада је мерење брзине вишезначно. Режим рада с високим PRF-ом супротан је претходном, мерење брзине је једнозначно, а мерење даљине вишезначно. При средњим вредностима PRF-а, мерење обе величине је вишезначно.

Компромис који се мора остварити илустрован је на слици 4-7. За задати максимални једнозначни домет R_{jmax} и задату максималну једнозначну брзину v_{jmax} , крива приказује могуће комбинације R_{jmax} и v_{jmax} при фреквенцији сигнала носиоца од $f_c = 15 \text{ GHz}$. Ако се захтева детекција циљева на даљинама до максимално 100 km и с брзинама до максимално 100 m/s, освенчени регион указује на опсег вредности PRF-а (у овом случају, то је од 1.5 kHz до 10 kHz) у којем ће мерење обе величине бити вишезначно. Уколико је PRF већи од 10 kHz, мерење брзине је једнозначно, а мерење даљине вишезначно. Сходно томе, PRF нижи од 1.5 kHz значи да је мерење даљине

једнозначно, а мерење брзине вишезначно. У литератури су описане бројне технике којима се решава проблем с овим неједнозначностима, и то по цену увођења вишеструких мерења и додатног процесорског оптерећења.

Уколико су захтеви по питању максимално очекиваних даљине и брзине такви да је осенчени део испод криве, тада је мерење обе ове величине једнозначно. Пример је радар ПР-15, описан у шестом поглављу, коришћен при верификацији пројектованог компресора. У овом радару је $R_{jmax}=15$ km и $v_{jmax}=100$ m/s.

Можемо закључити да низови импулса нису доплеровски толерантни, јер им се облик АФ значајно мења с променом Доплерове фреквенције. Генерално, при обради таквих сигнала мора се користити банка филтера прилагођених сигнаlima с појединачним Доплеровим помацима, што може бити компликовано и нерационално. Алтернативни начин реализације могућ је кад су појединачни импулси из поворке доплеровски толерантни, о чему ће више бити речи у одељку 5.2.

4.1.2. Релизација филтера прилагођеног поворци импулса

Сходно изразима (4.1) и (4.2), а ради једноставнијег записивања и боље читљивости, дефинишимо сигнал и импулсни одзив прилагођеног филтера у векторском облику као:

$$\begin{aligned}\hat{\mathbf{s}} &= [\mathbf{s}_0, \mathbf{s}_1, \dots, \mathbf{s}_{M-1}] \\ \hat{\mathbf{h}} &= [\mathbf{h}_{M-1}, \mathbf{h}_{M-2}, \dots, \mathbf{h}_0]\end{aligned}\tag{4.3}$$

где је $\mathbf{h}_m = (\mathbf{s}'_m)^*$; $\hat{\mathbf{s}}$: вектор који садржи импулсе из поворке; $\hat{\mathbf{h}}$: вектор који садржи појединачне прилагођене филтере, за сваки импулс из поворке; $(\mathbf{s}'_m)^*$: комплексно конјугован m -ти импулс, инвертован у времену.

Елементи вектора сигнала на излазу из прилагођеног филтера израчунавају се према изразу (4.4):

$$y_n = \hat{s} \otimes \hat{h} = \sum_{m=0}^{M-1} s_m * h_{((m-n))M} = s_0 * h_{((-n))M} + s_1 * h_{((1-n))M} + \dots + s_{M-1} * h_{((M-1-n))M} \quad (4.4)$$

где је n : редни број PRI-a; $\otimes$: циркуларна конволуција; $*$: линеарна конволуција; $((n))M$: n по модулу M . Израчунавање излаза прилагођеног филтера у сваком појединачном PRI-у низа импулса (зонама једнозначности по даљини) приказано је у табели 4-1.

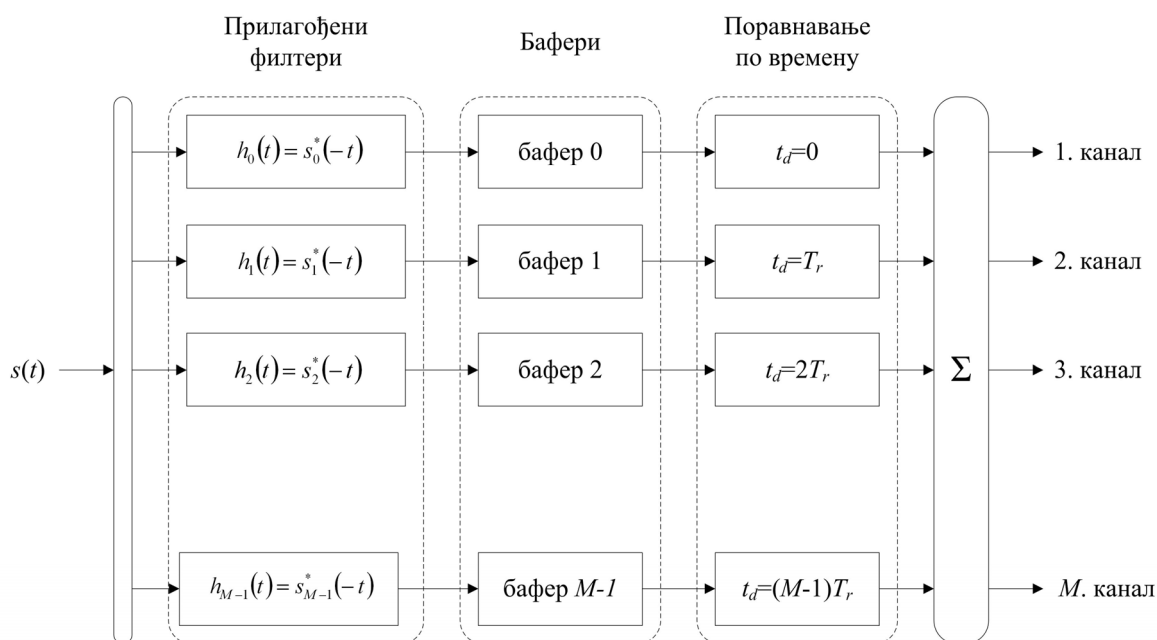
Филтер прилагођен поворци импулса састоји се од филтера прилагођених појединачним импулсима из поворке. Максимална вредност сигнала на излазу из овог генералног прилагођеног филтера једнака је збиру максималних вредности сигнала са излаза појединачних прилагођених филтера. Пошто је главни лоб у сигналу на излазу једног прилагођеног филтера сразмеран енергији импулса, то је главни лоб у сигналу на излазу овог уопштеног прилагођеног филтера пропорционалан збиру енергија импулса из поворке.

Посматрањем сигнала на излазу филтера прилагођеног пакету импулса, датог у табели 4-1, закључујемо да није неопходно пројектовати нарочит прилагођени филтер за читав пакет, чији импулсни одзив траје MT_r . Ово филтрирање може бити реализовано тако што се:

- сваки импулс пропусти кроз филтере прилагођене појединачним импулсима,
- одзиви поравнају у времену сходно редоследу импулса у поворци и
- поравнати појединачни одзиви се саберу.

Таб. 4-1. Излаз прилагођеног филтера при нултом кашњењу сигнала

У првом PRI-у	$y_0 = s_0 * h_0 + s_1 * h_1 + s_2 * h_2 + \dots + s_{M-2} * h_{M-2} + s_{M-1} * h_{M-1}$
У другом PRI-у	$y_0 = s_0 * h_{M-1} + s_1 * h_0 + s_2 * h_1 + \dots + s_{M-2} * h_{M-3} + s_{M-1} * h_{M-2}$
...	...
У M -том PRI-у	$y_0 = s_0 * h_1 + s_1 * h_2 + s_2 * h_3 + \dots + s_{M-2} * h_{M-1} + s_{M-1} * h_0$



Сл. 4-8. Реализација филтера прилагођеног поворци импулса

У [Richards 05] овај уобичајени начин реализације компресије пакета импулса назван је обрада импулс по импулс, при чему је аутор разматрао поворку идентичних импулса.

Дакле, у обради импулс по импулс користи се M појединачних прилагођених филтера паралелно. Текући примљени импулс пропушта се кроза све ове филтере истовремено, као што је представљено на слици 4-8. Предност овог начина је чињеница да се употребљава M појединачних филтера дужине T , уместо једног генералног филтера дужине MT_r према изразу (4.2) и слици 4-3, с обзиром на то да је углавном $MT \ll MT_r$.

Одбирке сигнала са излаза појединачних прилагођених филтера треба сачувати у одговарајућим баферима током трајања читавог пакета. Садржај сваког бафера дат је у табели 4-2. Кад су бафери напуњени, њихов садржај се циркуларно помера како би се одзиви поравнали по времену, као што је представљено сликом 4-3. Садржај бафера након поравнавања дат је у табели 4-3.

4. Пројектовање адаптивног компресионог филтера

Таб. 4-2. Садржај бафера из прилагођеног филтера

Редни број бафера	Излази из појединачних прилагођених филтера			
	у првом PRI-y	у другом PRI-y	...	у M -том PRI-y
бафер 0	$s_0 * h_0$	$s_1 * h_0$	...	$s_{M-1} * h_0$
бафер 1	$s_0 * h_1$	$s_1 * h_1$	...	$s_{M-1} * h_1$
...	...	...	...	...
бафер $M-2$	$s_0 * h_{M-2}$	$s_1 * h_{M-2}$	...	$s_{M-1} * h_{M-2}$
бафер $M-1$	$s_0 * h_{M-1}$	$s_1 * h_{M-1}$	...	$s_{M-1} * h_{M-1}$

Таб. 4-3. Садржај бафера из прилагођеног филтера након поравнавања по времену

Редни број бафера	Излази из појединачних прилагођених филтера			
	у првом PRI-y	у другом PRI-y	...	у M -том PRI-y
бафер 0	$s_0 * h_0$	$s_1 * h_0$	...	$s_{M-1} * h_0$
бафер 1	$s_1 * h_1$	$s_2 * h_1$	...	$s_0 * h_1$
...	...	...	...	...
бафер $M-2$	$s_{M-2} * h_{M-2}$	$s_{M-1} * h_{M-2}$	...	$s_{M-3} * h_{M-2}$
бафер $M-1$	$s_{M-1} * h_{M-1}$	$s_0 * h_{M-1}$	...	$s_{M-2} * h_{M-1}$

Када се поравнати сигнали из табеле 4-3. саберу по колонама, сигнал који се добија у појединим каналима дат је изразом (4.5):

$$\begin{aligned}
 y_n &= \hat{s} \otimes \hat{h} = \\
 &= \sum_{m=0}^{M-1} s_m * h_{((m-n))M} = s_0 * h_{((-n))M} + s_1 * h_{((1-n))M} + \dots + s_{M-1} * h_{((M-1-n))M}
 \end{aligned} \tag{4.5}$$

Када се упореде (4.4) и (4.5), примећује се да су сигнали добијени у сваком каналу након обраде импулс по импулс, идентични сигнаlima добијеним након сваког PRI-а приликом прилагођеног филтрирања читаве поворке.

Уколико је мерење даљине једнозначно, потребно је реализовати само први канал из табеле 4-3, па се архитектура обраде, представљена на слици 4-8 може поједноставити – о томе ће бити више речи у петом поглављу.

4.2. Низови импулса с Голејевим комплементарним секвенцама

Голејеве комплементарне секвенце [Golay 67] добар су кандидат за промену садржаја од импулса до импулса јер су бочни лобови од суме њихових аутокорелационих функција једнаки нули. Ипак, оне нису нашле широку примену у радарским системима због релативно високих бочних лобова при Доплеровим помацима различитим од нуле. У [Budišin 88] аутори су описали метод за формирање низа импулса помоћу једног пара комплементарних секвенци, којим се минимизују вршни бочни лобови (PSL, *Peak Sidelobe Level*) у функцији неодређености типа *thumbtack*. У [Pezeshki 08] и [Suvorova 07] аутори су дошли до сличног математичког модела. Притом циљ није био минимизација PSL већ очување основне особине комплементарних секвенци, поништавање бочних лобова у збиру аутокорелационих функција, у ширем интервалу Доплерових фреквенција. Та особина названа је *Doppler Resilience*. Као што су аутори запазили, овај метод може бити употребљен како би се оствариле високе перформансе радара у функцији праћења циљева. У многим осталим применама радара (нпр. осматрање) није познат број циљева нити су познати њихови Доплерови помаци. Уколико употребимо овакве радарске сигнале, сопствени клатер ишчежава само уколико су сви Доплерови помаци унутар *resilient* зоне. Иначе, сопствени клатер који проузрокују циљеви изван *resilient zone* снажно би ометао детекцију. Ми смо генерализовали ове методе зарад додатног потискивања PSL, уводећи више комплементарних парова секвенци. У математичком моделу то се изражава увођењем вишенивоске секвенце која одређује редослед појављивања комплементарних парова и редослед секвенци унутар парова. Употребом сигнала из ове класе постиже се произвољно висока

резолюција по цену појаве сопственог клатера у читавој даљина-Доплер равни. Међутим, уколико су PSL значајно потиснути испод очекиване динамике сигнала који представљају ехо од циљева, овако генерисани сопствени клатер практично неће утицати на детекцију.

Треба напоменути да се сва даља разматрања у тексту односе на једнозначну зону функције неодређености поворке импулса с променљивим садржајем. Обиље метода за обликовање функције неодређености изван ове зоне, дато је у [Levanon 04].

4.2.1. Постојећи методи синтезе сигнала

Посматрајмо сигнал $s(t)$ у виду низа од M импулса с периодом T_r , дат изразом (4.1). Сви импулси су с једнаким трајањем T , а m -ти импулс $s_m(t)$ бифазно је кодиран на основу бинарне секвенце $\mathbf{c}_m$ дужине L , при чему је $\mathbf{c}_m = [c_{m,0}, c_{m,1}, \dots, c_{m,L-1}]$ и $c_{m,l} \in \{-1, 1\}$. Овај импулс може се представити следећим изразом:

$$s_m(t) = \sum_{l=0}^{L-1} c_l^m g(t - lT_c) \quad (4.6)$$

при чему T_c означава трајање подимпулса (чипа), $g(t)$ је импулс за уобличавање чипа и обично се претпоставља да је то правоугаона функција трајања T_c и јединичне амплитуде, као што је објашњено у трећем поглављу. Функција неодређености $\chi_s(\tau, \omega)$ од низа импулса $s(t)$ дата је изразом:

$$\chi_s(\tau, \omega) = \int_0^{M \cdot T_r} s(t) s(t + \tau) e^{j\omega t} dt \quad (4.7)$$

С обзиром на претпостављени облик уобличавачког импулса $g(t)$, након дискретизације по времену с периодом једнаким трајању чипа, m -ти импулс $\mathbf{s}_m$ постаје једнак m -тој кодној секвенци $\mathbf{c}_m$. У радовима [Budišin 87], [Pezeshki 08] и

[Suvorova 07] показано је да је дискретизована АФ, унутар једнозначне зоне, дата следећим изразом:

$$\chi_s(l, \omega) = \sum_{m=0}^{M-1} \chi_{s_m}(l, \omega) e^{jk\omega T_r}, \quad l = -(L-1), \dots, (L-1) \quad (4.8)$$

где је $\chi_{s_m}(l, \omega)$ је функција неодређености m -тог импулса.

Две секвенце комплексних бројева дужина L , $\mathbf{a}=[a_0, \dots, a_{L-1}]$ and $\mathbf{b}=[b_0, \dots, b_{L-1}]$ чине Голејев комплементарни пар ако за $l=-(L-1), \dots, (L-1)$ сума њихових аутокореелационих функција задовољава следећи израз:

$$C_l^{\mathbf{a}} + C_l^{\mathbf{b}} = 2L\delta \quad (4.9)$$

где су $C_l^{\mathbf{a}}, C_l^{\mathbf{b}}$ аутокореелационе функције секвенци $\mathbf{a}$ и $\mathbf{b}$, а δ је вектор с одбирцима Кронекерове делта функција, $\delta=[\delta_{-(L-1)}, \dots, \delta_0, \dots, \delta_{(L-1)}]$, при чему је $\delta_0=1$ а $\delta_l=0$, за $l \neq 0$. У наведеним радовима предложено је да се користи један пар бинарних комплементарних секвенци, тако да m -ти импулс може бити $\mathbf{s}_m \in \{\mathbf{a}, \mathbf{b}\}$. Бинарна секвенца $\mathbf{q}$ дужине M , независна од секвенци из комплементарног пара, одређује која од тих секвенци модулише m -ти импулс, где је $\mathbf{q}=[q_0, q_1, \dots, q_{M-1}]$, $q_m \in \{\pm 1\}$. Када је $q_m=1$, онда је $\mathbf{s}_m=\mathbf{a}$, а када је $q_m=-1$, онда је $\mathbf{s}_m=\mathbf{b}$. Ову секвенцу аутори рада [Budišin 87] назвали су *макросеквенца*. Сходно уведеним ознакама и претпоставкама, m -ти импулс може се изразити као:

$$\mathbf{s}_m = \frac{1+q_m}{2} \mathbf{a} + \frac{1-q_m}{2} \mathbf{b} \quad (4.10)$$

односно:

$$\mathbf{s}_m = \frac{\mathbf{a} + \mathbf{b}}{2} + \frac{\mathbf{a} - \mathbf{b}}{2} q_m \quad (4.11)$$

а његову функцију неодређености:

$$\chi_{s_m}(l, \omega) = \frac{A(l, \omega) + B(l, \omega)}{2} + \frac{A(l, \omega) - B(l, \omega)}{2} q_m \quad (4.12)$$

где су $A(l, \omega)$ и $B(l, \omega)$ функције неодређености секвенци **a** и **b**. На основу израза (4.8) и (4.12) функција неодређености комплетног сигнала биће:

$$\chi_s(l, \omega) = \sum_{m=1}^{M-1} \frac{A(l, \omega) + B(l, \omega)}{2} e^{jm\omega T_r} + \sum_{m=0}^{M-1} \frac{A(l, \omega) - B(l, \omega)}{2} q_m e^{jm\omega T_r} \quad (4.13)$$

Као што смо видели у трећем поглављу, уколико су сигнали доплеровски толерантни, њихове функције неодређености могу се апроксимирати њиховим аутокорељационим функцијама. Код бифазно модулисаних импулса, какве овде користимо, то ће бити испуњено ако је Доплеров ефекат у току трајања импулса занемарљив у односу на ефекат током периода понављања импулса, T_r . У том случају, збир функција неодређености секвенци биће једнак збиру њихових аутокорељационих функција, тј $A(l, \omega) + B(l, \omega) = 2L\delta$, па се функција неодређености може изразити на следећи начин:

$$\chi_s(l, \omega) = L\delta_l \sum_{m=1}^{M-1} e^{jm\omega T_r} + \frac{A(l, \omega) - B(l, \omega)}{2} \sum_{m=0}^{M-1} q_m e^{jm\omega T_r} \quad (4.14)$$

Ако са $w_q(\omega)$ означимо спектар секвенце **q**:

$$w_q(\omega) = \sum_{m=0}^{M-1} q_m e^{jm\omega T_r} \quad (4.15)$$

израз (4.14) постаје:

$$\chi_s(l, \omega) = L\delta_l e^{j(M-1)\omega T_r / 2} \frac{\sin(M\omega T_r / 2)}{\sin(\omega T_r / 2)} + \frac{A(l, \omega) - B(l, \omega)}{2} w_q(\omega) \quad (4.16)$$

Из (4.16) уочава се да функцију неодређености чине два члана. Кад се имају у виду особине комплементарних секвенци, први члан представља главни лоб, а други члан одређује бочне лобове. Важан је закључак да бочни лобови за дати комплементарни пар зависе само од спектра примењене макросеквенце.

У [Pezeshki 08] и [Suvorova 07] аутори предлажу методе синтезе сигнала које одликује поменута особина *Doppler Resilience*. Стога, они бирају макросеквенцу са спектром блиским нули за мале вредности ω . Посматрајући развој функције неодређености у Тејлоров ред у околини $\omega=0$, закључили су да РТМ секвенце (*Prouhet-Thue-Morse*) представљају добар избор.

У [Budišin 87] аутори предлажу метод за минимизовање PSL у читавој зони једнозначности. Стога бирају секвенцу са што равнијим спектром и закључују како је једна бинарна секвенца, из неког Голејевог пара секвенци дужине M , добро решење, будући да јој је спектар лимитиран. Извели су аналитички израз за ово ограничење:

$$\max(|w_q(\omega)|) = \sqrt{2M} \quad (4.17)$$

У наредном одељку изложена је генерализација предложеног метода, уз увођење више парова секвенци за модулацију импулса, чији редослед диктира једна вишенивоска макросеквенца. Побољшање се огледа у смањењу PSL.

4.2.2. Предложени метод синтезе сигнала

Модификација метода описаног у претходном одељку огледа се у његовом уопштавању, изведеног употребом више од једног комплементарног пара. Означимо број тих комплементарних парова са N , а n -ти комплементарни пар са $(\mathbf{a}_n, \mathbf{b}_n)$, где је $n=1, \dots, N$. Тада m -ти импулс може бити $\mathbf{s}_m \in \{\mathbf{a}_1, \mathbf{b}_1, \dots, \mathbf{a}_N, \mathbf{b}_N\}$. Нека вишенивоска секвенца $\mathbf{q}$ дужине M одређује која секвенца модулише m -ти импулс, где је $\mathbf{q}=[q_0, q_1, \dots, q_{M-1}]$, $q_m \in \{\pm n\}$, $n=1, \dots, N$. Када је $q_m=n$, онда је $\mathbf{s}_m=\mathbf{a}_n$, а када је $q_m=-n$, онда

је $\mathbf{s}_m = \mathbf{b}_n$. Дефинишимо скуп од N секвенци с дужином M , где је n -та секвенца из овог скупа означена са $\mathbf{p}_n = [p_{n,0}, \dots, p_{n,M-1}]$.

$$p_{n,m} = \prod_{\substack{i=1, \dots, N \\ i \neq n}} \frac{i^2 - q_m^2}{i^2 - n^2} \quad (4.18)$$

Чланови ових секвенци имају следеће својство:

$$p_{n,m} = \begin{cases} 1, & q_m = \pm n \\ 0, & q_m \neq \pm n \end{cases} \quad (4.19)$$

Уз коришћење тог својства, m -ти импулс може се изразити као:

$$\mathbf{s}_m = \sum_{n=1}^N \left[\left(\frac{n + q_m}{2n} \mathbf{a}_n + \frac{n - q_m}{2n} \mathbf{b}_n \right) p_{n,m} \right] \quad (4.20)$$

Лако се може проверити да је $\mathbf{s}_m = \mathbf{a}_n$ када је $q_m = n$ и $\mathbf{s}_m = \mathbf{b}_n$ када је $q_m = -n$ као што смо предвидели. Сада се функција неодређености m -тог импулса може изразити на следећи начин:

$$\chi_{s_m}(l, \omega) = \sum_{n=1}^N \frac{A_n(l, \omega) + B_n(l, \omega)}{2} p_{n,m} + \sum_{n=1}^N \frac{A_n(l, \omega) - B_n(l, \omega)}{2n} q_m p_{n,m} \quad (4.21)$$

где су $A_n(l, \omega)$ и $B_n(l, \omega)$ функције неодређености секвенци $\mathbf{a}_n$ и $\mathbf{b}_n$. Комбиновањем израза (4.21) и (4.8) добија се следећи облик функције неодређености комплетног сигнала:

$$\chi_s(l, \omega) = \sum_{m=0}^{M-1} \sum_{n=1}^N \frac{A_n(l, \omega) + B_n(l, \omega)}{2} p_{n,m} e^{jm\omega T_r} + \sum_{m=0}^{M-1} \sum_{n=1}^N \frac{A_n(l, \omega) - B_n(l, \omega)}{2n} m_k p_{n,m} e^{jm\omega T_r} \quad (4.22)$$

Када се функције неодређености апроксимирају њиховим аутокорелационим функцијама, на основу својстава комплементарних парова проистиче да ће зборови АФ-а секвенци у различитим комплементарним паровима бити једнаки, тј. $A_n(l, \omega) + B_n(l, \omega) = 2L\delta$. Лако се може показати да је:

$$\sum_{n=1}^N p_{n,m} = 1 \quad (4.23)$$

$$\sum_{m=0}^{M-1} e^{jm\omega T_r} = e^{j\omega(M-1)T_r/2} \frac{\sin(M\omega T_r/2)}{\sin(\omega T_r/2)} \quad (4.24)$$

Ако са $w_n(\omega)$ означимо спектар производа секвенци $\mathbf{q}$ и $\mathbf{p}_n$:

$$w_n(\omega) = \sum_{m=0}^{M-1} q_m p_{n,m} e^{jm\omega T_r} \quad (4.25)$$

функција неодређености може се изразити на следећи начин:

$$\chi_s(l, \omega) = L\delta_l e^{j\omega(M-1)T_r/2} \frac{\sin(M\omega T_r/2)}{\sin(\omega T_r/2)} + \sum_{n=1}^N \frac{A_n(l, \omega) - B_n(l, \omega)}{2n} w_n(\omega) \quad (4.26)$$

У специјалном случају, када је $N=1$, израз (4.26) постаје једнак изразу (4.16). Из (4.26) уочава се да и сада функцију неодређености чине два члана. Кад се имају у виду особине комплементарних секвенци, први члан представља главни лоб, а други члан одређује бочне лобове. Уопштено, минимални PSL (MPS) може се добити следећим претраживањем:

$$MPS = \min_{\substack{(\mathbf{a}_n, \mathbf{b}_n) \in G^L \\ \mathbf{q} \in Q_N^M}} \left(\max \left| \sum_{n=1}^N \frac{A_n(l, \omega) - B_n(l, \omega)}{2n} w_n(\omega) \right| \right) \quad (4.27)$$

где G^L означава скуп свих бинарних Голејевих комплементарних парова секвенци с дужинама једнаким L , а Q_N^M означава скуп свих $2N$ -нивооских биполарних секвенци с дужинама једнаким M . Кад се узме у обзир претпостављена особина Доплеровске толерантности појединачних секвенци ово претраживање може бити раздвојено на два независна, по оси даљине и по доплеровској оси. Тада је $MPS = MPS_1 \cdot MPS_2$:

$$MPS_1 = \min_{(\mathbf{a}_n, \mathbf{b}_n) \in G^L} \left(\max \left(\sum_{n=1}^N \left| \frac{C_l^{\mathbf{a}_n} - C_l^{\mathbf{b}_n}}{2} \right| \right) \right) \quad (4.28)$$

$$MPS_2 = \min_{\mathbf{q} \in Q_N^M} \left(\max \left(\sum_{n=1}^N \frac{|w_n(\omega)|}{n} \right) \right) \quad (4.29)$$

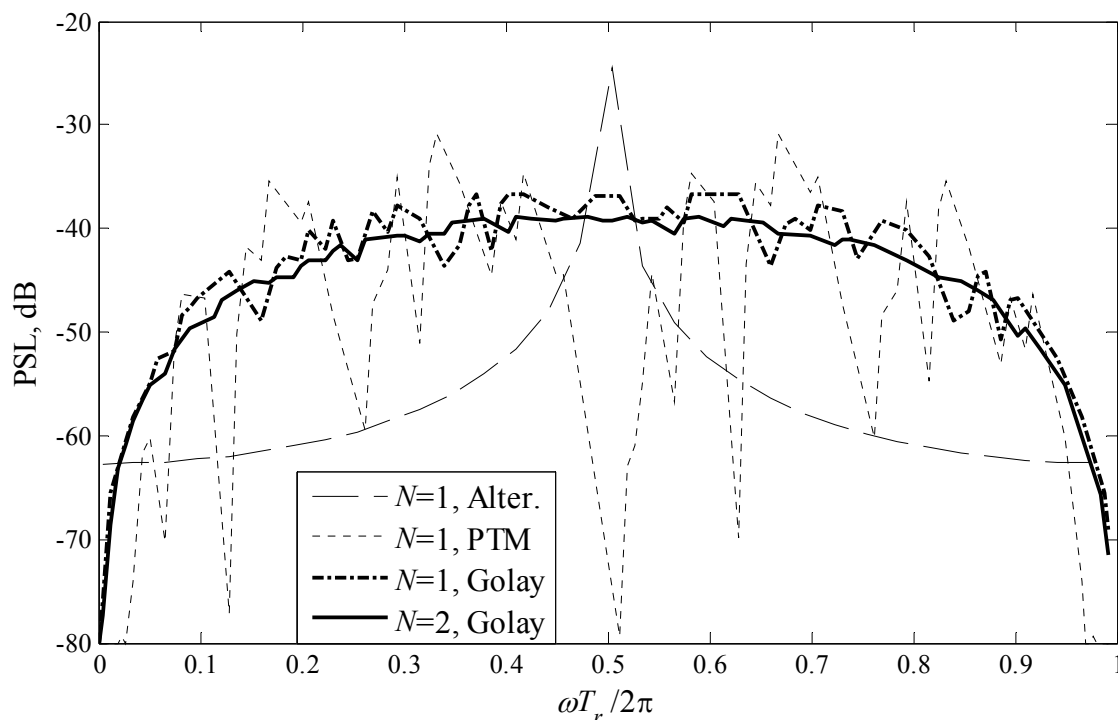
где су функције неодређености $A_n(l, \omega)$ и $B_n(l, \omega)$ апроксимирани њиховим аутокорељационим функцијама $C_l^{\mathbf{a}_n}, C_l^{\mathbf{b}_n}$ за сваки Доплеров помак ω . Први члан представља минимизацију PSL по оси даљине. Видимо да се минимум постиже избором парова секвенци с минималном сумом разлика њихових аутокорељационих функција. Због својства комплементарних секвенци да се бочни лобови њихових ACF-а поништавају у збиру, следи да ће се они удвостручити у разлици. Зато се ова минимизација своди на проналазак секвенци с минималном сумом апсолутних вредности њихових аутокорељационих функција. Да би се то остварило, неопходно је наћи секвенце с различито распоређеним бочним лобовима у њиховим ACF. Ради илустрације, изабрали смо скуп Голејевих парова бинарних секвенци с дужинама $L=64$. Постоји 46080 парова ове врсте [Golay 67]. Прво смо редуковали овај скуп, G^{64} , на мањи, који се састоји од 200 секвенци с најнижим PSL. Претражујући овај скуп, нашли смо неколико парова (када је $N=1$) и двоструких парова ($N=2$) који минимизују (4.28). У табели 4-4 примери су дати у хексадецималном формату, ради јаснијег приказа.

Минимизација PSL по Доплеру (налажење MPS_2) компликованија је, односно тешко је доказати да је достигнут апсолутни минимум. Кад се користи један пар секвенци, $N=1$, аутори у [Budišin 87] предлажу макросеквенцу са што равнијим спектром. Закључују да је добро решење једна бинарна секвенца, из неког Голејевог

пара секвенци дужине M , јер јој је спектар лимитиран према услову из (4.17). Метод који смо предложили даје боље резултате, у виду нижих бочних лобова. У примеру из табеле 4-4 као макросеквенца изабрана је једна квартернарна комплементарна секвенца дужине 128, такође дата у табели у униполарном облику ради краћег приказа.

На слици 4-9 приказани су резултати (нормализована дистрибуција PSL дуж доплеровске осе) примене комплементарних парова и макросеквенци из таб. 4-4. Користи се $M=128$ импулса. Употреба два пара секвенци, према предложеном методу, даје PSL од -39 dB што је за 2,7 dB боље потискивање него кад се користи један пар.

Ради поређења, приказан је и резултат кад је PTM секвенца у улози макросеквенце. Постигнута је зона без бочних лобова око $\omega=0$, али је PSL висок (-30,7 dB), као што смо и очекивали. Алтернирајући комплементарни пар представља класичан приступ. У овом случају појављује се снажан пик од -24,5 dB при $\omega T_r = \pi$. То може изазвати лажни аларм приликом детекције, тако да овакав тип сигнала није подесан у окружењу с више циљева.



Сл. 4-9. Расподела максималних бочних лобова дуж Доплеровске осе

[illegible]

5. Имплементација дигиталног компресора

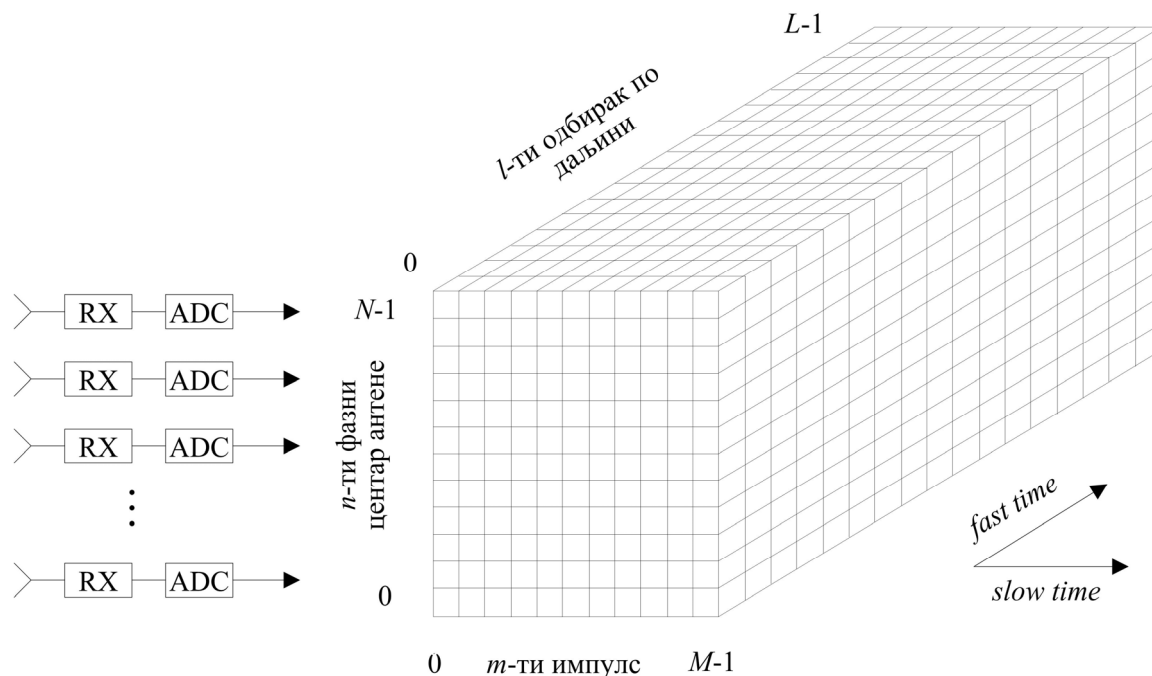
У овом делу детаљно је изложена имплементација дигиталног компресора радарског сигнала који се састоји од низа импулса с променљивим садржајем. Прво је дефинисана структура података који пристижу на улаз у компресиони филтер. Елементи те структуре одређени су параметрима радарског сигнала, који су начелно изабрани према тактичким захтевима типичним за преносни радар намењен откривању циљева на земљишту. Након тога, предложена је архитектура компресора заснована на употреби хардверских шаблона *Xilinx FIR Compiler IP Core* и *Xilinx FFT Compiler IP Core*. Различите варијанте компресора имплементирани су на FPGA платформи, при чему су испитане неке граничне могућности платформе по питању брзине пристизања и слања података (проточност), дозвољеног кашњења које уноси обрада, потребне тачности и заузећа хардверских ресурса.

5.1. Прикупљање и организовање података у радарима

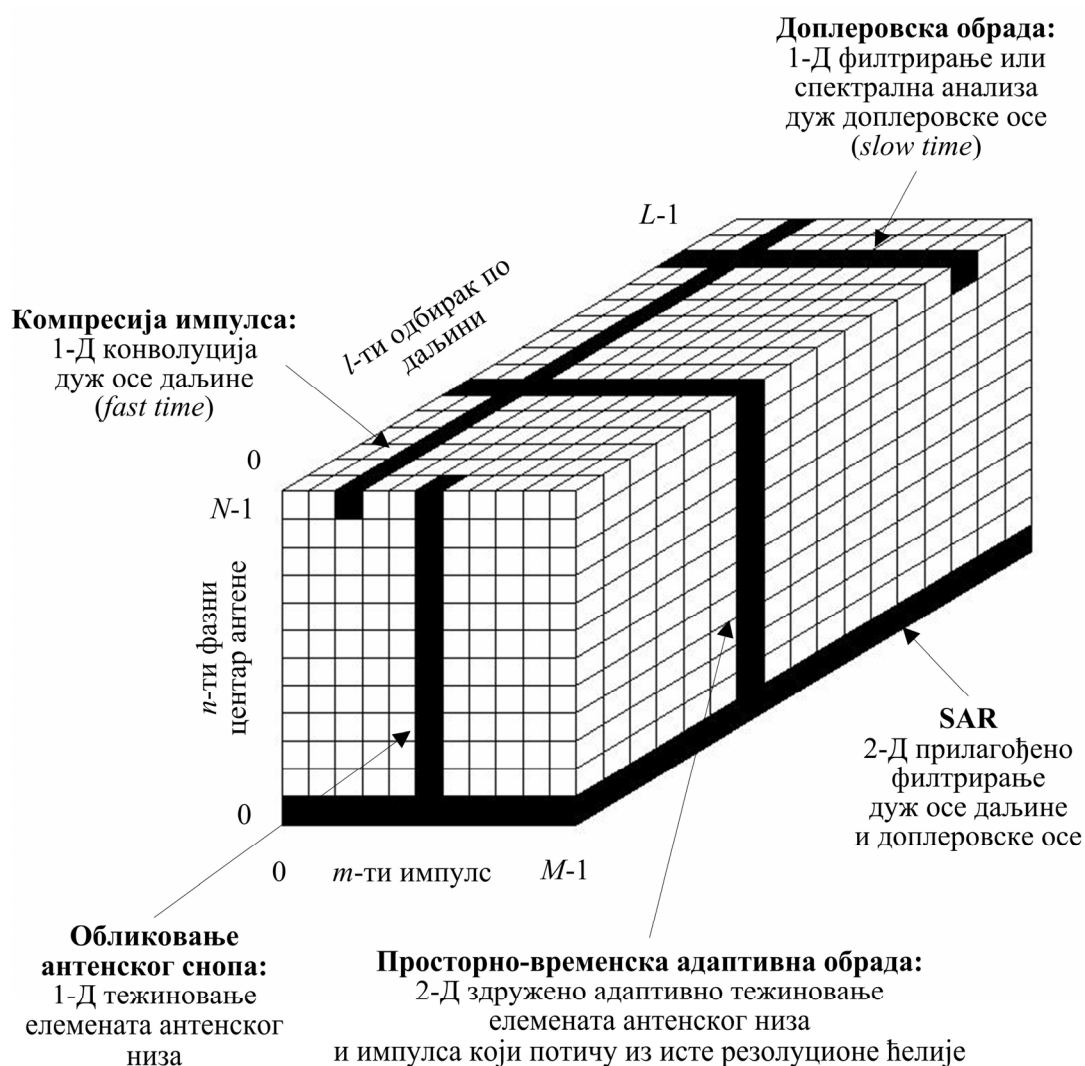
У општем случају, радар мери просторну расподелу рефлексивности у тродимензионалном сферном координатном систему даљина-угао азимута-угао елевације. Поред тога, многи радар обрађују сигнале још и у доменима Фуријеове трансформације над пакетом импулса или над пријемним каналима (у случају антенског низа на пријему). Ови спектрални домени представљају потенцијално четврту и пету димензију радарског сигнала. Кад се сигнали обрађују дигитално, једно од основних питања је како одредити период дискретизације за сваку димензију.

Импулсни радар има неколико различитих и независних периода узорковања. Три смо дефинисали овде. На слици 5-1. илустрован је типичан процес прикупљања података у једном савременом вишеканалном импулсном радару. Радар емитује низове импулса с периодом PRI. Њему инверзна величина је фреквенција PRF, која се у пракси среће у распону од неколико стотина херца до неколико стотина килохерца. У интервалу између два импулса из сваког канала дискретизује се

примљени сигнал с већом фреквенцијом, сразмерном ширини спектра предајног сигнала, типично реда од неколико стотина килохерца до неколико десетина мегахерца, а понекад и више. После конверзије у основни опсег, кластер одбирака из једног канала и једног PRI-а, након емитованог импулса, може се посматрати као један ред једног слоја тродимензионалне структуре $y[l,m,n]$ која се у литератури среће под називом *datacube*. Кластер одбирака узетих из истог канала и једног PRI-а, након следећег послатог импулса смешта се у следећи ред истог слоја и тако редом. Овакав концепт прикупљања и организовања података пружа добру основу за разумевање већине алгоритама из области дигиталне обраде радарских сигнала. Поред тога, он је и имплементиран у многим процесорима радарских сигнала. Прва хоризонтална димензија $[l]$ често се среће под називом *fast time*, док се друга хоризонтална димензија $[m]$ назива и *slow time* због обично велике разлике у периоду одабирања. Вертикална димензија $[n]$ резултат је просторног одабирања. Многи базични алгоритми из области дигиталне обраде радарских сигнала представљају обраду различитих једнодимензионалних под-вектора или дводимензионалних под-матрица из *datacube* (тродимензионална структура података).



Сл. 5-1. Општи модел прикупљања и организовања података у једном вишеканалном импулсном радару

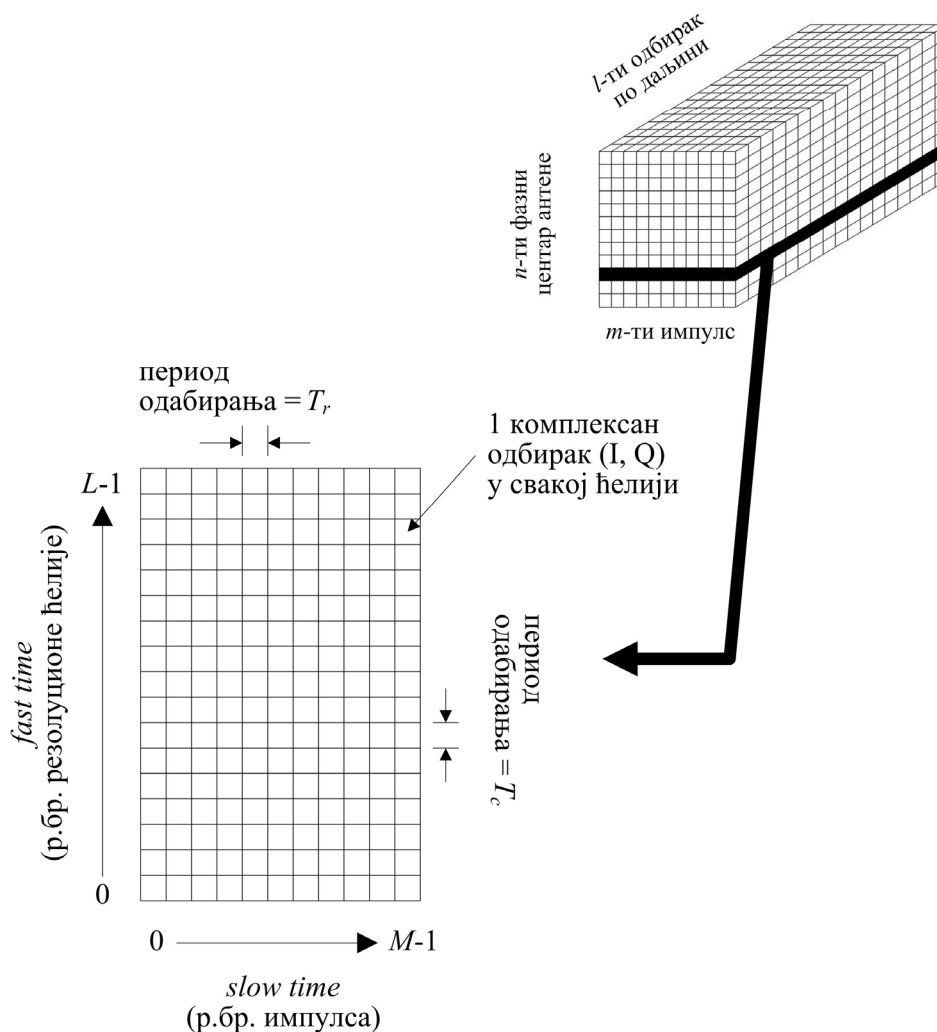


Сл. 5-2. Веза између базичних функција из домена обраде радарских сигнала и структуре података

Слика 5-2 илуструје ове везе. Компресија импулса одговара једнодимензионалној конволуцији једног вектора дуж *fast time* осе.

У многим случајевима радарски пријемник је једноканални, па се ова тродимензионална структура података редукује у дводимензионалну матрицу, дуж *fast time* (даљина) и *slow time* осе (број импулса). Слика 5-3. илуструје матрицу $y[l, m]$ добијену издвајањем података из *datacube* који одговарају једном пријемном каналу.

Први важан период одабирања у импулсним радарима, T_s , јесте онај између два узастопна одбирка унутар истог ехо импулса. То је период одабирања по даљини или *fast time* димензији. Ако посматрамо колону $y[l, m, n]$, то је период између два суседна реда $y[l, m, n]$ и $y[l+1, m, n]$.



Сл.5-3. Дводимензионална матрица која одговара једном каналу из тродимензионалне структуре података

Одговарајућа брзина (фреквенција) одабирања је $F_s = 1/T_s$. Овај период одабирања одређује размак између узорака даљине или *range bins*, према следећем:

$$\Delta R_s = \frac{cT_s}{2} \quad (5.1)$$

Други важан период дискретизације је онај дуж *slow time* осе. На основу коментара слике 5-1, јасно је да је то период понављања импулса, T_r . PRI (и његов еквивалент, PRF) одређује опсег једнозначности доплеровског спектра.

$$\beta_D = PRF \quad (5.2)$$

Овај спектар се израчунава дигитално, па и он мора бити узоркован по доплеровској оси. Овај трећи период одабирања означимо као ΔF_D . Према томе, доплеровски спектар ће бити израчунаван на фреквенцијама $F=k\Delta F_D$, при чему је $k=0,\dots,K-1$.

Како бисмо одабрали реалистичне параметре за компресиони филтер, анализирали смо захтеве у једном радару који је намењен да региструје постојање покретних циљева на земљи и процени важне параметре који карактеришу те циљеве. Кад се узму у обзир параметри окружења (рељеф терена, радар је на земљи) домети ових радара су реда десетина километара а резолуција реда десетина метара. Типични опсези у којима раде ови радару су X (8–12 GHz) и Ku (12–18 GHz) како би димензије антене биле довољно мале и радар могао да носи један човек. Изаберимо рад у Ku опсегу, с фреквенцијом носиоца од $f_0=15$ GHz и таласном дужином од $\lambda=2$ cm. Претпоставимо да је резолуција $\Delta R=50$ m, што захтева ширину спектра сигнала на предаји од $B=3$ MHz. Узмимо да се захтева једнозначни домет од $R_{jmax}=15$ km. Како би се то постигло, неопходно је да фреквенција понављања импулса буде $f_r=10$ kHz. Максимална Доплерова фреквенција при којој је могуће једнозначно мерење брзине је $f_{Dmax}=f_r/2=5$ kHz, а њу изазива циљ с радијалном брзином од $v_{max}=f_{Dmax}\lambda/2=50$ m/s. Како би се ехо импулси могли кохерентно сабирати, обасјани радарски циљ треба да буде у истој резолуционој ћелији све време трајања интеграције. Према томе, ово време износи максимално $D_r=\Delta R/v_{max}=1$ s, а највише $M=D_r/T_r=10.000$ импулса може бити сабрано. Међутим, због овако дуготрајне интеграције скенирање је споро, што може бити недопустиво кад треба претраживати широку зону. Стога је уобичајено време интеграције реда 100 ms, што значи да може бити сабрано око 1000 импулса. Кад се узму у обзир својства FFT, рационално је узети $M=1024$ импулса.

Кад ваља остварити максимални домет при ограниченој снази предајника, импулси треба да буду што дужи. С друге стране, дугачки импулси узрокују велику слепу зону радара, као и нетолерантност на Доплер, тако да је неопходно изабрати компромисно решење. Фактор попуне 25% може бити добро решење, што значи да трајање импулса треба да буде реда $T=T_r/4=25$ μ s. Кад се комбинује трајање импулса

и трајање подимпулса $T_c=1/B=0.33 \mu s$, следи да број подимпулса не би требао бити већи од $T_p/T_c=75$. Стога, бинарне Голејеве комплементарне секвенце дужине 64, разматране у одељку 4.3, могу бити добро решење. Истовремено, број бинова даљине је $R_{jmax}/\Delta R=300$. Пошто импулсни радар не може истовремено да прима и емитује таласе, то је могуће искористити 75% бинова даљине, односно $L=225$.

На основу изложеног, могу се формирати следећи захтеви за компресор и доплеровску обраду:

- димензије *datacube* износе 225×1024 , а компресор је једноканални;
- дужина компресора је 64;
- број битова квантизације улазних података одређен је ADC-ом, типично 14 битова;
- подаци пристижу на улаз у компресор брзином од 3 Msamples/s;
- подаци излазе из компресора брзином од 3 Msamples/s;
- подаци излазе из блока доплеровске обраде у виду даљина-Доплер матрице (*frame*) димензија 225×1024 , брзином 10 *frame/s*.

Дакле, радарски компресор и доплеровски процесор се могу посматрати као апаратура за формирање монохроматске слике димензија 225×1024 пиксела, с резолуцијом од 16 битова и брзином 10 *frame/s*. Стога се у даљим поступцима – детекција, праћење или формирање снимка терена – могу користити методе из области обраде слике над овим фрејмовима. Један пример дат је у одељку 6. 2, приликом детекције у радару ПР-15.

5.2. Архитектура адаптивног компресионог филтера

У четвртом поглављу, на слици 4-8, приказана је генерална архитектура компресије поворке импулса с произвољним садржајем од импулса до импулса – врло важне класе адаптивних радарских сигнала. Када је радар пројектован да ради само у зони једнозначног мерења даљине, ова архитектура може се поједноставити, јер је потребно реализовати само први канал из табели 4-3. Поједностављење се огледа у мањим дужинама бафера, који сада треба да чува податке из само једног PRI-а. Временско поравнавање може се заменити мултиплексирањем улаза, јер сада

нема потребе да појединачни, m -ти филтер буде активан све време трајања поворке, већ само у PRI-у кад је емитован импулс $s_m(t)$ којем је овај филтер прилагођен.

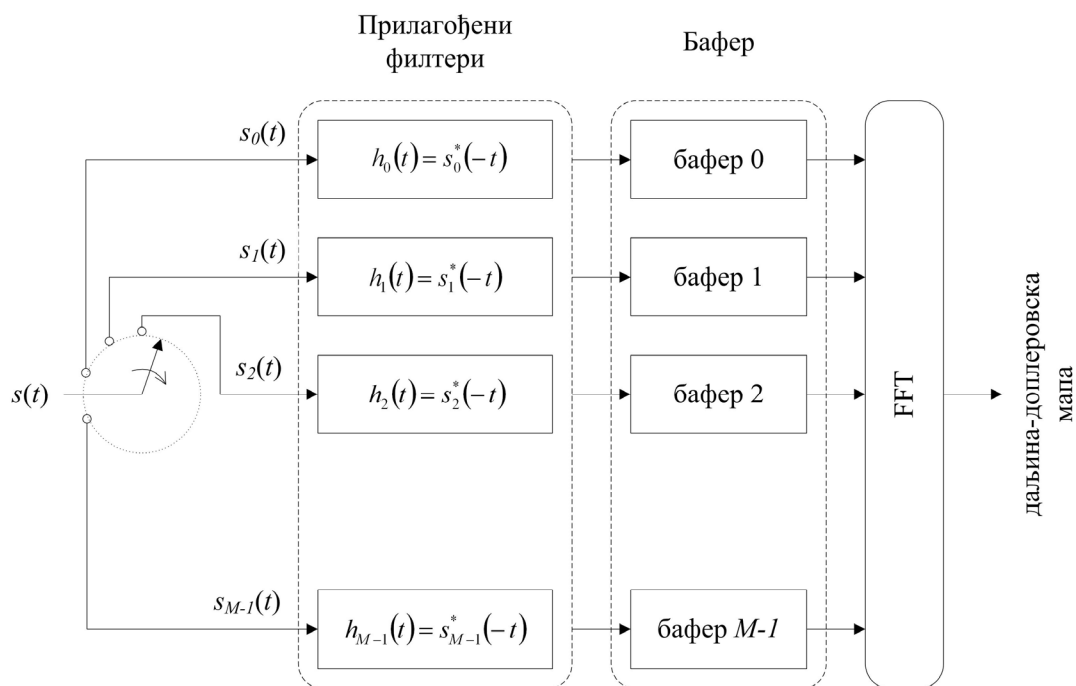
Показано ја да, унутар једнозначне зоне, низови импулса имају функцију неодређености типа *thumbtack*. То значи добру резолуцију и по даљини и по Доплеру, али и изражену осетљивост на Доплеров помак, па би за покривање скупа очекиваних Доплерових фреквенција била потребна банка оваквих компресионих филтера. Међутим, ако су појединачни импулси доплеровски толерантни, постоји алтернативни начин реализације. Није потребна банка прилагођених филтера за појединачне Доплерове помаке. Довољно је реализовати филтере прилагођене сваком импулсу у поворци, а сигнале с њихових излаза не сабирати, као што то захтева операција прилагођеног филтера читаве поворке, дата једначином (4.4) и сликом 4-8, већ их пропустити кроз блок доплеровске обраде, чиме се остварује кохерентна интеграција и поправка SIR-а.

Овај систем компресије може се реализовати као на слици 5-4, и можемо га поделити на три целине. У првом делу остварује се прилагођено или раздешено филтрирање, односно компресија појединачних импулса. Други део је дводимензионални бафер у који се смештају одбирци сигнала са излаза компресора, односно један слој *datacube* са слике 5-3.

Трећи модул чини блок доплеровске обраде над низовима дуж *slow-time* осе. У моделу радара из претходног одељка на располагању је више од 1000 импулса, па је рационално доплеровску обраду реализовати у фреквенцијском домену, помоћу FFT.

За реализацију бафера употребили смо шаблон *Xilinx LogiCORE™ IP Block Memory Generator*. Подаци се у меморију уписују у редове дужине једнаке броју бинова даљине, L . FFT је остварена имплементацијом шаблона *Xilinx LogiCORE™ IP FFT* и израчунава се по колонама из бафера, дужине једнаке броју импулса из поворке, M .

Најсложенија операција је прилагођено филтрирање. Уместо реализације M различитих филтера, рационално је реализовати један с могућношћу измене коефицијената у складу са структуром импулса који се тренутно обрађује. Постоје два основна начина реализације: у временском домену (директна) и у фреквенцијском домену (брза конволуција).



Сл. 5-4. Реализација филтера прилагођеног поворци импулса пројектованог за мерење даљине у једнозначној зони

У одељку који следи детаљно је анализирана реализација компресионог филтера у временском домену, уз употребу комерцијалног хардверског шаблона *Xilinx LogiCORE™ IP FIR Compiler*. Избор овог начина реализације одредила је примена у радару за осматрање циљева на земљишту, изложена у претходном одељку. Наиме, закључено је да дужине секвенци не треба да буду веће од 64, број бинова даљине треба да буде већи од 256, што даје предност директној реализацији над реализацијом у фреквенцијском домену, [Bonato 02]. Поред те првенствене намене, анализирани су граничне могућности реализације помоћу наведеног шаблона по питању брзине протока, дужине и расположивих хардверских ресурса.

5.3. Имплементација компресора појединачних импулса

Генерално, компресиони филтер спада у класу FIR филтера, дужине L једнаке дужини дискретизованог радарског импулса. У трећем поглављу видели смо да је та дужина најчешће једнака TB производу. Означимо комплексне коефицијенте

филтера са $h[l]$. Одзив филтера $y[k]$ је конволуција између сигнала који улази у филтер $x[l]$ и коефицијената филтера $h[l]$, која се рачуна према следећем изразу:

$$y[k] = \sum_{l=0}^{L-1} x[k-l] \cdot h[l] \quad (5.3)$$

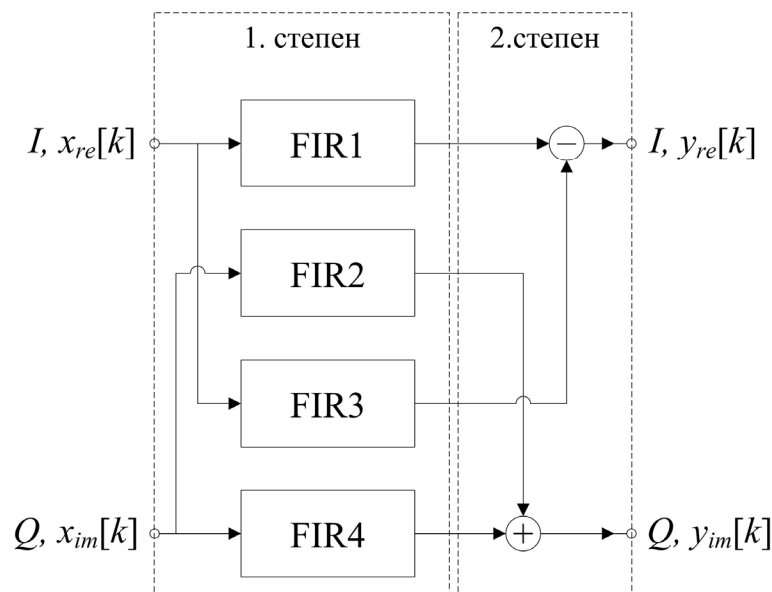
Коефицијенти прилагођеног филтера су „слика у огледалу“ коугованог сигнала:

$$h[l] = x^*[L-l-1] \quad (5.4)$$

Коефицијенти раздешених филтера који су коришћени у овом раду добијени су помоћу DIRLS алгоритма описаног у трећем поглављу.

5.3.1. Архитектура компресора појединачних импулса

На слици 5-5 приказана је архитектура модела компресора. Компресију импулса у основном опсегу реализовали смо помоћу четири FIR филтера.



Сл. 5-5. Архитектура комплексног компресора

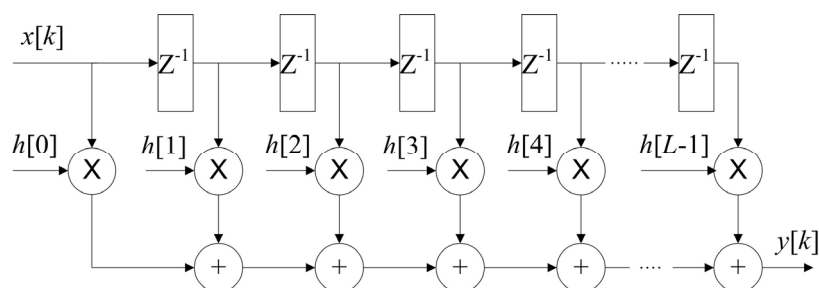
Два FIR филтера имају коефицијенте једнаке реалном делу, а два коефицијенте једнаке имагинарном делу комплексног компресора $h[l]$. На улазе ових филтера доведени су, наизменично, реални и имагинарни делови комплексног сигнала $x[l]$, према слици 5-5. Реални део компримованог сигнала добија се одузимањем сигнала са излаза FIR1 и FIR4, а његов имагинарни део добија се сабирањем сигнала са излаза FIR2 и FIR3. Филтере смо реализовали помоћу шаблона *Xilinx IP FIR Compiler Core*[™], описаног у следећем одељку.

5.3.2. Пројектовање FIR филтера

Xilinx IP FIR Compiler Core[™] је хардверски шаблон из класе прилагодљивих ИРС-а. Слика 5-6 илуструје конвенционалну представу о дигиталној конволуцији из (5.3), односно израчунавање одзива компресионог филтера. Иако је ова илустрација корисна за разумевање начина рада овог шаблона, стварна FPGA реализација је знатно другачија.

Архитектура филтера може бити заснована на MAC блоковима или на дистрибуираној аритметици. Када је први тип изабран, користи се један или више временски мултиплексираних MAC блокова како би се израчунала сума од L производа.

Кад је изабран други тип, нису потребни MAC блокови нити други типови множача већ се читав шаблон реализује помоћу LUT-а, померачких регистара и акумулатора.



Сл. 5-6. Директна реализација дигиталне конволуције

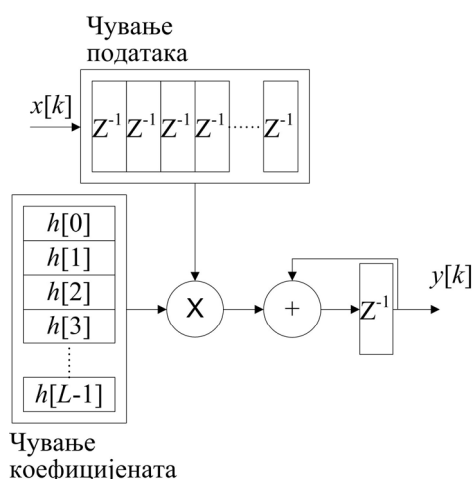
Шаблон подржава и обраду више улазних токова података помоћу идентичне хардверске структуре. Постоје два начина за то: помоћу временског мултиплексирања улазних токова, и увођењем вишеструких паралелних токова. Цена увођења вишеканалности плаћа се, у првом случају, смањењем проточности, а у другом – повећањем заузећа хардверских ресурса. Ове особине су важне за реализацију компресије кад се има у виду комплексни облик радарског сигнала. Као што се види са слике 5-5, за комплексну конволуцију потребна су 4 једноканална филтера. Такође, модерни радари често имају више канала, захваљујући развоју технологије антенских низова, што је назначено у одељку 5.1. У овом случају сваки пријемни канал мора имати сопствени комплексни компресор.

Анализирајући различите приступе, определили смо се за архитектуру базирану на MAC блоковима. Основна предност је могућност увођења вишеструких токова и чување осталих елемената архитектуре FPGA, пре свега CLB, за остале операције у ланцу обраде сигнала.

Шаблон подржава до 256 скупова коефицијената са од 2 до 1024 коефицијента по скупу, уз врло важну особину, а то је могућност *on-line* измене ових коефицијената. Ово својство је кључно за реализацију адаптивног компресора. То значи да се једном имплементацијом шаблона може остварити компресија импулса за широк скуп типова сигнала и исто тако широк скуп компресора за сваки сигнал. Једини ресурс који се повећава у том случају јесте меморија за чување коефицијената. У овој дисертацији, акценат је стављен на два типа компресора, прилагођени и раздешени, на основу DIRLS алгоритма. Јасно је да предложена архитектура може бити употребљена и за остале типове.

Уколико је улазно/излазни такт L пута спорији него интерни такт, с којим раде MAC блокови, FIR филтер може бити реализован употребом само једног MAC-а. Сваки одбирак сигнала на излазу $y[k]$ из (5.3) израчунава се у L циклуса интерног такта. Резултат након сваког циклуса може се представити изразом (5.5):

$$\begin{aligned} y_k^0 &= h_0 x_{0-k} \\ y_k^1 &= h_0 x_k + h_1 x_{k-1} \\ &\dots \\ y_k^{N-1} &= h_0 x_k + h_1 x_{k-1} + \dots + h_{N-1} x_{k-N+1} = y[k] \end{aligned} \tag{5.5}$$

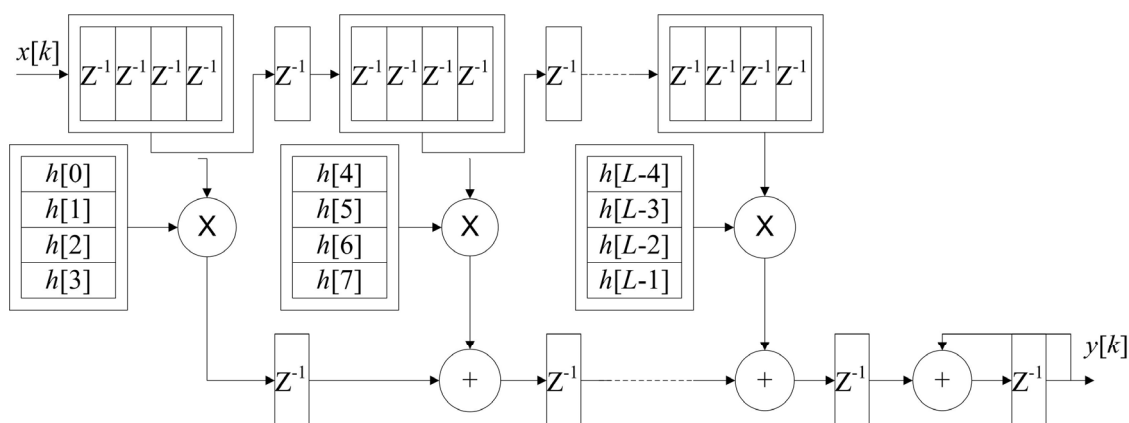


Сл. 5-7. Архитектура FIR филтера с једним MAC елементом

Према (5.5) резултат након i -те итерације може се представити изразом:

$$y_k^i = y_k^{i-1} + h_i x_{k-i} \quad (5.6)$$

Једнакост (5.6) садржи једно множење и једну акумулацију (додавање на претходну вредност) тако да се може реализовати помоћу једног MAC-а. Слика 5-7 илуструје поједностављену архитектуру овог филтера. Меморија употребљена у овој архитектури (*Data Storage*, *Coefficient Storage*, улазни и излазни бафери) може бити реализована помоћу блокова RAM-а или помоћу померачких регистара.



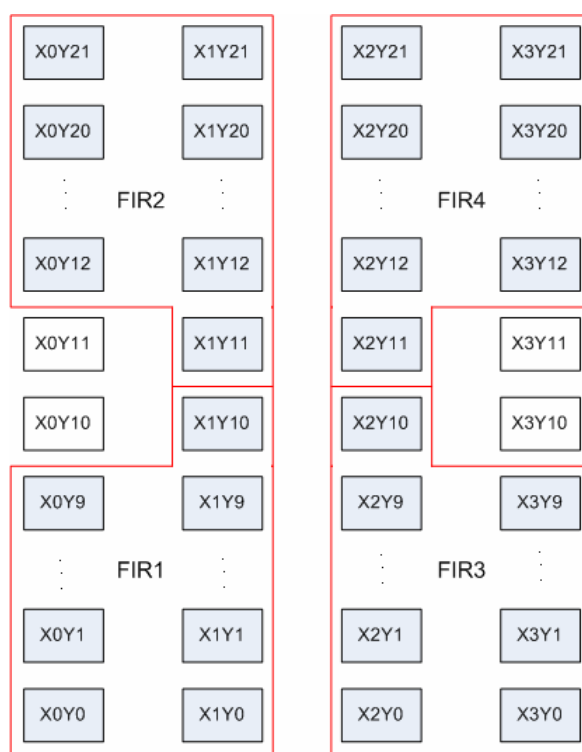
Сл. 5-8. Архитектура FIR филтера с више MAC елемената

Имплементација помоћу једног MAC-а може се проширити на више MAC блокова, у циљу постизања бољих перформанси. Број множача одређен је бројем циклуса такта који је на располагању за обраду сваког улазног одбирка. О томе је детаљно расправљано у одељку 5.3.4. Слика 5-8 илуструје ову имплементацију систоличке архитектуре FIR филтера с више MAC блокова.

5.3.3. Разматрање брзине и тачности

Висина DSP48A блока једнака је 4 CLB а такође одговара висини једног блока RAM, као што је описано у одељку 2.2 (види слику 2-1). Ова правилност омогућује остваривање широкопојасних међувеза. Мањи члан *Spartan 3A* DSP фамилије (XC3SD1800A) има 4 колоне с DSP48A елементима, а већи члан (XC3SD3400A) има 5 таквих колона. На слици 5-6 приказан је распоред DSP48A блокова у једном XC3SD1800A FPGA чипу. Затамњене позиције су попуњене DSP48A блоковима, док беле нису. Ланац повезивања DSP48A такође је прекинут на овим позицијама, тако да *CORE Generator* тумачи XC3SD1800A као чип са 6 DSP48A колона с дужинама 10, 10, 22, 22, 10, 10.

При имплементацији дугачких филтера који треба да раде с великим брзинама може бити неопходно повезивање DSP48A елемената кроз више колона. Метод савијања структуре филтера кроз више колона, може бити аутоматски (зависи само од врсте FPGA чипа) или по захтеву, у којем је корисник назначио дужину сваке колоне. Захтевани број колона не сме бити већи од броја колона доступних у датом чипу. Збир дужина појединачних колона једнак је броју DSP48A елемената употребљених за реализацију филтера и не сме бити већи од броја постојећих DSP48A елемената у чипу. У нашем пројекту најсложенија имплементација захтева свих 84 DSP48A елемената. Како имамо 4 филтера, за реализацију једног од њих неопходан је 21 елемент организован у две колоне дужина 10 и 11, као што је приказано на сл. 5-9. Сагласно наведеном, произлази да читава DSP48A колона, не само DSP48A елемент, ради с тактом од 250 MHz. Овим је најкритичнија тачка нашег пројекта, батерија од 4 FIR филтера, практично фабрикована у FPGA чипу и ради с тактом максималне брзине.



Сл. 5-9. Распоред DSP48A унутар XC3SD1800A FPGA

За реализацију сабирача након FIR филтера употребили смо шаблон *Xilinx LogiCORE IP Adder/Subtractor core*. Ова функција може бити имплементирана помоћу једног *XtremeDSP slice* или помоћу више LUT-а. Овај модул ради с тактом максималне брзине од 250 MHz. С обзиром на мали број етапа у ланцу обраде нема загушења услед дугачких путања, тако да целокупан пројекат ради с тактом максималне брзине од 250 MHz.

Блокови су *fully pipelined* тако да постоји кашњење приликом рада. Први блок уноси кашњење које зависи од дужине филтера и од броја употребљених DSP елемената. Сабирач у другом блоку уноси кашњење од 2 циклуса такта.

Када је реч о тачности реализованог хардверског модела, неопходно је прво размотрити грешку услед квантизације. Како бисмо то учинили, вредност сигнала на улазу ограничимо на опсег $[-1, 1]$. За кодирање улазних података употребљен је формат с фиксним зарезом. Разматрали смо прецизност улазног сигнала $x[l]$ од 14, 16 и 18 битоа. На пример, при прецизности од 18 битоа, 1 бит користи се за знак и 17 битоа за децимални део броја. То омогућује максимални динамички опсег од 2^{34}

или 102 dB. Хардверски блокови који садрже DSP елементе омогућују максималну прецизност сигнала на излазу од 48 битова. У раду је разматрана реализација компресионих филтера за улазне сигнале кодиране с максимално 18 битова; коефицијенти филтера су такође с максималном прецизношћу од 18 битова, а анализирана је максимална дужина филтера од 10 битова ($L=1024$). Следи да је максимална прецизност сигнала на излазу $y[l]$ једнака $18+18+10=46$ битова, тако да је 48-битовни акумулатор довољан да се избегну све врсте прекорачења или одсецања приликом извођења узастопних аритметичких операција. На крају, прецизност сигнала на излазу је смањена на 18 битова, тако да је грешка услед квантизације мања од 2^{-17} .

5.3.4. Разматрање заузећа хардверских ресурса

Две најважније особине сваког DSP алгоритма, без обзира на платформу на којој се реализују, јесу брзина израчунавања и тачност која се постиже. Кад је имплементација на FPGA у питању, као трећи важан фактор намеће се број појединих хардверских ресурса који су употребљени при реализацији. Најкритичнији елемент у предложеној архитектури компресора је DSP блок. Број ових елемената који ће се употребити за имплементацију шаблона *Xilinx FIR Compiler* првенствено је дефинисан дужином филтера (бројем коефицијената $L=TB$) и односом максималне брзине с којом филтер може да ради (максимална фреквенција такта, $F_{\max}$) и брзине којом подаци пристижу на улаз (фреквенција одабирања $f_s=B$):

$$k_{os} = \left\lfloor \frac{F_{\max}}{B} \right\rfloor \quad (5.7)$$

где $\lfloor X \rfloor$ означава заокруживање X на први мањи цео број. Сваки улазни ток података може користити свих k_{os} циклуса такта како би се обрадило свих $L=TB$ коефицијената филтера. То значи да је потребно $\lceil TB/k_{os} \rceil$ DSP елемената у улози множака и акумулатора, где $\lceil X \rceil$ означава заокруживање X на први већи цео број.

Појединачно израчунате производе треба сабрати, тако да је потребан још један DSP елемент у улози акумулатора. Предложени комплексни компресор садржи четири тока података, од којих сваки користи $\lceil TB/k_{os} \rceil + 1$ DSP елемент. То значи да је укупан број ових елемената дат изразом:

$$N_{DSP} = 4 \left\lceil \frac{TB}{k_{os}} \right\rceil + 4 \quad (5.8)$$

Максимално искоришћење ресурса постиже се када су количници $F_{\max}/B$ и TB/k_{os} цели бројеви те стога комбинацијом израза (5.7) и (5.8) добијамо:

$$N_{DSP} = 4 \frac{TB^2}{F_{\max}} + 4 \quad (5.9)$$

Сада се могу поставити следећа ограничења за имплементацију предложеног модела компресора у једном FPGA чипу:

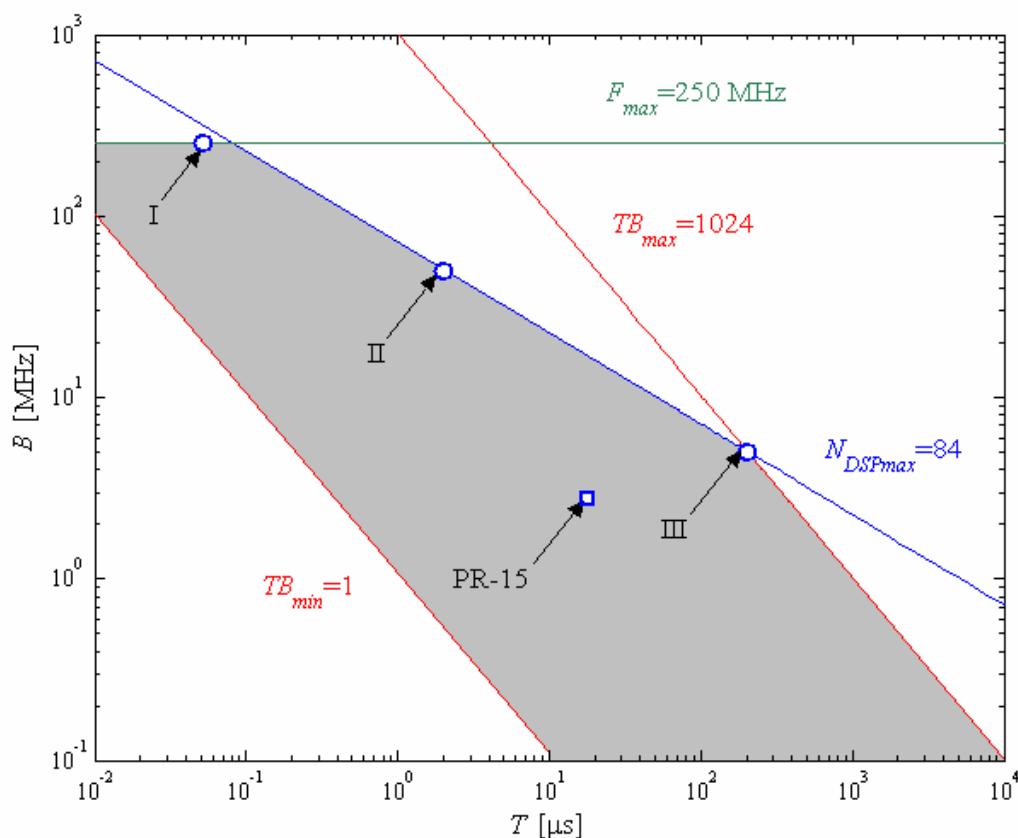
$$\begin{aligned} 1 &\leq TB \leq TB_{\max}; \\ B &\leq F_{\max}; \\ \frac{TB^2}{F_{\max}} &\leq \frac{N_{DSP\max}}{4} - 1. \end{aligned} \quad (5.10)$$

Прво ограничење је одређено максималном дужином FIR филтера коју дозвољава софтверски алат и минималним TB производом дефинисаним принципом неодређености. У верзији 3.5 *Xilinx IP FIR Compiler*-а максимална дужина FIR филтера је 1024. У новијим верзијама овог шаблона дужина је повећана на 2048. Друго ограничење наведено у (5.10) одређено је максималном фреквенцијом такта с којим предложени хардверски модел исправно ради. Трећи услов изведен је на основу израза (5.9).

Компресиони систем смо имплементирали на FPGA платформи с чипом из Spartan 3A DSP фамилије (XC3SD1800A). Он садржи $N_{DSP\max}=84$ DSP елемената и 84 блока RAM. На основу разматрања из претходног одељка, следи да је максимална фреквенција такта с којим систем ради $F_{\max}=250$ MHz.

На слици 5-10 графички су представљени услови из (5.10) у TB равни, у логаритамској размери. Осенчени регион означава вредности трајања сигнала и ширине фреквенцијског опсега који он заузима, за које је реализација комплексног компресора могућа у овом FPGA чипу. Кружићима су означени параметри три карактеристична типа сигнала за које су реализовани прилагођени и раздешени компресиони филтери. Оцена перформанси ових компресора дата је у шестом поглављу. Овај начин процене ограничења ресурса може се директно применити и на остале фамилије FPGA чипова. На пример, чип из *Virtex 5* фамилије даје преко 350 GMACs при $F_{\max}=550$ MHz са $N_{DSP\max}=640$ конфигурабилних DSP48E елемената.

Са слике 5-10 види се да реализација компресора пројектованог по захтевима дефинисаним у одељку 5.1 није критична. Када су вредности параметара $B=3$ MHz и $TB=64$ и $F_{\max}=250$ MHz (означено квадратићем на слици 5-10) на основу (5.8) и (5.9) произлази да је за реализацију овог компресора потребно максимално 8 MAC блокова.



Сл. 5-10. Хардверска ограничења при реализацији компресора приказана у T – B равни

Пошто су сигнали бифазно кодирани, овај број се редукује на 4. То значи да 80 ових блокова остаје слободно за реализацију FFT и осталих операција из домена обраде. Стога су, ради испитивања понашања FPGA чипа на границама могућности, разматрана три карактеристична типа сигнала, а коефицијенти прилагођених и раздешених филтера су дати у табели 5-1.

Први тип сигнала одликује кратко трајање (реда десетина наносекунди) и широки спектар (реда стотина MHz). Овакви сигнали карактеристични су за HRR системе (*High Resolution Range*) као што су, рецимо, SAR (*Synthetic Aperture Radar*) радари намењени за мапирање терена. Дакле, компресиони филтер за овај тип сигнала је мале величине и велике брзине. Акценат је стављен на максималну ширину спектра при којој је могуће обрадити сигнал помоћу изабране FPGA платформе. Импулси су бифазно кодирани, па коефицијенти прилагођеног филтера узимају вредности из скупа $\{+1, -1\}$.

Таб. 5-1. Параметри три карактеристична типа сигнала

Модулација BPSK $\Rightarrow P=2, \Delta\theta=\pi$, Баркерова секвенца, $L=13, A=1, \theta_0=0, B=250$ MHz			
Кодна секвенца, $c[l]$			0,0,0,0,0,1,1,0,0,1,0,1,0
Коефицијенти комплекс. прилагођ. филтера, $h[l]$	$h_{re}[l]$ $h_{im}[l]$		1, -1, 1, -1, 1, 1, -1, -1, 1, 1, 1, 1, 1 0, 0, 0, 0, 0, 0, 0, 0, 0, 0, 0, 0, 0
Коефицијенти комплекс. раздеш. филтера, $h[l]$	$h_{re}[l]$ $h_{im}[l]$		0.4412, -0.6471, 0.5000, -0.7353, 0.7059, 0.7647, -1.0000, -0.7647, 0.7059, 0.7353, 0.5000, 0.6471, 0.4412 0, 0, 0, 0, 0, 0, 0, 0, 0, 0, 0, 0, 0
Модулација 10-PSK $\Rightarrow P=10, \Delta\theta=\pi/5$, Франкова секвенца, $L=100, A=1, \theta_0=0, B=50$ MHz,			
Кодна секвенца, $c[l]$			0,0,0,0,0,0,0,0,0,0,1,2,3,4,5,6,7,8,9,0,2,4,6,8,0,2,4,6,8,0,3,6,9,2,5,8,1,4, 7,0,4,8,2,6,0,4,8,2,6,0,5,0,5,0,5,0,5,0,5,0,6,2,8,4,0,6,2,8,4,0,7,4,1,8,5,2,9, 6,3,0,8,6,4,2,0,8,6,4,2,0,9,8,7,6,5,4,3,2,1
Коефицијенти комплекс. прилагођ. филтера, $h[l]$	$h_{re}[l]$ $h_{im}[l]$		0.809,0.309,-0.309,-0.809,-1,-0.809,-0.309,0.309,0.809,1,... -0.5878,-0.9511,-0.9511,-0.5878,0,0.5878,0.9511,0.9511,0.5878,0,...
Коефицијенти комплекс. раздеш. филтера, $h[l]$	$h_{re}[l]$ $h_{im}[l]$		0.998,-0.0984,-0.357,-0.4756,-0.6682,-0.5062,-0.208, 0.2487, 0.5613,... 0.06388,-0.588,-0.5388,-0.2509, 0.1408, 0.4574, 0.6388, 0.7567,...
Модулација LFM, чирп, $L=1000, A=1, \theta_0=0, B=5$ MHz, $T=200$ μ s,			
Коефицијенти комплекс. прилагођ. филтера, $h[l]$	$h_{re}[l]$ $h_{im}[l]$		1,0.9999,0.9996,0.9987,0.9969,0.9936,0.9882,0.9799,0.9678,0.9511,... -0.00314,-0.0126,-0.0283,-0.0502,-0.0785,-0.1129,-0.1533,-0.1997,...
Коефицијенти комплекс. раздеш. филтера, $h[l]$	$h_{re}[l]$ $h_{im}[l]$		0.0761,0.1442,0.0158,0.0258,0.0581,0.0361,-0.0027,0.0937,-0.007,... 0.1325,0.0774,-0.0406,-0.0291,-0.0025,-0.0364,0.0153,-0.0011,...

Множење се своди на просту промену знака па је реализација једноставнија што овај поступак унутаримпулсне модулације чини популарним. Типичан представник ове класе је сигнал кодиран на основу Баркерове секвенце дужине 13. Из табеле 5-1 се види да су имагинарни делови коефицијената филтера једнаки нули, а да реални делови узимају вредности из скупа $\{+1, -1\}$. При овим условима прилагођени компресиони филтер може се реализовати помоћу само два једноканална FIR филтера, с једноставним алтернаторима уместо множака.

По броју потребних FIR филтера, раздешени компресиони филтер задржава једноставну структуру, али због природе коефицијената множење не може бити замењено алтернацијом па се морају употребити DSP елементи. На предложеној платформи прилагођени и раздешени компресиони филтер за овај тип сигнала раде поуздано при максималној ширини спектра од $B=250$ MHz (слика 5-10, тип I), што омогућује резолуцију по даљини од 0,6 метара.

Други тип сигнала одликује трајање реда микросекунди и спектар реда десетина MHz, што омогућује резолуцију по даљини реда неколико метара. Дакле, компресиони филтер за овај тип сигнала је средње величине и средње брзине. Импулси су полифазно кодирани на основу Франкове секвенце дужине 100, што значи да коефицијенти узимају вредности из скупа 10 елемената. Из табеле 5.1 може се видети и то да и реални и имагинарни делови коефицијената прилагођеног и раздешеног компресионог филтера имају вредности различите од нуле. То значи да се за њихову реализацију морају употребити сва четири FIR филтера, према архитектури приказаној на слици 5-5. На предложеној платформи прилагођени и раздешени компресиони филтер за овај тип сигнала, с TB производом 100, раде поуздано при максималној ширини спектра од $B=50$ MHz (слика 5-10, тип II), што омогућује резолуцију по даљини од 3 метра.

У трећем случају, тестирали смо перформансе прилагођеног и раздешеног компресионог филтера за радарске сигнале с великим TB производом, при ширини спектра реда MHz, што омогућује резолуцију по даљини реда неколико десетина метара. Трајање сигнала је реда стотина микросекунди што с једне стране омогућује велики домет, а с друге могућност рада с малом импулсном снагом. У првом случају реч је о радарима великог домета, чији су предајници реализовани полупроводничком технологијом. Технолошку границу поставили су снажни

транзистори на L опсегу, с максималном снагом реда неколико kW и дозвољеним трајањем импулса реда 200-300 μ s, што уз ширину спектра од неколико MHz даје TB производе реда 1000. У другом случају, радаре раде с малом импулсном снагом, што их сврстава у системе с малом вероватноћом пресретања, LPI (*Low Probability of Intercept*). Овакви импулси обично су линеарно фреквенцијски модулисани, с обзиром на доплеровску толерантност чирпа, објашњену у трећем поглављу. Ширина спектра сигнала је $B=5$ MHz а његово трајање је $T=200$ μ s, тако да TB производ износи 1000.

Табела 5-2 приказује заузеће хардверских ресурса за различите типове компресора при различитим прецизностима. Резултати су добијени помоћу софтверског пакета ISE, након поступака синтезе и PAR (*Place and Route*). Резултати потврђују да је са становишта утрошка ресурса DSP елемент најкритичнији део у предложеној архитектури. У компресору првог типа максимална фреквенција такта једнака је фреквенцији одабирања па је $k_{os}=1$. То значи да је за реализацију неопходан један DSP елемент по сваком коефицијенту у оба канала. У остала два типа компресора искоришћена су сва 84 DSP елемента. Употребљени FPGA чип садржи 16640 *slices* организованих у 4160 LUT-а.

Према очекивању, имплементација већих или прецизнијих компресионих филтера захтева пропорционално већи број *slices*. С тог становишта најкритичнији је трећи тип компресора дужине 1000. Кад се за смештај коефицијената и одбирака улазног сигнала изабере дистрибуирани RAM тип меморије, потроши се већи број логичких блокова (нпр. 35% при 16-битовној прецизности), али се сачувају блокови RAM-а (0%). Обрнуто се дешава кад се изабере блоковски тип RAM меморије, конфигурабилни логички блокови су сачувани (17% *slices*), а потрошен је велики број блокова RAM-а (71%). Разматрана је прецизност сигнала с улаза у филтер, коефицијената филтера и сигнала на излазу, од 14, 16 и 18 битова. Као што се види из табеле 5-2, то не утиче на искоришћење DSP елемената. Највећи утицај ове прецизности на искоришћење општих логичких блокова испољава се у трећем случају. Повећање прецизности са 14 на 18 битова изазвало је повећање заузећа овог ресурса са 31% на 39%.

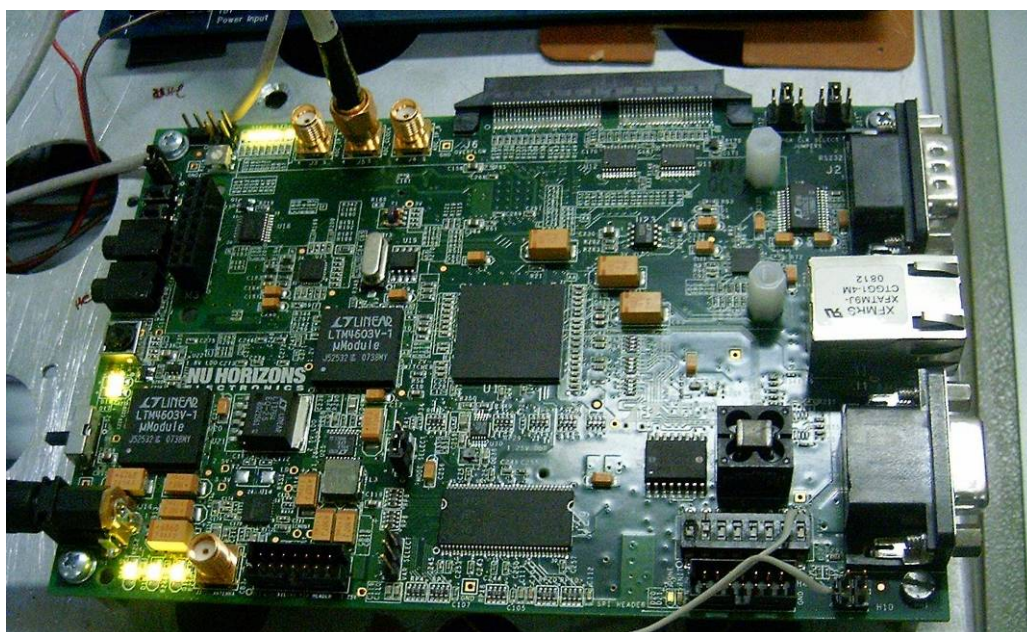
5. Имплементација дигиталног компресора

Таб. 5-2. Резултати имплементације компресора на XC3SD1800A FPGA

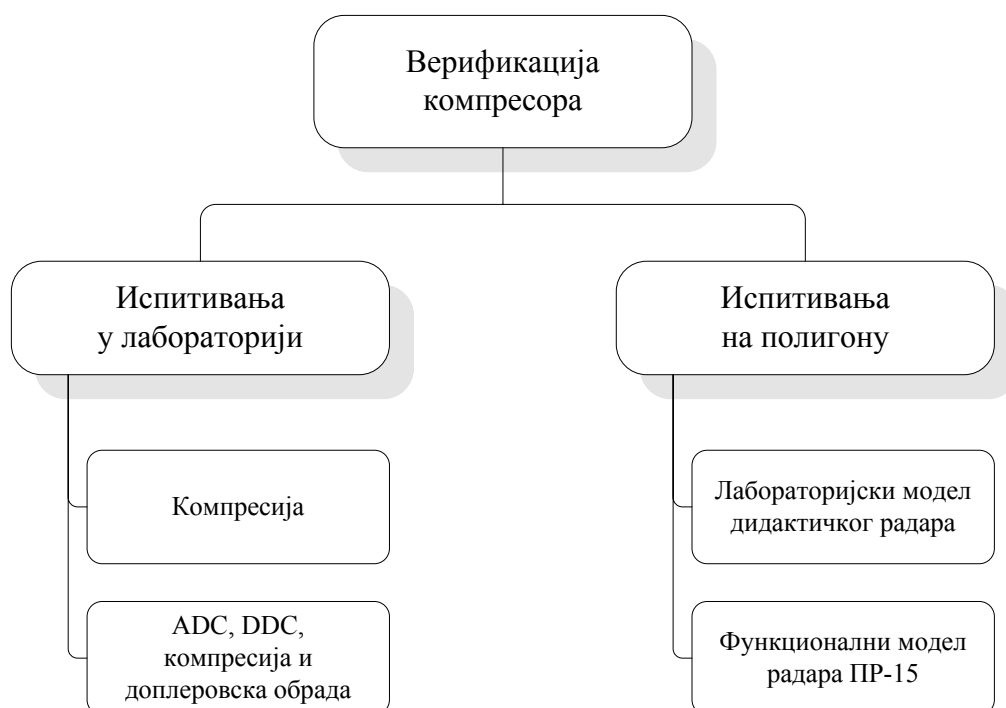
	битови	DSP	<i>Slices</i>	BRAM
Баркерова	14	26 (31%)	105 (1%)	0 (0%)
сееквенца	16	26 (31%)	122 (1%)	0 (0%)
дужине 13	18	26 (31%)	129 (1%)	0 (0%)
Франкова	14	84 (100%)	2371 (14%)	0 (0%)
секвенца	16	84 (100%)	2617 (16%)	0 (0%)
дужине 100	18	84 (100%)	2931 (18%)	0 (0%)
Чирп, помоћу	14	84 (100%)	5181 (31%)	0 (0%)
дистрибуиране	16	84 (100%)	5818 (35%)	0 (0%)
меморије	18	84 (100%)	6472 (39%)	0 (0%)
Чирп, помоћу блок. меморије	16	84 (100%)	2437 (17%)	60 (71%)

6. Оцена перформанси реализованих компресора

Верификацију компресора чија је имплементација описана у претходном поглављу спровели смо кроз неколико експеримената, почев од структурно једноставнијих, у лабораторији, до полигонских, који су подразумевали реализацију реалних радарских система. Комплетан пројекат остварили смо на једној интегрисаној хардверској платформи од произвођача *Nu Horizons*, која представља развојно окружење за Spartan 3A DSP FPGA чипове. Такође, садржи екстерну сталну меморију (SPI *flash*), DDR SDRAM меморију, LCD порт, аудио и видео интерфејсе, веб-камеру и остале периферне склопове потребне за повезивање платформе с окружењем. Најважнији периферни уређаји за нашу примену су двоканални ADC LT 2285 произвођача *Linear Technology* са 14-битним кодирањем одбирака и максималном брзином одабирања од 125 MSamples/s, затим *Ethernet* PHY KSZ8041NL, произвођача MICREL (PHY – Physical Layer Transceiver) и троканални, 8-битни Video DAC ADV7125. Фотографија ове платформе приказана је на сл.6-1.



Сл. 6-1. Развојно окружење за Spartan 3A DSP FPGA



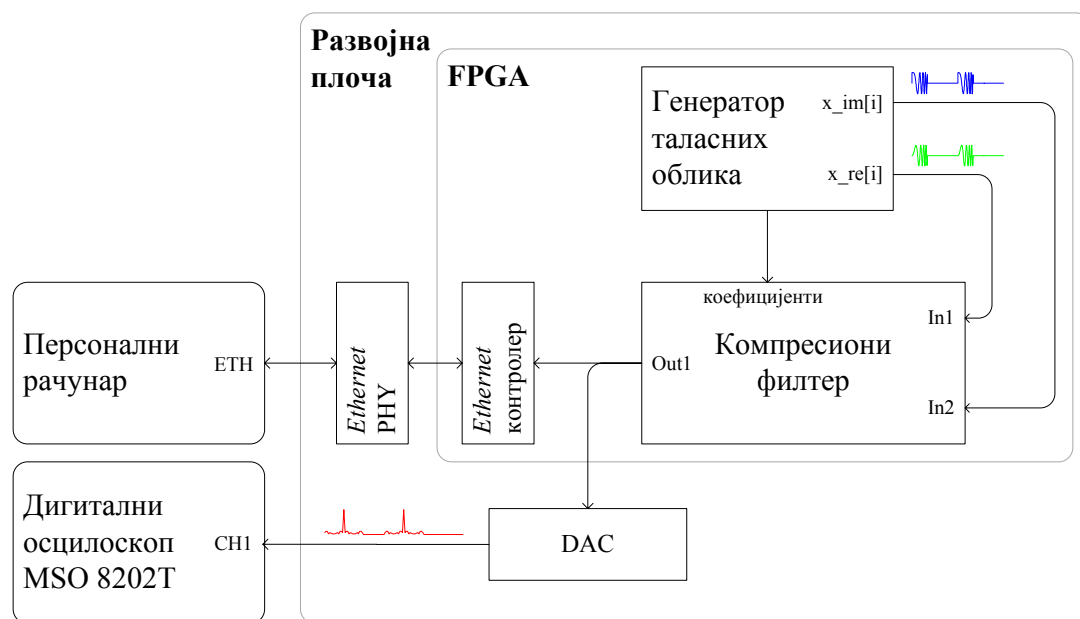
Сл. 6-2. Начини верификације компресора

Експериментима у лабораторији испитане су неке граничне могућности имплементације на датој FPGA платформи, док су полигонска испитивања помогла да сагледамо утицај реалног радарског окружења на резултат компресије. На сл. 6-2 прегледно су изложена ова испитивања.

6.1. Резултати испитивања у лабораторијским условима

6.1.1. Верификација компресора

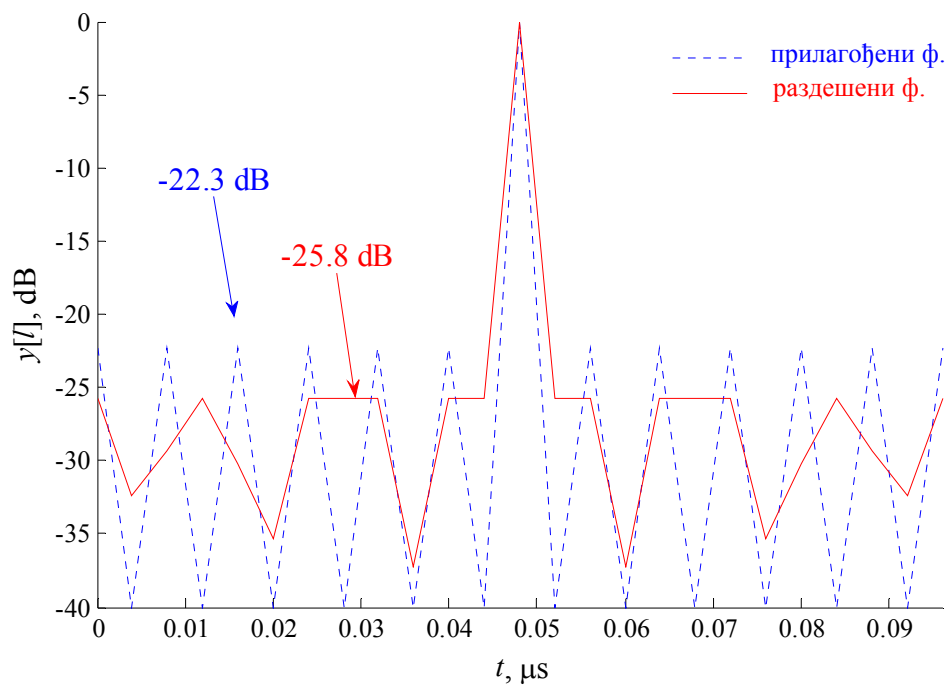
Три типа компресионих филтера, при граничним условима дефинисаним у одељку 5.3.4, имплементирани су и верификовани помоћу развојне FPGA платформе чија је спецификација дата на почетку овог поглавља. Генерисање и обрада сигнала остварени су у FPGA чипу (нема ADC), док су додатни чипови (PHY, DAC) коришћени само за реализацију приказа резултата. Ово је најбољи метод за оцену самог компресионог филтера, јер је минимизован утицај „мерних инструмената“ на исход експеримента.



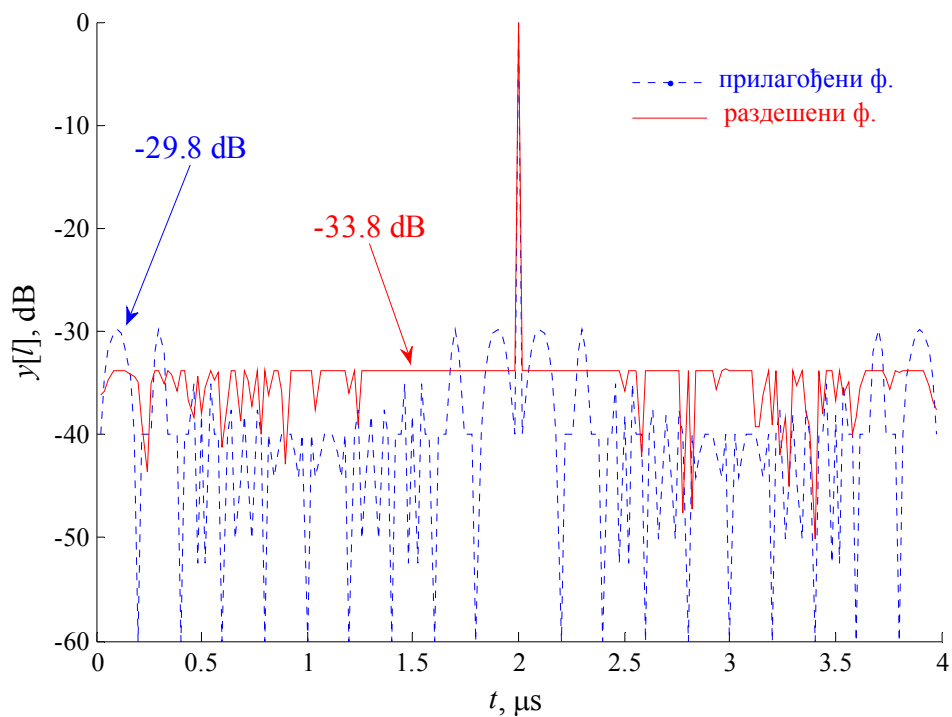
Сл. 6-3. Функционална шема система за верификацију на FPGA платформи

Функционална шема система приказана је на слици 6-3. На излазима из генератора таласног облика имплементираног у FPGA чипу формирају се реални и имагинарни делови сигнала на улазу у компресор. Резултат обраде, сигнал на излазу из компресора, приказан је на два начина. Први је остварен слањем UDP (User Datagram Protocol) пакета ка персоналном рачунару преко 100BaseT Ethernet-a. У FPGA чипу имплементиран је *Ethernet* контролер, који садржи блокове RAM-a за прихват и чување података, те део за креирање *UDP* пакета и њихово слање ка чипу (PHY) у којем се реализује физички ниво *Ethernet* протокола. Када се бафер напуни контролер почиње да шаље пакет. Апликација на персоналном рачунару, реализована помоћу програмског пакета MATLAB[®], прихвата пакет, конвертује сигнал у логаритамску размеру и приказује резултат.

На слици 6-4 приказане су амплитуде сигнала са излаза имплементираних компресионих филтера, у логаритамској размери, када је генерисан бифазни сигнал, модулисан Баркером секвенцом дужине 13 и ширином спектра 250 MHz. Сигнали су слични идеалним, с грешком мањом од 0,001%. Бочни лобови сигнала на излазу из раздешеног филтера су потиснути за 3,5 dB у односу на сигнал на излазу из прилагођеног филтера. Овим је верификована компресија првог типа сигнала која је разматрана у одељку 5.3.4.



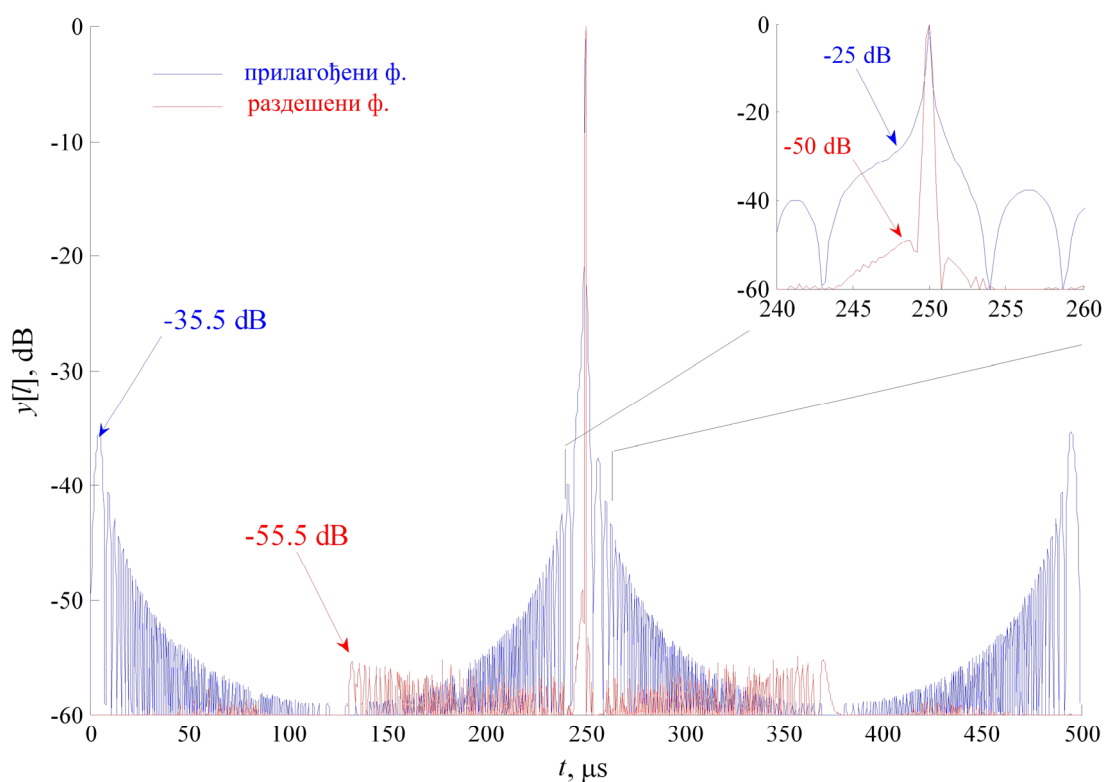
Сл. 6-4. Одзиви компресора бифазно модулисаних импулса



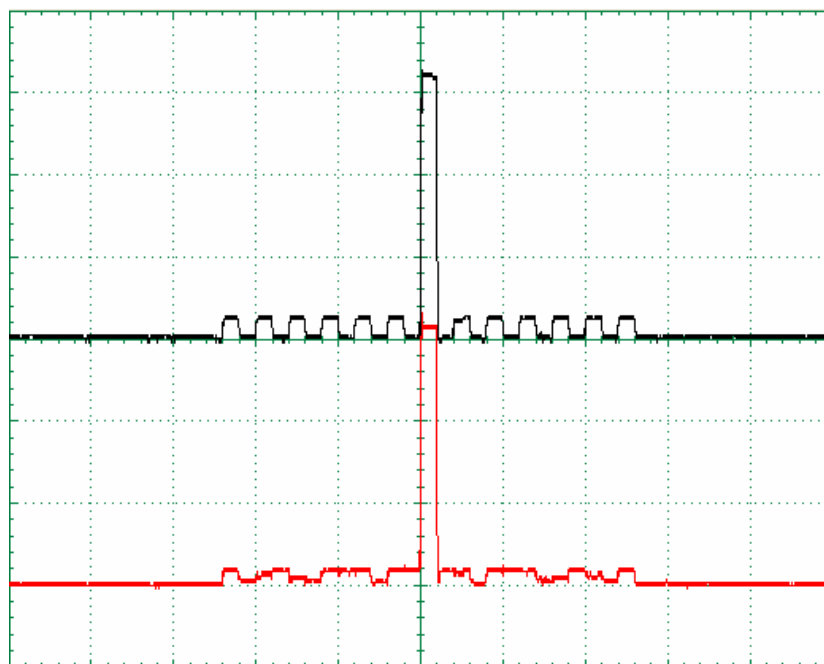
Сл. 6-5. Одзиви компресора полифазно модулисаних импулса

Слика 6-5 приказује сигнале који се добијају помоћу ове хардверске платформе у случају примене другог типа сигнала разматраног у истом одељку. Модулација је 10-фазна, на основу Франкове секвенце дужине 100, са ширином спектра од 50 MHz. И овде се не примећује разлика између идеалног и оствареног облика амплитуде компримованог импулса. Потискивање бочних лобова које се добија раздешавањем износи 4 dB при нултом Доплеровом помаку.

На слици 6-6 приказане су амплитуде сигнала са излаза компресионих филтера, у логаритамској размери, кад је примењен трећи тип сигнала разматран у одељку 5.3.4. У овом случају, излаз из генератора таласних облика је доплеровски померен за 1 kHz (у ROM је уписан овакав сигнал) како би се испитало понашање компресора у реалистичнијем сценарију. Сигнали који су добијени помоћу хардверске платформе слични су теоретским, с грешком мањом од 0.001%. Далеки бочни лобови сигнала на излазу из раздешеног филтера су потиснути за 20 dB, док су блиски потиснути за 25 dB у односу на сигнал на излазу из прилагођеног филтера.



Сл. 6-6. Одзиви компресора линеарног чирпа с $TB=1000$



Сл. 6-7. Одзиви компресора бифазно модулисаних импулса на екрану осцилоскопа

Други начин приказа остварен је помоћу 8-битног DAC-а и дигиталног осцилоскопа типа MSO 8202T, произвођача OWON. Овај начин приказа подесан је кад је TB производ сигнала мали, па се не захтева велика динамика приказа (амплитуда бочних лобова је реда 10 пута мања од амплитуде главног лоба аутокорелационе функције). На слици 6-7 приказане су амплитуде одзива прилагођеног и одзива раздешеног филтера (I тип сигнала) на екрану осцилоскопа у линеарној размери. У средини је приказан одзив прилагођеног филтера, док је одзив раздешеног филтера приказан при дну. Сигнали су нормализовани тако да имају једнаке максималне вредности. Са слике се уочава да су бочни лобови нижи кад се користи раздешени филтер.

6.1.2. Верификација ADC, DDC, компресора и FFT

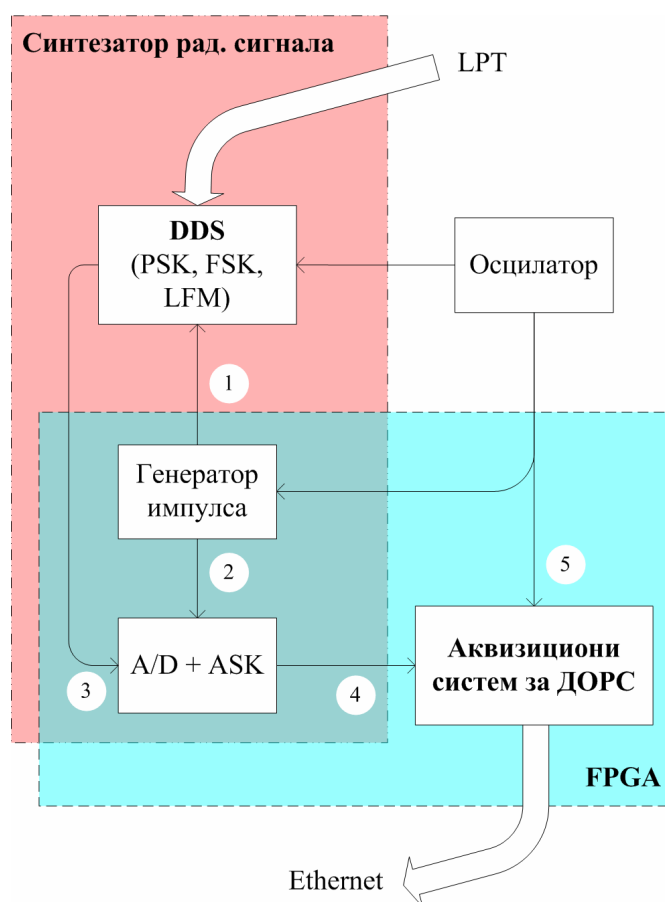
Приликом развоја нових или тестирања постојећих радарских уређаја по деловима или у целини, врло је важно имати синтетизатор радарских сигнала и аквизициони систем за прикупљање и обраду података. Платформа која обједињује оба ова модула реализована је током развоја функционалног модела преносног

извиђачког радара описаног одељку 6.2.2. Синтетизатор сложеног радарског сигнала заснован на DDS (*Direct Digital Synthesis*) технологији омогућио је развој и тестирање блока дигиталне обраде сигнала у поменутом радару без употребе примопредајног блока. На овој платформи смо верификовали осмишљени компресор у једном целовитом ланцу обраде радарског сигнала (види слику 1-1), укључујући део обраде који му претходи, ADC, DDC, и део који следи компресор – FFT.

Искључивање међусобне зависности развоја појединих блокова система вишеструко је значајно. Блокови у развоју недовољно су поуздани те њихова употреба у развоју других блокова често доводи до погрешних закључака па и до оштећења или уништења опреме или компонената. С друге стране, могуће је паралелно развијати делове система, чиме се скраћује трајање развоја. Оваквим синтезатором можемо генерисати широк скуп репрезентативних тест сигнала па значајно редукујемо обим компликованих и скуних испитивања на полигону кад хоћемо да добијемо реалне тест сигнале.

Помоћу генерисаних детерминисаних тест сигнала, с врло тачним Доплеровим фреквенцијама, можемо испитати и остварене граничне вредности неких важних параметара радара, као што је осетљивост пријемника. У нашем случају довољно је да задајемо Доплерову фреквенцију с резолуцијом од 20 Hz, а наведена картица за DDS омогућује много бољу резолуцију (далеко испод 1 Hz). Ово није могуће с реалним сигнаlima који су стохастички, нестационарни и имају сложен фреквенцијски садржај. Полигонска испитивања ради добијања реалних тест сигнала сада постају неопходна једино након развоја наведених најсложенијих блокова радара, приликом пројектовања класификатора радарских циљева. Ово спада у домен секундарне обраде радарских сигнала, а по редоследу реализације долази на крају, заједно с развојем апликативног софтвера.

На слици 6-8 приказана је функционална шема платформе за дигиталну синтезу и обраду радарских сигнала [Симић 10a]. У ужем смислу, ова платформа се састоји од две функционалне јединице. То су синтезатор радарског сигнала и систем за аквизицију за дигиталну обраду радарског сигнала. Ова два модула реализована су помоћу две развојне хардверске платформе. Прва је за DDS, с чипом AD9854 произвођача *Analog Devices*. Друга је развојна FPGA платформа са Spartan3A-DSP чипом произвођача *Xilinx*, описана на почетку овог поглавља.



Сл. 6-8. Функционална шема платформе за дигиталну синтезу и обраду радарских сигнала

У ширем смислу, платформу чине још осцилатор, као генератор простопериодичног такта, и персонални рачунар (PC, *Personal Computer*) у улози управљачке јединице. Директном дигиталном синтезом генеришу се сложени аналогни сигнали из једног референтног простопериодичног сигнала. Ова технологија обезбеђује високу тачност фреквенције, температурну и временску стабилност, промену фреквенције у широком пропусном опсегу, и веома брзо подешавање фреквенције уз континуалну фазу. У овом раду коришћена је картица са чипом AD9854. Извор референтног сигнала је температурно контролисани кристални осцилатор, па излазни сигнал има веома стабилну фреквенцију и ниски ниво фазног шума.

Комуникација с PC рачунаром остварује се преко паралелног порта (LPT), помоћу одговарајућег софтвера који се добија од произвођача заједно с картицом.

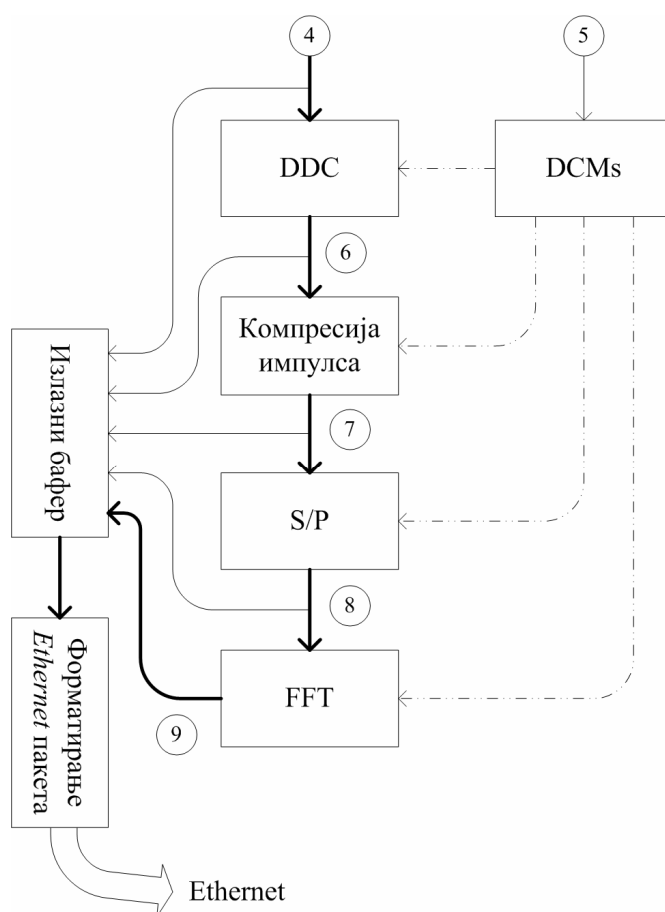
Овај софтвер омогућава да програмирамо одређене регистре чипа. Уписивањем управљачких речи у наведене регистре, задаје се један од понуђених режима рада (CW, LFM, FSK, BPSK) и задају параметри сигнала, што као резултат даје жељени радарски сигнал на излазу из картице.

У основном, CW режиму рада, као и у режиму LFM, нису потребни екстерни сигнали, већ је довољно само програмирати одговарајуће, раније наведене регистре. Да би се генерисали FSK и BPSK сигнали, поред програмирања одговарајућих регистара неопходно је довести и екстерни управљачки бинарни сигнал на основу којег ће се мењати фреквенција, односно фаза сигнала који се синтетише. Овим развојним окружењем генеришу се континуални сигнали. Пошто је ехо сигнал (од циља из једне резолуционе ћелије) поворка импулса, то је неопходно накнадно импулсно амплитудски модулисати сигнал на излазу из DDS картице. Закључили смо да је потребан генератор импулса који ће генерисати и поворку бинарних секвенци за бифазну модулацију сигнала унутар DDS чипа, и поворку импулса за импулсно амплитудску модулацију (ASK, *Amplitude Shift Keying*) сигнала на излазу из DDS картице. Генератор импулса/секвенци и ASK модулатор реализовали смо на FPGA платформи *Spartan 3A DSP Reference Kit*.

На слици 6-9 приказана је функционална блок шема аквизиционог система за дигиталну обраду радарског сигнала (ДОРС). Пошто радарски видео сигнал на улазу у блок ДОРС није у основном већ у транспонованом опсегу, његов фреквенцијски садржај се дигитално конвертује у основни опсег у модулу DDC на начин описан у [Golubičić 13]. Испуњен је услов:

$$f_c + B/2 = nB \quad (6.1)$$

где је n природан број, f_c фреквенција сигнала носиоца, а B ширина спектра сигнала. У том случају сигнал треба узорковати с фреквенцијом $f_s = 2B$, а затим проредити у времену с фактором 2 (децимација), чиме се добијају два низа, један с парним а други с непарним одбирцима. Након алтернирања сваког другог одбирка у овим низовима, добијају се квадратурне секвенце сигнала у основном опсегу, тј. комплексна овојница.



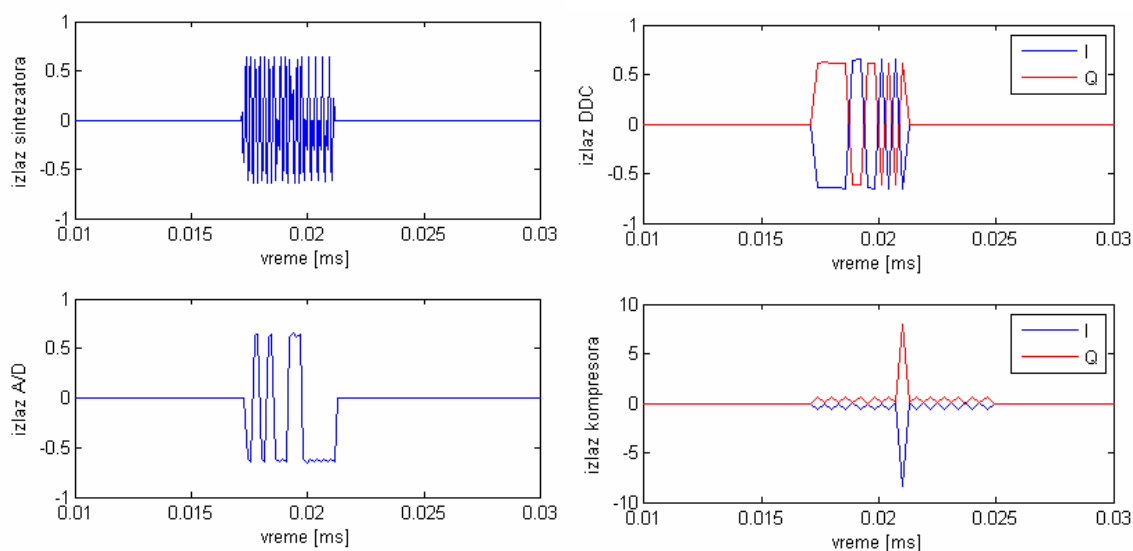
Сл. 6-9. Функционална шема аквизиционог система за дигиталну обраду радарских сигнала

У модулу компресије импулса обавља се прилагођено филтрирање комплексног радарског видео сигнала у основном опсегу. Након компресије импулса, у модулу S/P (Бафер) врши се „рашчешљавање“ добијеног дискретног сигнала, односно груписање одбирака који потичу из исте елементарне ћелије у засебне низове и смештање тих одбирака у меморију, према моделу из одељка 5.2. У наредном модулу обавља се FFT над низовима смештеним у меморију. Добијени подаци се форматирају у подблоку *Ethernet* и у виду UDP пакета шаљу у персонални рачунар. Такт сигнали, неопходни да би наведени блокови исправно радили, генерисани су помоћу DCM блокова који су саставни део архитектуре FPGA чипа, а на основу референтног такт сигнала из осцилатора. Остали такт сигнали су изведени из основног такт сигнала.

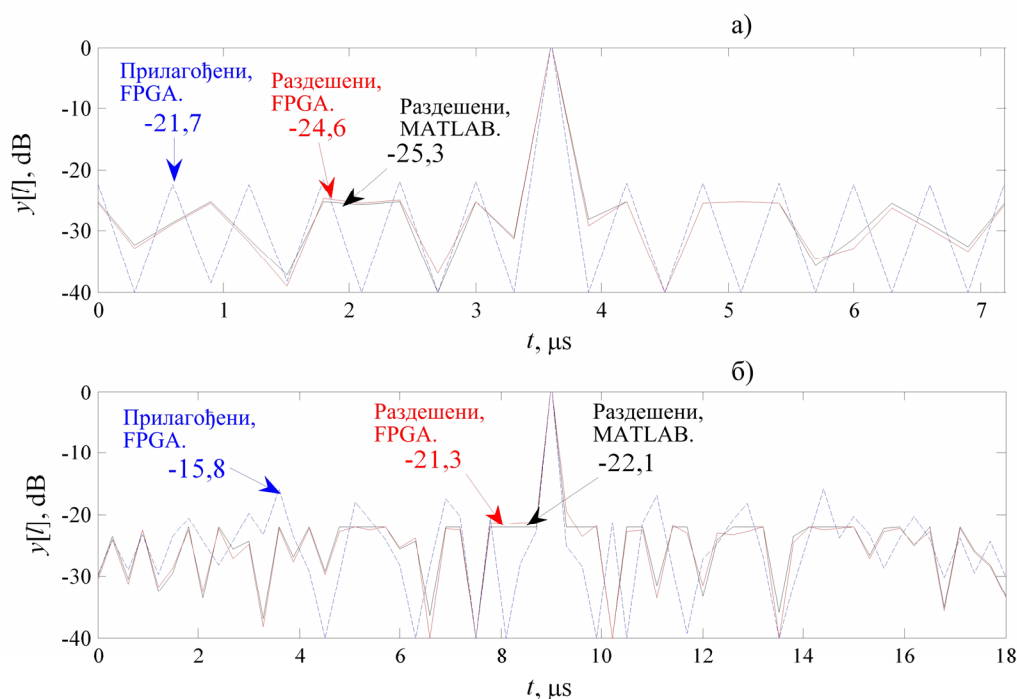
Главни ток података у блоку ДОРС означен је дебљом стрелицом. Током развоја, као и у едукативне сврхе, често је важно посматрати сигнале у појединим тачкама главног тока. То смо омогућили тако што нисмо мењали архитектуру самог блока, већ смо само преусмерили ток података са излаза појединих модула на улаз *Ethernet* бафера.

На слици 6-10. а) приказан је један импулс, трајања $T=3,9 \mu\text{s}$, из поворке на излазу из синтезатора. Трајање подимпулса (чипа) јесте $T_c=0,3\mu\text{s}$. Фреквенција сигнала носиоца је $f_c=5 \text{ MHz}$. Задата је Доплерова фреквенција $f_D=400 \text{ Hz}$ ($T_D=2,5 \text{ ms}$), али се овај ефекат не може уочити на једном импулсу, јер је $T_D \gg T$. На слици 6-10. б) приказан је сигнал унутар модула DDC, након дискретизације сигнала са улаза, при фреквенцији узорковања која задовољава услов (6.1).

На слици 6-10. в) приказан је радарски сигнал у основном опсегу, након дигиталне конверзије фреквенције. То је комплексна овојница радарског сигнала с реалном компонентом I, и квадратурном компонентом, Q. На слици 6-10. г) приказан је комплексни сигнал на излазу из радарског компресора. Пошто је облик реалне и имагинарне компоненте врло близак теоријском, закључујемо да је I-Q дисбаланс занемарљив. Сваки одбирок из једног периода поворке компримованих импулса представља радарски одраз простора дужине 45 m у природи, јер је $T_c=0,3 \mu\text{s}$.



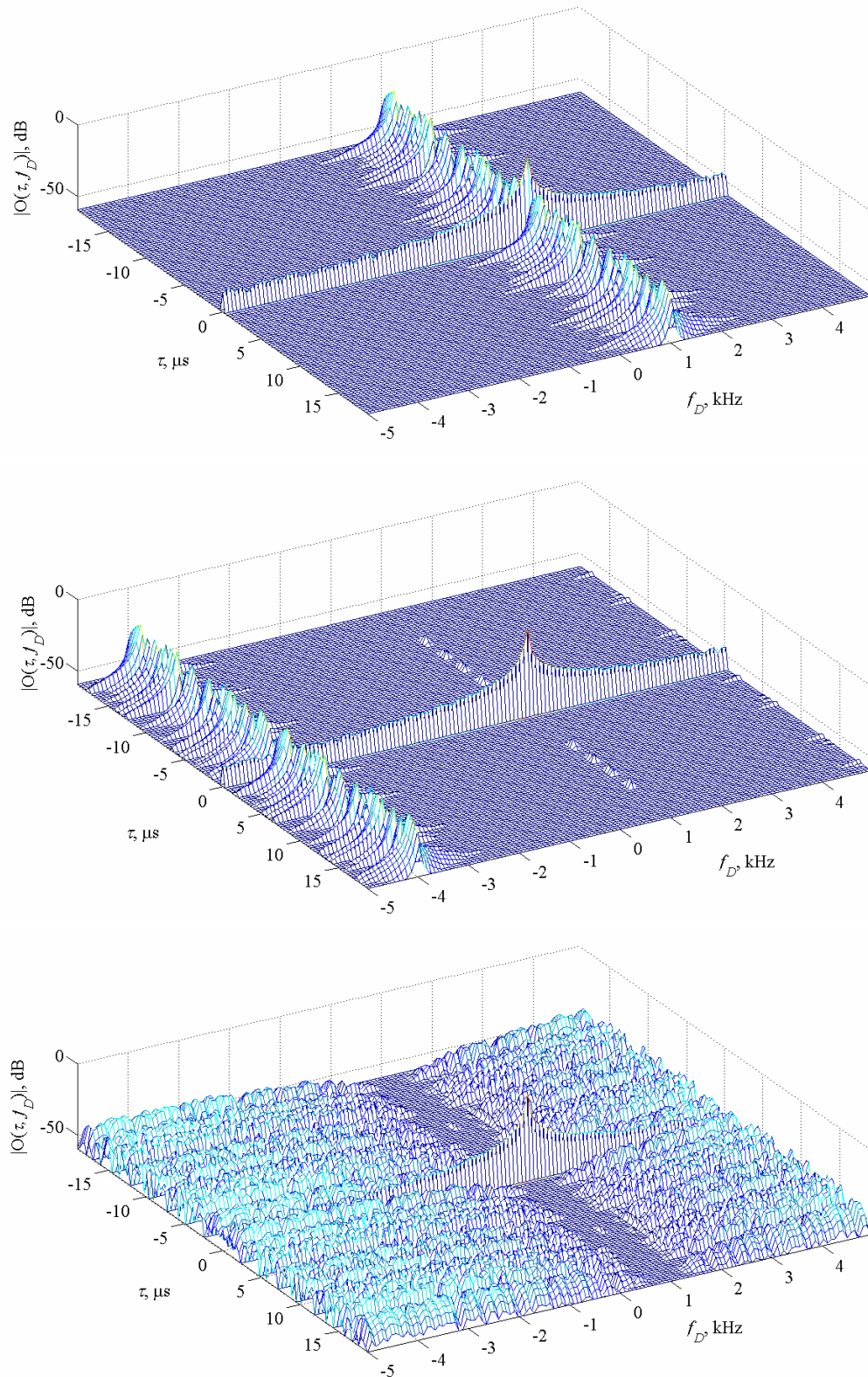
Сл. 6-10. Сигнали у карактеристичним тачкама ланца обраде



Сл. 6-11. Реални и симулирани одзиви компресора бифазно модулисаних импулса
а) Баркерова секвенца дужине 13, б) M -секвенца дужине 31.

Како бисмо експлицитно утврдили колику грешку уноси ADC и DDC, амплитуде остварених одзива филтера раздешених DIRLS методом, упоређене су са стварним обликом амплитуде, добијеним симулацијом. На слици 6-11 приказано је ово поређење када је импулс бифазно модулисан помоћу: а) Баркерове секвенце дужине 13, б) M секвенце дужине 31. Одзив прилагођеног филтера дат је ради поређења нивоа бочних лобова. Закључујемо да се очекивани и добијени резултати прилично слажу. Разлика је мања од 0,7 dB кад је коришћена Баркерова секвенца, а износи 0,8 dB кад се користи M секвенца. Потискивање бочних лобова у првом случају је 2,9 dB, а у другом 5,5 dB.

У следећем сценарију мењана је кодна секвенца од импулса до импулса. Употребљене су Голејеве комплементарне секвенце, с параметрима наведеним у табели 4-4. На слици 6-12 приказани су спектри сигнала из свих резолуционих ћелија, који се добијају на излазу модула FFT. Ово је апроксимација одзива прилагођеног филтера из (3.20), односно CAF. При томе је са f_D означена Доплерова фреквенција у Hz, где је $f_D = \omega/2\pi$. Трајање чипа и фреквенција носиоца били су као у претходном случају $T_c = 0,3 \mu s$, $f_c = 5 \text{ MHz}$; PRF износи $f_r = 10 \text{ kHz}$, а $f_D = 1 \text{ kHz}$.



Сл. 6-12. Одзиви уопштеног прилагођеног филтера у даљина-Доплер равни
а) једна секвенца, б) алтернирајући низ, в) два комплементарна пара

Слика 6-12. а) илуструје САФ при класичном приступу, када је примењена иста секвенца на све импULSE. У овом случају то је једна секвенца из комплементарног пара. Слика 6-12. б) илуструје САФ када је примењен алтернирајући низ једног пара Голејевих секвенци, а слика 6-12. в) представља САФ у случају примене 2 пара секвенци према методу предложеном у одељку 4.2.2.

Понашање главног лоба је слично у сва три случаја – изражен је и расут дуж Доплерове осе, због ефекта познатог као „цурење спектра“, који се јавља у FFT када се фреквенција анализираног сигнала не поклапа с компонентама FFT. У првом случају бочни лобови постоје дуж читаве осе даљине и потпуно прате понашање главног лоба. У другом случају готово да нестају бочни лобови по осе даљине у околини главног лоба, што и јесте основна особина комплементарних секвенци. Међутим, они су се појавили на -4 kHz (разлика $f_D - f_r/2$), на свим даљинама, па могу изазвати лажне аларме. Овим је енергија компримованог сигнала другачије распоређена, тако што су бочни лобови гурнути у област даљина-доплеровске равни удаљену $f_r/2$ од главног лоба, при чему је запремина испод САФ остала непромењена, према својству АФ датом у изразу (3.24). У трећем случају запремина испод САФ је такође остала непромењена у поређењу с првим случајем, али бочни лобови нису гурнути, него су знатно равномерније распоређени по даљина-доплеровској равни. Стога је њихов максимални ниво знатно нижи, као што је показивала и симулација објашњена у одељку 4.2.2.

6.2. Експериментални резултати с полигонских испитивања

Перформансе самог компресора могу се боље оценити у лабораторији, када се минимизује утицај осталих делова радарског система као и утицај радарског окружења. Међутим, како је крајњи циљ пројектовања и имплементације компресора његова примена у конкретном радарском систему, то је врло важно испитати понашање читавог радарског система који садржи компресиони филтер. Стога су у овом делу представљени функционални модели једног лабораторијског и једног реалног радара импулсно-доплеровског типа, с имплементираним компресионим

филтерима, који су предмет истраживања ове дисертације. Описани су експерименти на полигонима и најважнији резултати који су произашли из њих.

6.2.1. Лабораторијски модел импулсно-доплеровског радара

Прво смо испитали компресиони филтер у оквиру једног лабораторијског модела импулсно-доплеровског радара, минимизујући тако утицај радарског окружења уза све остале параметре као у реалном радарском систему. Функционална шема овог експеримента приказана је на слици 6-13. RF део предајника реализован је помоћу генератора сигнала *Agilent* N5183A. Сви савремени уређаји из ове класе су модуларног типа. Поред основног модула, Opt.520 (генерисање микроталасних сигнала до максималне фреквенције од 20 GHz), за ову намену неопходно је обезбедити додатне модуле. То су Opt.UNU (могућност импулсне модулације) и Opt.UNT (могућност екстерне фазне и фреквенцијске модулације). За ову намену, најважније карактеристике овог уређаја су: максимална фреквенција је 20 GHz; максимална снага је 14 dBm; могуће је истовремено применити више модулационих техника. У овој примени генератор сигнала синтетише носилац на 17 GHz, који је унутаримпулсно фреквенцијски модулисан тестерастим сигналом из DAC-а с FPGA платформе.

Пријемни канал је реализован помоћу анализатора сигнала EXA N9010A, од произвођача *Agilent*. Сви савремени уређаји из ове класе су модуларног типа. Поред основног модула, Opt.526 (пријем и анализа микроталасних сигнала до максималне фреквенције од 26,5 GHz), за ову намену неопходно је обезбедити додатне модуле. То су Opt.B25 (могућност филтрирања сигнала ширине спектра до максимално 25 MHz у реалном времену и њихове дигитализације) и Opt.IF (могућност постављања спектра пријемног сигнала око произвољне међуфреквенције из опсега од 10 MHz до 70 MHz и његово прослеђивање на IF излаз анализатора сигнала). За ову намену, најважније карактеристике овог уређаја су: максимална фреквенција је 26,5 GHz; максимална ширина пропусног опсега је 25 MHz, што омогућује резолуцију по даљини од минимално 6 m. Сви уређаји си синхронизовани тако што добијају такт из генератора сигнала. Фотографија комплетног система приказана је на слици 6-14.

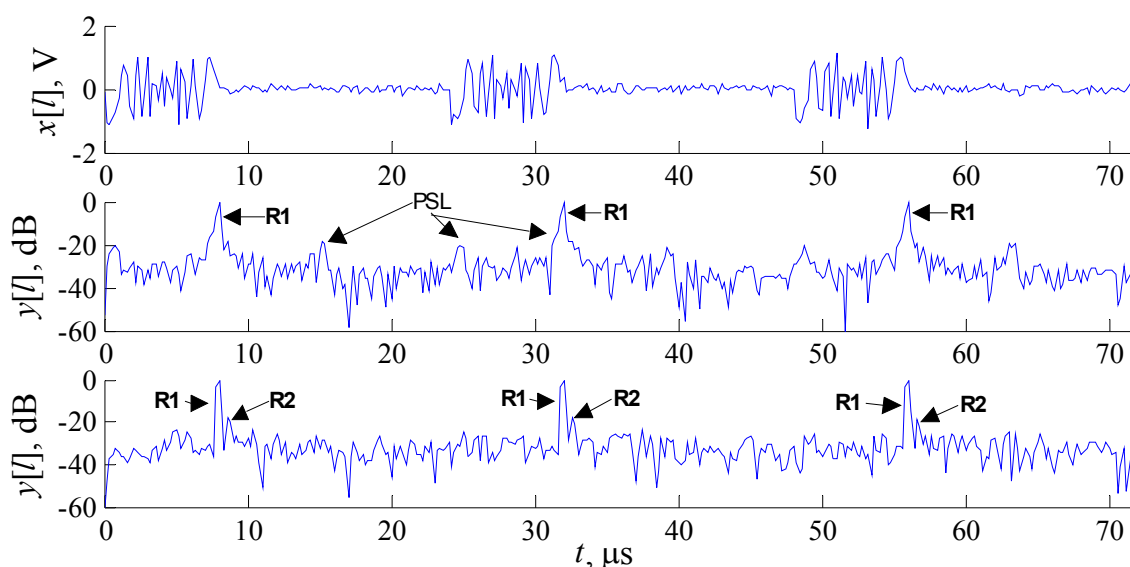


Сигнал је LFM (чирп) са следећим параметрима: ширина спектра је $B=5$ MHz, трајање импулса је $T=8$ μ s, тако да је $TB=40$. Међуфреквенција у пријемнику је постављена на $f_{IF}=32.5$ MHz, како би се задовољио услов $f_{IF}+B/2=nB$, $n \in N$. Тада DDC постаје једноставна, као што је то објашњено у претходном одељку. Дигитална

- 105 -

обрада сигнала на FPGA платформи остварена је према архитектури из одељка 6.1.3, приказаној на слици 6-9.

Радарски циљеви били су два рефлектујућа објекта, постављена напољу на различитим растојањима од овог радарског система. R1 је снажнији рефлектор, низак зид на растојању 20 m од радара, а R2 је мањи, на растојању од 130 m радара. Радар практично нема слепу зону јер су употребљене две изоловане антене. Сигнал који се добија у пријемнику дигитализован је и обрађен (компресија прилагођеним и раздешеним филтером) на FPGA платформи. Сва три сигнала смештена су у три RAM блока у FPGA чипу и послата на персонални рачунар путем 100BaseT *Ethernet*-а. Апликација у рачунару прима пакете, конвертује сигнал у логаритамску размеру и приказује резултат. На слици 6-15, горе, приказан је рефлектовани сигнал. Уочава се низ импулса који су рефлектовани од R1. Ехо од R2 је утопљен у шум. У средини слике приказан је одзив прилагођеног филтера. У овом случају, истакнути бочни лобови снажнијег рефлектора маскирају главни лоб мањег рефлектора, а израњају изнад нивоа шума, те је повећана вероватноћа да се јави лажни аларм. На дну слике 6-15 приказан је одзив филтера раздешеног помоћу DIRLS метода. Бочни лобови рефлектора R1 су потиснути испод нивоа шума, а главни лоб рефлектора R2 појавио се изнад нивоа шума тако да је сада могуће детектовати и овај објекат.



Сл. 6-15. Резултати добијени помоћу импулсно-доплеровског радарског система

6.2.2. Функционални модел радара ПР-15

Од како су 60-тих година, захваљујући бољој технологији, настали мали преносни радар за откривање покретних циљева на земљи, они су све заступљенији у војној и цивилној опреми за обезбеђење простора, граница и важних објеката. Због специфичне намене, али и из комерцијалних разлога, постоји велики број подврста ових радара с бројним називима (пешадијски, преносни, портабл, извиђачки, земаљски извиђачки, радар за бојно поље итд.).

Наша војна индустрија има значајно искуство у пројектовању и производњи малих радара. Почетком 80-тих тадашња ЈНА финасирала је развој малог пешадијског радара ИР-3 (с номиналним дометом за оклопно возило од 3 km). Пројектовање је завршено у Институту за примењену физику у Београду (касније преименован у Институт за микроталасну технику – ИМТЕЛ) а производња је пренета средином 80-тих у новоосновану фабрику „1. децембар“ у Пљевљима. Тај радар је осмишљен по угледу, на тада веома актуелан француски радар, али је по свему био домаћи производ. Још увек се делимично користи, међутим, време му је у сваком погледу истекло.

У то златно доба југословенске војне индустрије, одмах по увођењу ИР-3 у наоружање, како и треба, кренуло се у развој новог радара који је добио име ИР-10. По концепцији је био у самом светском врху за ту класу радара. Реализован је функционални модел, почет прототип али ту су га дочекале злосретне 90-те и распад Југославије. Поделио је судбину већине пројеката. Тај радар је требало да има домет 10 km за тенкове, дигиталну обраду сигнала, компресију импулса, обртно постоље итд. Рад на овом пројекту створио је квалитетну екипу у области примене проширеног спектра у радарској техници. У светским публикацијама објављен је значајан број научних радова који се и данас цитирају.

Већ крајем 90-тих уочавала се потреба за новим малим преносним радарима али никада није донета системска одлука о томе нити је омогућена подршка. У међувремену су у свим институцијама где се одвијао развој радарске технике расформиране су екипе које су се бавиле радарском техником. У недоба, без институционалне подршке, мала група људи који су истраживали у овој области, пре

свега дигиталну обраду радарских сигнала, почела се бавити и новим малим радарима. Нажалост, због специфичних технологија у којима је развијен ИР-10, није било могуће наставити рад на њему. Иако на први поглед звучи апсурдно, било је лакше наставити рад на старијем радару ИР-3. Овај радар није имао никакву дигиталну обраду сигнала, као индикатор служиле су слушалице. Даљина се грубо одређивала и то ручним окретањем једног потенциометра. Није имао мотор и могао се само ручно позиционирати. Имао је малу предајну снагу, а у пријемнику уопште није имао малошумни појачивач. Определили смо се за модификацију овог радара у три основне целине:

- Дигитална обрада сигнала и података – на основу преносног рачунара који је уједно послужио и као показивач.
- Увећавање домета кроз повећање излазне снаге и увођење малошумног појачавача.
- Развој обртног постоља које омогућава скенирање у непотпуном кругу, тј. сектору ширине близу 360°.

Добијена верзија добила је име ИР-3М. На теренским испитивањима добили смо веома добре резултате који су нас охрабрили да наставимо а уз то су привукли пажњу потенцијалних купаца. Проценили смо да модификација постојећих очуваних примерака старих радара не би била исплатива па смо решили да идемо у развој сасвим нове фамилије малих радара. За почетак бисмо паралелно развијали сродне радаре домета 5 и 15 километара којима смо дали имена ПР-5 и ПР-15.

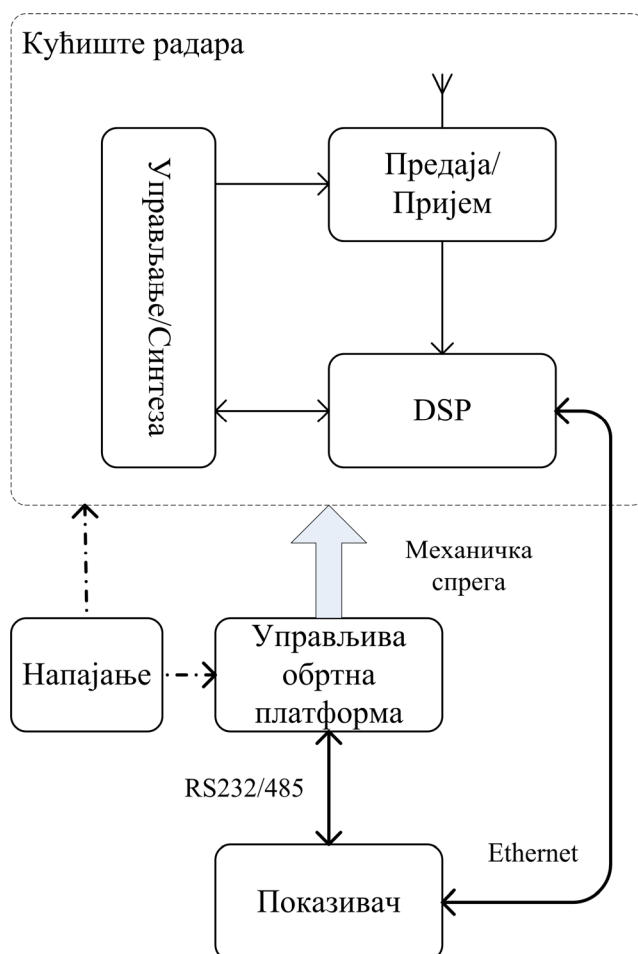
У радовима [Зејак 09], [Симић 11b], [Golubičić 12] и [Симић 12] представљене су структуре и техничка решења блокова овог модела. Блок дигиталне обраде радарског сигнала у целини или по деловима, описан је у [Симић 09], [Зејак 10], [Симић 10b], [Зејак 11a], [Зејак 11b] и [Симић 11a]. Уопштена функционална блок шема радара ПР-15 дата је на слици 6-16. Модел радара састоји се од шест функционалних блокова и то: блок примопредајника (ПП), блок за дигиталну обраду радарског сигнала (ДОРС), управљачко/синтезаторски блок (УПСТ), управљива обртна платформа (УОП), блок радарског показивача (РП) и блок напајања.

Предајник је импулсног типа, ради у Ku опсегу. Предвиђена су два режима рада. Максимални једнозначни домет радара у првом режиму је 5 km, а у другом 15 km, док је резолуција по даљини у оба случаја 45 m. Предајни импулси су бифазно

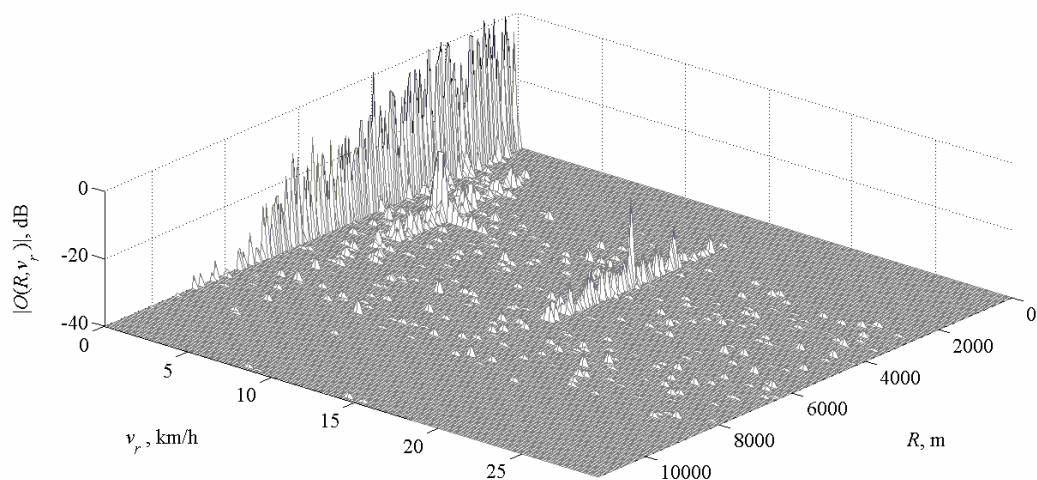
модулисани, што омогућује компресију импулса. Како би се остварили наведени захтеви за резолуцијом по даљини, неопходно је да трајање подимпулса буде $T_c=0,3 \mu s$, што значи да је ширина спектра предајног сигнала $B=3,3 \text{ MHz}$.

На сл. 6-17 приказана је типична слика коју блок обраде радарског сигнала шаље на показивач брзином 10 frame/s . То су спектри сигнала из свих резолуционих ћелија, који се добијају на излазу модула FFT. Ово је апроксимација одзива прилагођеног филтера из (3.20), односно CAF из израза (3.22), кад постоји више циљева. У конкретном случају примењена је M секвенца дужине 63. На овој слици могу се препознати многа фундаментална својства радарског ехо сигнала.

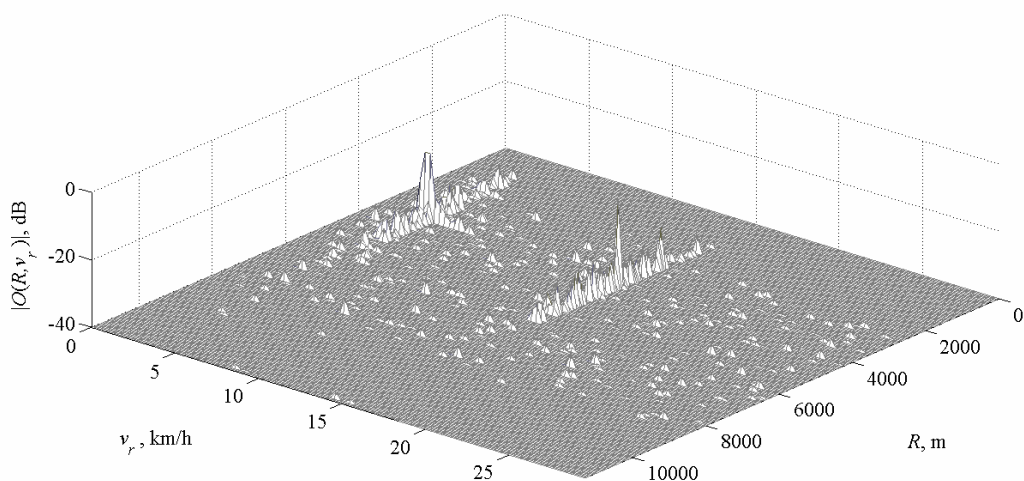
Уочавамо више група пиксела на овој слици. Доминира клатер, распоређен дуж осе даљине, при нултој брзини. Видимо да клатер опада линеарно у логаритамској размери, то значи да опада с неким степеном растојања.



Сл. 6-16. Архитектура радара ПР-15



Сл. 6-17. Типична радарска слика у даљина-Доплер равни



Сл. 6-18. Радарска слика након брисања клатера

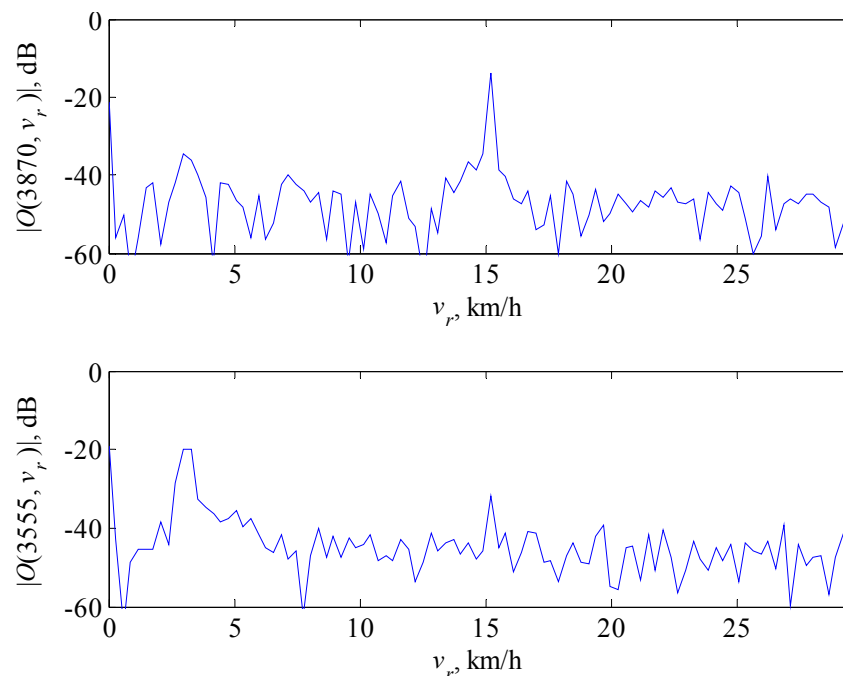
Затим, уочавамо две групе пиксела које потичу од два циља с различитим брзинама и на различитим даљинама. Анализом групе пиксела који потичу од једног циља уочава се да је примењена компресија импулса а да притом није мењан садржај од импулса до импулса, с обзиром на то да су бочни лобови распоређени само дуж осе даљине, као на слици 6-12. а).

Последња група пиксела је хаотично распоређена по даљина-доплеровској равни. Они потичу од термичког шума. На слици је приказан резултат након

постављања прага на -40 dB. После брисања сталних одраза, добија се сл. 6-18. на основу које се у детектору доноси одлука о присуству циља у сваком даљина-доплеровском бину.

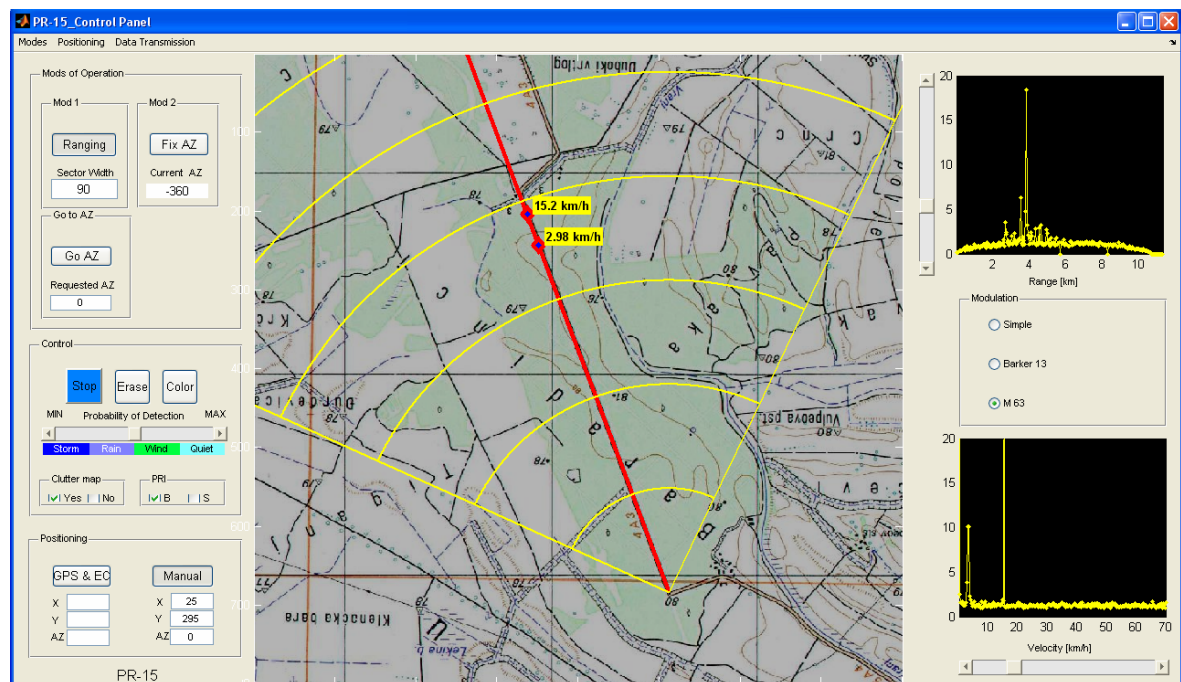
На слици 6-19 дати су пресеци CAF са слике 6-17 на даљинама 3870 m и 3555 m, на којима су уочени главни лобови. Стога ови пресеци представљају доплеровске потписе циљева. На основу карактеристика ових спектра могуће је класификовати циљеве. Слика 6-19 приказује доплеровски спектар а) од возила које се кретало брзином од приближно 15 km/h, б) од пешака који се кретао брзином од приближно 3 km/h. Осим у позицијама пикова, које су одређене брзинама, ова два спектра разликују се и по ширини. У типичним ситуацијама, кад возило не убрзава нагло, спектар његовог ехо сигнала је ужи.

На слици 6-20 приказан је финални производ обраде радарског сигнала, а то је слика на радарском показивачу. Примећујемо да је екстрактор радарских циљева, реализован на персоналном рачунару, из претходног фрејма издвојио два циља, на удаљеностима 3555 m и 3870 m, с брзинама 2,98 km/h и 15,2 km/h.



Сл. 6-19. Пресеци CAF на даљинама 3870 m и 3555 m

6. Оцена перформанси реализованих компресора



Сл. 6-20. Синтетичка слика на радарском показивачу

7. Закључак

Технолошки развој у области хардвера омогућио је примену нових комплекснијих алгоритама обраде радарских сигнала, резултујући значајним побољшањем могућности радара при детекцији, праћењу или снимању. Напредовање FPGA технологије брже је од побољшавања софтверских алата за пројектовање хардвера у овој технологији. Произвођачи константно шаљу на тржиште нове генерације FPGA кола, премда могућности претходних нису ни близу искоришћене. EDA индустрија је реаговала изbacивањем хардверских шаблона на тржиште, како би се поменути јаз премостио. То су у почетку били релативно једноставни аритметички блокови, а данас су сазрели до нивоа да су способни да потпуно обављају системске функције, за шта су раније употребљавани бројни независни логички блокови или кола.

Овом дисертацијом дат је допринос већој искоришћености комерцијалне FPGA технологије у специфичној примени као што је компресија импулса, доскоро резервисаној искључиво за апликационо оријентисани хардвер и хардверске шаблоне по наруџби. Показано је да се комбинацијом комерцијалног програмабилног хардвера и харверских шаблона могу остварити радарски компресори (па и читави процесори за обраду радарских сигнала који укључују остале функције из ланца обраде као што су DDC и доплеровска обрада) с врло високим перформансама по питању пропусности, динамичког опсега и сложености имплементације.

Показано је да могућности чак и јефтиних FPGA знатно превазилазе захтеве које изискује компресија радарских импулса у стандардној конфигурацији. Напредније варијанте, а то је првенствено употреба антенских низова која омогућује рад по више канала, подижу ове захтеве. Једини елемент који је критичан јесте меморија у чипу. Са становишта пројектанта система, знатно је једноставније осмислити све бафере унутар чипа, употребом хардверских шаблона, него помоћу екстерних меморија. Тада архитектура постаје микропроцесорски оријентисана – треба реализовати додатне контролере – па је теже остварити синхронизацију.

Развијени модел тестиран је и у лабораторији и на полигону, у оквиру једног импулсно-доплеровског радара. Резултати показују да се овај модел може врло успешно користити у савременим радарима, који треба да обављају више функција. У будућности значајно побољшање перформанси радара може бити остварено адаптивном променом садржаја сигнала на предаји и сходно томе, променом коефицијената компресионог филтера у пријемнику.

8. Литература

- [Alaraje 05] Alaraje N and DeGroat J (2005), Evolution of re-configurable architectures to SoFPGA. 48th Midwest Symp. On Circuits and Systems pp. 818–821.
- [Alvarez 06] Fernando J. Alvarez, Alvaro Hernandez, Jesus Urena, Manuel Mazo, J. Jesus Garcia, J. Antonio Jimenez, Ana Jimenez, „Real-time implementation of an efficient correlator for complementary sets of four sequences applied to ultrasonic pulse compression systems“ *Microprocessors and Microsystems* 30 (2006) 43–51
- [Andraka 98] R.J. Andraka, and R.M. Phelps, „An FPGA based processor yields a real time high fidelity radar environment simulator“, MAPLD'98, Proceedings of the 1998 Military and Aerospace Applications of Programmable Devices and Technologies Conference, Sept 15-16, 1998, Greenbelt, MD.
- [Andraka 99] Ray Andraka and Andrew Berkun, „FPGAs Make a Radar Signal Processor on a Chip a Reality“, Proceedings of the 33rd Asilomar Conference on Signals, Systems and Computers, October 24-27, 1999, Monterey, CA.
- [Blunt 03] S.D. Blunt, K. Gerlach, “A Novel Pulse Compression Scheme Based on Minimum Mean-Square Error Reiteration”, IEEE International Radar Conference Proceedings, pp. 349-353, Held in Adelaide, Australia, 2003.
- [Blunt 04] S.D. Blunt, K. Gerlach, “Adaptive Pulse Compression”, Radar Conference, 2004. Proceedings of the IEEE, pp. 271- 276, 26-29 April, 2004.
- [Blunt 06] S.D. Blunt, K. Gerlach, “Adaptive Pulse Compression Via MMSE Estimation”, IEEE Transaction on Aerospace and Electronic Systems, Vol. 42, No. 2, pp. 572-584, April 2006.
- [Bonato 02] M. J. Bonato, „A Comparison of Two Computational Technologies for Digital Pulse Compression“, *High Performance Embedded Computing (HPEC) Conference*, September 24, 2002.
- [Budišin 87] Budisin S.Z., Popovic B.M., Indjin I.M., ‘Designing radar signals by using complementary sequences’ in Proc. of Int. Conf. Radar-87, London, England, Oct.19–21, 1987 (A88–33301 13–32). IEE pp. 593 –597.
- [Candan 10] Ç. Candan, “On the design of mismatched filters with an adjustable matched filtering loss”, IEEE Radar Conference Proceedings, pp. 1311 – 1316, Washington DC, USA, 2010.

- [Cook 93] Cook, C. E., and M. Bernfeld, *Radar Signals: An Introduction to Theory and Application*, Artech House, London, 1993
- [Dotlić 01] Dotlic Igor, Zejak Aleksa, Arbitrary antenna array pattern synthesis using minimax algorithm, *Electronics Letters*, 37(4):206, DOI:10.1049/el:20010174
- [Ercegovac 87] Ercegovac MD and Lang T (1987), On-the-fly conversion of redundant into conventional representations. *IEEE Trans. Comput.* 36(7), 895–897.
- [Fischman 05] Mark A. Fischman, Andrew C. Berkun, William W. Chun, Eastwood Im, and Ray Andraka, „An Onboard Processor and Adaptive Scanning Controller for the Second-Generation Precipitation Radar“, *IEEE Transactions On Geoscience and Remote Sensing*, Vol. 43 No. 4, April 2005
- [Flores 03] B. C. Flores, E. A. Solis, G. Thomas, “Assessment of Chaos-Based FM Signals For Range-Doppler Imaging”, *IEE Proceedings Radar, Sonar and Navigation*, Vol. 150, Issue 4, pp. 313-322, 2003.
- [Gerlach 07] K. R. Gerlach, S. D. Blunt, “Radar pulse compression repair”, *IEEE Transactions on Aerospace and Electronic Systems*, Vol. 43, Issue 3, pp. 1188-1195, July 2007.
- [Golay 67] Golay M.J.E.: ‘Complementary Series’, *IRE Transactions IT*, 1967, IT-7, pp. 82–87.
- [Golubičić 12] Zoran Golubičić, Slobodan Simić, Aleksa Zejak, “Pedestrian Radar with One Dimensional Electronic Beam Steering”, *Proc. of 5th International Scientific Conference on Defensive Technologies – OTEH*, Belgrade, Serbia, September, 2012.
- [Golubičić 13] Zoran Golubičić, Slobodan Simić, Aleksa J. Zejak, “Design and FPGA implementation of digital pulse compression for band-pass radar signals”, *Journal of Electrical Engineering*, Vol. 64, No. 3, 2013, 191–195, DOI: 10.2478/jee-2013-0028, ISSN 1335-3632
- [Goslin 95] Goslin G., „Using xilinx FPGAs to design custom digital signal processing devices“, *Proc. DSPX*, 1995, pp. 565–604.
- [Haykin 02] S. Haykin, B. Currie, “Literature Search on Adaptive Radar Transmit Waveforms“, *Technical Report #02-01*, Adaptive Systems Laboratory Institute for Life-related Systems, McMaster University, December, 2002., <http://pubs.drdc.gc.ca/PDFS/unc13/p519725.pdf>

- [Hernandez 03] A. Hernandez, J. Urena, D. Hernanz, J.J. Garcia, M. Mazo, „Real-time implementation of an efficient golay correlator (EGC) applied to ultrasonic sensorial systems“, *Microprocessors and Microsystems* 27 (2003) 397–406.
- [Hernandez 08] Enrique Escamilla-Hernández, Victor Kravchenko, Volodymyr Ponomaryov, Daniel Robles-Camarillo, Luis E. Ramos V., „Real Time Signal Compression in Radar Using FPGA“, *Cientifica* Vol. 12 Núm. 3 pp. 131-138, 2008 ESIME-IPN. ISSN 1665-0654.
- [Hunter 99] Hunter J., „Rapid Design of DCT cores“, *PhD Dissertation*, School of Electrical and Electronic Engineering, Queen’s University of Belfast, 1999.
- [Hwang 79] Hwang K (1979), *Computer Arithmetic: Principles, Architecture and Design*. John Wiley & Sons, Inc., New York, NY, USA.
- [Kirubarajan 03] T. Kirubarajan and S. Haykin, “Simulation Results on Adaptive Radar Transmit Waveforms (Final Report),” McMaster University, Tech. Rep., 2003.
- [Koren 93] Koren I (1993), *Computer arithmetic algorithms*. Prentice-Hall, Upper Saddle River, NJ, USA.
- [Lane 06] R.O. Lane, “The effects of Doppler and pulse eclipsing on sidelobe reduction techniques”, *IEEE National Radar Conference 2006, Conference Proceedings*, pp. 4-9, Verona, NY, USA, 2006.
- [Levanon 04] Levanon N., and E. Mozeson, *Radar Signals*, Wiley, New York, 2004.
- [Mayer-Baese 01] Meyer-Baese U., *Digital Signal Processing with Field Programmable Gate Arrays*, Springer, Germany, 2001.
- [Moeller 99] Tyler J. Moeller, „Field Programmable Gate Arrays for Radar Front-End Digital Signal Processing“, MSc thesis, Massachusetts Institute of , May 22, 1999
- [Nathanson 91] Nathanson, F. E., (with J. P. Reilly and M. N. Cohen), *Radar Design Principles*, 2d edition, McGrawHill, New York, 1991
- [Petrović 98] A. Petrović, A. J. Zejak, “Minimax Approach to Envelope Constrained Filter Design”, *Electronics Letters*, vol.34, Issue 25, pp. 2381-2382, December, 1998.
- [Pezeshki 08] Pezeshki A., Calderbank A.R., Moran W., Howard S.D.: ‘Doppler Resilient Golay Complementary Waveforms’, *IEEE Trans. Inf. Theory* 54(9): 4254-4266 (2008)

- [Purdy 74] Purdy, R. J., et al., „Digital Signal Processor Designs for Radar Applications“, Technical Note 1974-58, vol. 1, Massachusetts Institute of Technology Lincoln Laboratory, December 31, 1974.
- [Rapajić 89] P. B. Rapajić, A. J. Zejak, ‘Low sidelobe multilevel sequences by minimax filter’, *Electronics Letters*, Vol. 25, No. 16, pp. 1090-1091, 1989.
- [Richards 05] M. Richards, *Fundamentals of Radar Signal Processing*, McGraw-Hill, 2005.
- [Rihaczek 96] Rihaczek, A. W., *Principles of High-Resolution Radar*, Artech House, Boston, MA, 1996
- [Rudin 03] J. A. Rudin, „Beamforming for Radar Systems on COTS Heterogeneous Computing Platforms“, *High Performance Embedded Computing (HPEC) Conference*, September 23, 2003.
- [Sawyer 10] S. Sawyer, R. Bennett, R. Pancoast, M. Iaquinto, R. Putatunda, N. Doss, J. Broadbent „Benchmark Evaluation of Radar Processing Algorithms on GPUs“, *High Performance Embedded Computing (HPEC) Conference*, September 15, 2010.
- [Schwarz 93] Schwarz EM and Flynn MJ (1993), Parallel high-radix nonrestoring division. *IEEE Trans. Comput.* 42(10), 1234–1246.
- [Sekanina 03] Sekanina L (2003), Towards evolvable IP cores for FPGAs. *Proc. NASA/DoD Conf. on Evolvable Hardware*, pp. 145–154.
- [Simić 11a] Slobodan Simić, Aleksa Zejak, Zoran Golubičić, “Range Sidelobe Reduction in the Portable Battlefield Surveillance Radar”, *Proc. of 10th International Conference on Telecommunications in Modern Satellite, Cable and Broadcasting Services – TELSIKS*, Niš, Serbia, October 2011.
- [Simić 11b] Slobodan Simić, Zoran Golubičić, Aleksa Zejak, “Design of High Resolution, Coded, Portable Battlefield Surveillance Radar PR-15”, *Proc. of 4th International Scientific Conference on Defensive Technologies – OTEH*, Belgrade, Serbia, October, 2011.
- [Simić 12] Slobodan Simić, Zoran Golubičić, Aleksa Zejak, “The Analogue Platform of Digital Defined Radar in X Band”, *Proc. of 5th International Scientific Conference on Defensive Technologies – OTEH*, Belgrade, Serbia, September, 2012.
- [Simić 13] Slobodan Simić, Aleksa J. Zejak, Zoran Golubičić, “Hardware implementation of DIRLS mismatched compressor applied to a pulse-Doppler radar system”, *Microprocessors and Microsystems* 37 (2013) 381–393, <http://dx.doi.org/10.1016/j.micpro.2013.04.001>
-

- [Simić 97] I. S. Simić, A. J. Zejak, M. L. Dukić, “Design of multilevel sequences based on mismatched chirp and FH multilevel sequences for radar and sonar applications”, *Electronics Letters*, Vol. 33, No. 13, pp. 1174-1176, 1997.
- [Simić 98] I.S. Simic, A.J. Zejak, Z.T. Golubicic, A. Petrovic, Improved radar range resolution achieved by mismatched filter, In proceeding of 9th Mediterranean Electrotechnical Conference (1998), MELECON’98, DOI:10.1109/MELCON.1998.692461 ISBN: 0-7803-3879-0
- [Skolnik 01] Skolnik M.I., *Introduction to Radar Systems*, 3d edition, McGrawHill, New York, 2001
- [Srinivas 93] Srinivas H and Parhi K (1992), A fast VLSI adder architecture. *IEEE Journal of Solid-State Circuits* 27(5), 761–767.
- [Suvorova 07] Suvorova S., Howard S.D., Moran W., Caldenbank R., and Pezeshki A., ‘Doppler resilience, Red-Muller codes, and complementary waveforms’, in *Conf. Rec. Forty-first Asilomar Conf. Signals, Syst., Comput.*, Nov. 2007, pp. 1839–1843.
- [Takagi 85] Takagi N, Yasuura H and Yajima S (1985), High-speed VLSI multiplication algorithm with a redundant binary addition tree. *IEEE Trans. Comput.* 34(9), 789–796.
- [Trimberger 07] Trimberger S., „FPGA futures: Trends, challenges and roadmap“, *IEEE Int. Conf. on Field Programmable Logic*, 2007
- [Woods 08] R.Woods, J. McAllister, G. Lightbody, Y. Yi, *FPGA-based Implementation of Signal Processing Systems*, Wiley, 2008.
- [Zejak 11a] Aleksa Zejak, Slobodan Simić, Igor Simić, “Doppler optimized Iterative Reweighed Lest Square Mismatch Pulse Compression Algorithm realization on the FPGA”, *Proc. of 10th International Conference on Telecommunications in Modern Satellite, Cable and Broadcasting Services – TELSIKS*, Niš, Serbia, October 2011.
- [Zejak 11b] Aleksa Zejak, Slobodan Simić, “Radar Waveforms with Variable Pulse Duration Utilizing Partial Complementarity of Barker’s Sequences Set“, *Proc. of 4th International Scientific Conference on Defensive Technologies – OTEH*, Belgrade, Serbia, October, 2011.
- [Zejak 91] A.J. Zejak, E. Zentner, P.B. Rapajic, Doppler optimised mismatched filters, *Electronics Letters*, 27(7):558, DOI:10.1049/el:19910352

- [Zejak 99] A.J. Zejak, I.S. Simic, Z.T. Golubicic, A. Petrovic, Mismatched compression filter for improved radar range resolution, In proceeding of the 6th IEEE International Conference on Electronics, Circuits and Systems (1999), ICECS'99. DOI:10.1109/ICECS.1999.813213 ISBN: 0-7803-5682-9,
- [Zrnić 98] B. Zrnić, A. J. Zejak, A. Petrović, I. Simić, "Range Sidelobe Suppression For Pulse Compression Radars Utilizing Modified RLS Algorithm", IEEE ISSSTA'98, Conference Proceedings, pp. 1008-1011, Sun City, South Africa, 1998.
- [Zrnić 99] B. Zrnić, A. J. Zejak, A. Petrović, "Pulse Compression Radar: Self-Clutter Suppression Using Modified RLS Algorithm", TELSIKS'99, Conference Proceedings, pp. 363-366, Nis, Yugoslavia, 1999.
- [Zejak 09] Алекса Зејак, Слободан Симић, Зоран Голубичић, Младен Антонић, Светозар Вујчић, „Функционални модел преносног радара ПР-15“, У зборнику III симпозијума из области одбрамбених технологија, ОТЕХ 2009, Београд
- [Zejak 10] Алекса Зејак, Слободан Симић, Игор Симић, „Анализа функције неодређености делимично комплементарних Баркерових радарских сигнала променљиве дужине“, у зборнику 18. симпозијума ТЕЛФОР, Београд, новембар 2010.
- [Симић 09] Слободан Симић, Алекса Зејак, „Дигитална обрада радарских сигнала на FPGA платформи Spartan 3A DSP Reference Kit“, У зборнику III симпозијума из области одбрамбених технологија, ОТЕХ 2009, Београд
- [Симић 10a] Слободан Симић, Алекса Зејак, „Платформа за дигиталну синтезу и обраду радарских сигнала заснована на DDS и FPGA технологији“, У зборнику 54. конференције ЕТРАН 2010, Доњи Милановац
- [Симић 10б] Слободан Симић, Алекса Зејак, „Системска анализа могућности примене делимично комплементарних Баркерових радарских сигнала у радару ПР-15“, у зборнику 18. симпозијума ТЕЛФОР, Београд, новембар 2010.
- [rakon] <http://www.rakon.com>
- [pentek] www.pentek.com
- [xilinx] www.xilinx.com
-