

Logičko projektovanje računarskih sistema 2 – Test

17 Apr 2021

1. Kratka pitanja (3 poena)

- Koliki je minimalni period takta sekvencijalnog sistema kod kojeg registar ima: *setup* vreme od 2 ns, *hold* vreme 1 ns, vreme propagacije 6 ns, vreme kontaminacije 3 ns, a najsporiya kombinaciona mreža između dva registra ima vreme propagacije 10 ns?
- Napisati mašinski format instrukcije: ADDC (R4, -17, R5).
- Koliko je vreme propagacije **od ulaza Y do ulaza Z** u kombinacionoj mreži iz zadatka 3?

2. Protočni Beta procesor (4 poena)

Na protočnom Beta procesoru sa 5 faza (*IF, RF, ALU, MEM, WB*), sa **potpuno realizovanim prosleđivanjem** (*bypass*), izvršava se deo asemblerskog programa naveden ispod. Pretpostaviti da pre instrukcije ADDC nije bilo rizika podataka i kontrole toka programa. Pretpostaviti da Beta procesor prilikom instrukcije uslovnog skoka **pretpostavlja da se skok neće desiti**. Pretpostaviti da je u registru R1 vrednost 0.

```

ADD C (R31, 3, R1)
lab: SUB (R0, R1, R3)
      SUB C (R1, 1, R1)
      BNE (R1, lab)
      ST (R0, 0x1000, R31)

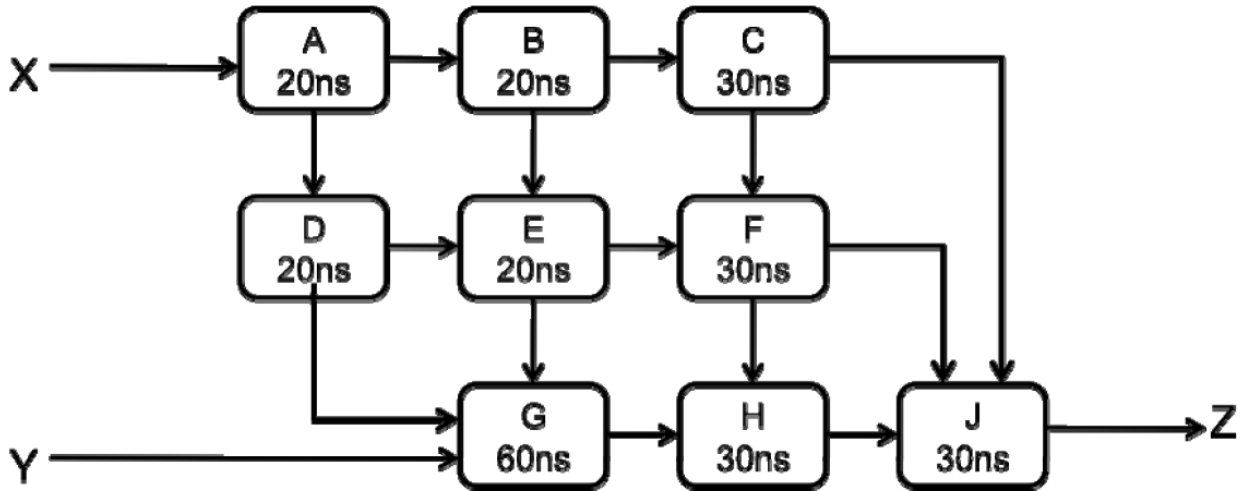
```

- Nacrtati **dijagram izvršenja programa u protočnom procesoru** po fazama. U dijagramu izvršenja po fazama strelicom označiti, u svakom ciklusu u kome se aktivira neka od linija prosleđivanja, **iz koje faze u koju fazu se prosleđuje** potrebna vrednost.
- Pretpostavimo da smo dobili Beta procesor kome **ne funkcioniše linija za prosleđivanje** iz faze **WB** u fazu **RF**. Modifikujte program dodavanjem NOP instrukcija ili premeštanjem redosleda instrukcija tako da on radi i na ovoj verziji Beta procesora.
- Ukoliko su vremena propagacije komponenti u ALU fazi protočnog Beta procesora date u tabeli 1, izračunati **maksimalnu frekvenciju** na kojoj može raditi ovaj protočni Beta procesor. Pretpostaviti da je ALU faza najsporiya faza u procesoru. *Dijagram protočnog Beta procesora je dat na kraju.*

Komponenta	T_c	T_p	T_s	T_h
ALU	0.05 ns	0.25 ns	-	-
Multiplekser	0.04 ns	0.10 ns	-	-
Registar	0.02 ns	0.08 ns	0.02 ns	0.04 ns

3. Protočne strukture (3 poena)

Napraviti **korektnu protočnu strukturu** kombinacione mreže sa slike, ukoliko su navedene komponente nedeljive. Protočna struktura treba da bude korektna, da **ima izlazni registar** na izlazu C i **ima optimalnu (maksimalnu moguću) protočnost**.



Delovi iz Beta dokumentacije potrebni za zadatke

Usage: ADDC(Ra,literal,Rc)
 Opcode:

110000	Rc	Ra	literal
--------	----	----	---------

 Operation: $PC \leftarrow PC + 4$
 $Reg[Rc] \leftarrow Reg[Ra] + SEXT(literal)$

Usage: BNE(Ra,label,Rc)
 BT(Ra,label,Rc)
 Opcode:

011101	Rc	Ra	literal
--------	----	----	---------

 Operation: $literal = ((OFFSET(label) - OFFSET(current instruction)) \div 4) - 1$
 $PC \leftarrow PC + 4$
 $EA \leftarrow PC + 4 * SEXT(literal)$
 $TEMP \leftarrow Reg[Ra]$
 $Reg[Rc] \leftarrow PC$
 if $TEMP \neq 0$ then $PC \leftarrow EA$